http://dx.doi.org/10.6113/TKPE.2014.19.3.220

다상 DC-DC 컨버터의 입력 전류 리플 저감 제어 알고리즘

주동명, 김동희, 이병국†

Input Current Ripple Reduction Algorithm for Interleaved DC-DC Converter

Dong-Myoung Joo[1], Dong-Hee Kim, and Byoung-Kuk Lee†

Abstract - Input current ripple and harmonic components of the power device are main causes of electromagnetic interference (EMI). Although the discontinuous conduction mode (DCM) operation can reduce harmonic components of the power device by reducing reverse recovery current of diode and turn-off voltage spikes of the switch, input current ripple increases due to high peak to peak inductor current. Therefore, in this paper, frequency control algorithm is proposed to reduce the input current ripple of DCM operated interleaved boost converter. In the proposed algorithm, duty ratio is fixed either 0.33 or 0.67 to minimize the input current ripple and the switching frequency is controlled according to operating conditions. 600 W 3-phase interleaved boost converter prototype system is built to verify proposed algorithm.

Keywords: interleaved boost converter, input current ripple reduction, DCM operation and fixed duty frequency control

1. 서 론

최근 석유에너지의 대체를 위한 태양광(PV: Photovoltaic), 연료전지(FC: Fuel Cell), 지열, 조력, 풍력 및 바이오매스 등과 같은 신재생에너지원에 대한 연구개발 및 상용화가 수행되고 있다[1][2]. 이러한 신재생에너지 중 FC 및 PV 발전 시스템은 다른 신재생에너지원에 비해 상대적으로 소형화가 간편하고 입지조건에 대한 제약이 적기 때문에 독립전원 및 분산전원으로써의 활용 가능성이 높으며, 특히 PV 발전은 근미래에 그리드 패리티 (Grid Parity)에 도달할 것으로 예상됨에 따라 이에 대한 전력변환 연구가 수행되고 있다[1][2].

그러나 PV 및 FC 발전은 각각 일사량, 기온 및 수소의 공급 상황 등 외부 발전 환경에 따라 출력 전압 또는 전류가 변화하는 특성을 갖고 있기 때문에 안정적인 출력 전압 및 전류를 얻기 위하여 전력 변환 장치가 반드시 필요하다. 일반적으로 FC 및 PV는 계통에 비해 낮은 출력 전압을 갖고 있기 때문에 부스트 컨버터를 사용하여 승압하는 과정을 필요로 하며, 필요 시 각 소자의 전류 스트레스를 저감하기 위해 병렬로 컨버터를 구성하여 인터리빙 제어를 수행할 수 있다. 인터리빙 제어를 하는 다상 부스트 컨버터는 다음과 같은 장점을 갖는다[2].

- 다상 부스트 컨버터를 구성하는 각각의 부스트 컨버터의 연속 도통 모드 (CCM: Continuous Conduction Mode) 및 불연속 도통 모드 (DCM: Discontinuous Conduction Mode)의 동작 모드와 관계없이 다상 부스트 컨버터의 입력 전류는 연속이 된다.
- 같은 용량의 단일 부스트 컨버터에 비해 입력 전류 리플이 크게 저감된다.
- 전류가 각 상으로 분배되므로 전력반도체 및 인덕터 등의 전류 정격을 1/N (N: Number of phase)로 설계 가능하다.

DC-DC 전력변환 시스템에서 스위칭 시 발생하는 큰 dv/dt 및 di/dt에 의한 노이즈와 큰 입력 전류 리플은 EMI 발생 및 시스템의 전반적인 효율에 악영향을 미치게 된다. 가장 간단한 방법으로 입력단에 필터를 추가하여 이를 저감할 수 있으나 필터에서의 손실 발생, 비용

Paper number: TKPE-2014-19-3-3
Print ISSN: 1229-2214 Online ISSN: 2288-6281
† Corresponding author: bkleeskku@skku.edu, College of Information and Communication Eng., Sungkyunkwan Univ.
Tel: +82-31-299-4581 Fax: +82-31-299-4639
[1] College of Information and Communication Eng., Sungkyunkwan Univ.
Manuscript received Oct. 14, 2013; accepted Feb. 14, 2014
— 본 논문은 2013년 전력전자학술대회 우수추천논문임
— 본 논문은 2013년 전력전자학술대회 외부장학금 수혜논문임

증가 및 시스템의 전력 밀도 감소의 단점이 존재한다[3]-[7]. 따라서 이를 저감하기 위한 연구가 수행되었으나 기존의 토폴로지에 소자를 추가한 하드웨어적 보완이 대부분이며, 제어 기법으로 이를 저감하는 연구는 드문 실정이다[3],[5]-[7].

CCM으로 동작하는 다상 부스트 컨버터의 경우 입력 전류 리플을 저감할 수 있는 장점이 있으나 스위칭 시의 손실 및 다이오드의 역회복 전류에 의해 스위치에 스파이크성 전압이 발생하게 되어 효율 및 EMI 특성에 영향을 미치게 된다. 이를 저감하기 위해 DCM으로 동작시키는 경우 스위치의 영전류 턴-온이 가능하고 다이오드의 역회복 전류에 의한 악영향을 저감할 수 있는 장점이 있으나, CCM으로 동작할 때에 비해 전반적인 입력 전류 리플이 증가하는 단점이 있다. 따라서 다상 부스트 컨버터의 DCM 동작시의 장점을 유지하면서 입력 전류 리플의 저감이 가능한 제어 알고리즘이 필요하다.

따라서 본 논문에서는 3상 부스트 컨버터를 DCM 모드로 동작시키고, 기존의 고정주파수 PWM 제어를 통한 출력전압 제어와 달리 추가적으로 입력 전류 리플의 저감이 가능한 고정 듀티 비 주파수 가변 동작 알고리즘을 제안하였다. 600W급 하드웨어의 설계를 통해 시작품을 제작하였으며, 이를 통해 제안한 알고리즘의 입력 전류 리플의 저감 효과를 검증하였다.

2. 시스템 구성 및 제안하는 입력 전류 리플 저감 알고리즘

2.1 시스템 구성 및 주파수 제어 알고리즘

그림 1은 3상 부스트 컨버터를 나타낸다. 부스트 컨버터가 병렬로 연결된 다상 부스트 컨버터의 스위칭 패턴은 360/N° 의 위상차를 갖는다. 스위칭 패턴에 따라 동일한 모양의 전류가 위상차만을 갖기 때문에, 다상 부스트 컨버터의 입력 전류 리플의 크기는 동작 모드와 관계없이 듀티 비가 (1/N)*k (k=1…N-1) 일 때 최소가 되는 것을 확인할 수 있다.

특히 CCM 동작을 하는 다상 부스트 컨버터는 이론적으로 1/N의 듀티 비에서 입력 전류 리플이 0이 되므로 가장 이상적이지만 스위치의 턴-오프 시 하드 스위칭에 의해 손실이 크며, 그림 2-(a)와 같이 스위치의 턴-온 시 다이오드의 역회복 전류가 다른 상의 턴-오프 상태에 있는 스위치에 영향을 주기 때문에 EMI 특성을 나쁘게 한다[9]. 이러한 스위치에서의 Ringing 발생은 전력반도체 소자의 설계 시에도 더 높은 전압 정격을 갖는 소자의 선택을 강제하며 이는 $R_{DS(on)}$값의 증가를 의미하기 때문에 시스템 효율 및 단가 측면에서 단점을 갖는다[8][9]. 또한, 출력 전압이 입력 전압 및 듀티 비에만 영향을 받기 때문에 부하에 따라 출력전류 및 전압이 변하는 신재생에너지가 전압원으로 사용될 경우 입력 전류 리플을 최소로 유지할 수 없다.

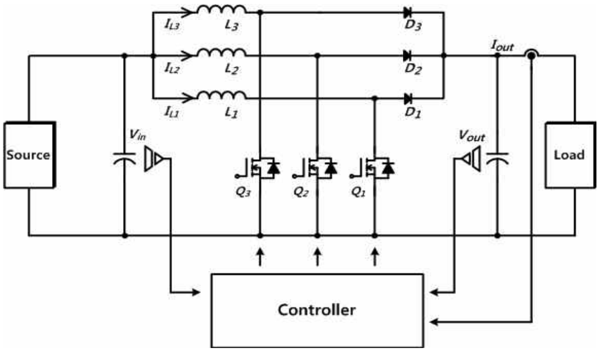
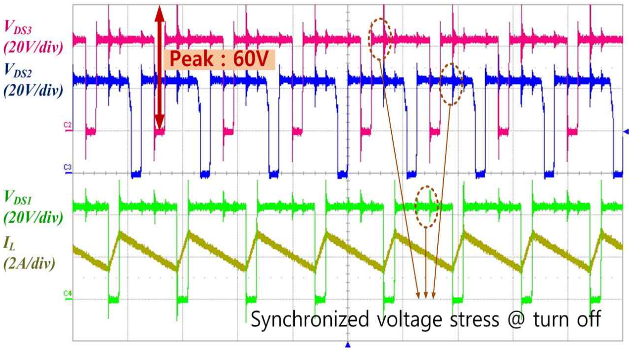
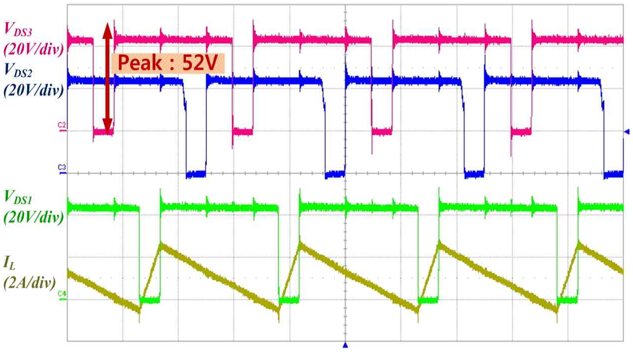


Fig. 1 3-Phase interleaved boost converter



(a) CCM operation



(b) DCM operation

Fig. 2 V_{DS} ringing of each operation mode

CCM 동작시의 문제점을 해결하기 위해 DCM으로 시스템을 설계 및 동작하는 다상 부스트 컨버터는 그림 2-(b)와 같이 다이오드 역회복 전류에 의한 스위치에서의 Ringing이 최소화되는 장점이 있으나, 일반적으로 스위칭 주파수를 고정시키고 스위치의 듀티 비를 비례적분제어를 통해 제어하기 때문에 입력 전압에 따라서 스위치의 듀티 비 및 입력 전류 리플이 변하는 특성을 갖는다.

반면, DCM 동작시의 출력 전압은 듀티 비 이외에도 인덕턴스, 출력 전류, 부하 저항 및 스위칭 주파수의 요인에 의해 결정되는 것을 이용하여 3상 부스트 컨버터의 듀티 비를 조건에 따라 0.33 (1/3) 또는 0.67 (2/3)로

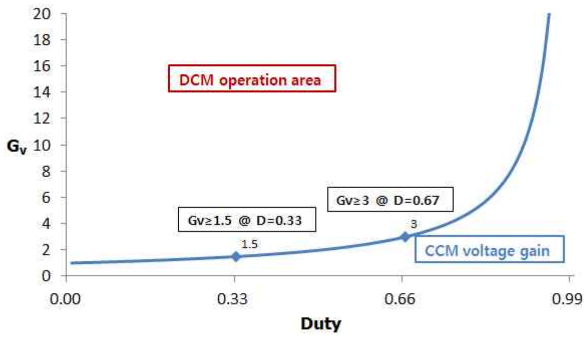


Fig. 3 DCM operation area and voltage gain

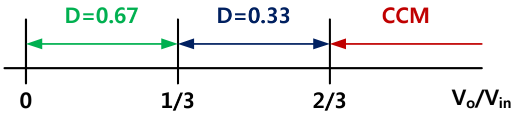


Fig. 4 Duty ratio according to voltage transfer ratio

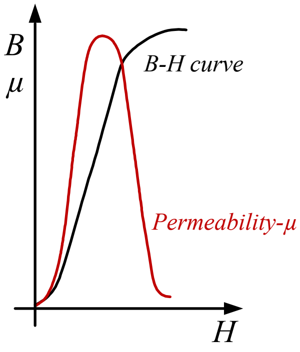


Fig. 5 DC-bias Characteristic

고정하고, 스위칭 주파수를 요구되는 전압 전달 비에 따라 가변하는 주파수 제어를 하면 DCM 동작의 장점을 획득하면서 입력 전류 리플의 최소화가 가능하다.

2.2 DCM 동작을 위한 듀티 비 판별

DCM 동작을 하는 부스트 컨버터의 전압 전달 비는 식 (1)과 같으며 여기서 D_A는 주기 대비 인덕터의 전류가 0으로 떨어지는 시점 $(\{SW_{on}+D_{on}\}/T)$을 나타낸다.

$$G_v = \frac{V_o}{V_{in}} = \frac{D_A}{(D_A - D)} \geq \frac{1}{1-D} \tag{1}$$

DCM 제어 시, D_A는 항상 1보다 작기 때문에 동일 듀티 비 (D)에서 CCM 동작일 때의 전압 전달 비에 비해 항상 크다.

그림 3은 DCM 동작 영역 및 D=0.33 또는 D=0.67일 때의 전압 전달 비를 나타낸다. 따라서 듀티 비는 두 가지 값 중 입력 전압과 출력 전압의 비에 따라 적절한 값으로 선택되어야 한다. 입력전압이 출력전압의 1/3 이하인 경우 전압 전달 비의 값이 최소 3 이상을 만족해야 하며 이론적으로는 D=0.33 또는 D=0.67 모두 선택 가능하다. 그러나 D=0.33인 경우 식 (3)을 통해 필요한 스위칭 주파수를 계산 시 전압 전달비 (G_v)가 3이상이 되도록 하는 스위칭 주파수가 10 kHz 이하로 너무 작아지기 때문에 D=0.67로 결정한다. 입력 전압과 출력 전압의 비가 1/3 이상 2/3 이하인 경우에는 최소 1.5의 G_v가 요구되므로 D=0.33으로 결정한다. 식 (1)에서 D=0.33일 때 및 D_A 가 듀티 비와 동일할 때의 G_v 의 값이 1.5인 반면, 입력전압이 출력전압의 2/3 이상이면 요구되는 G_v 가 1.5 이하이기 때문에 고정 듀티 비로는 DCM으로 동작할 수 없으며, 3상 부스트 컨버터는 CCM에서 동작하게 된다. 따라서 이를 방지하기 위해 설계 단계에서 출력전압과 입력전압의 비를 2/3 이하로 선정하거나 이 구간에서는 기존의 방법대로 듀티 비 제어를 통한 DCM 동작을 시켜야 한다. 입력전압 및 출력전압 조건에 따른 컨버터의 듀티 비는 그림 4와 같다.

2.3 스위칭 주파수 결정 및 가변 제어 알고리즘

듀티 비가 결정되면 요구되는 승압비를 달성하기 위한 스위칭 주파수가 계산되어야 한다. 식 (1)의 D_A 항을 출력 전류, 인덕턴스 및 스위칭 주파수의 관계식으로 다시 쓰면 식 (2)와 같으며 R_o 는 출력 저항의 값을 나타낸다[10]. 이 때 듀티 비는 2.1절에서 결정된 값이며 인덕턴스 및 부하저항은 시스템의 사양에 따라 정해진 상수이다. 따라서 입력 전압과 출력전압의 비에 따라 듀티 비가 고정되면 그에 따른 전압 전달 비를 낼 수 있도록 하는 스위칭 주파수가 결정되며, 식 (2)를 스위칭 주파수에 대해 정리하면 식 (3)으로 표현된다.

$$G_v = \frac{V_o}{V_{in}} = \frac{1}{2}\left(1 + \sqrt{1 + \frac{2D^2 R_o}{L f_{sw}}}\right) \tag{2}$$

$$f_{sw} = \frac{2D^2 R_o}{\left\{\left(\frac{2V_o}{V_{in}} - 1\right)^2 - 1\right\} L} \tag{3}$$

그러나 그림 5와 같이 실제의 DC-DC 컨버터에서는 인덕터에 흐르는 전류가 커질수록 코어의 투자율이 감소하여 인덕턴스가 감소하기 때문에 2.2절에서 결정된 듀티 비와 식 (3)을 통해 계산된 스위칭 주파수 값을 그대로 사용하면 출력전압에서 오차가 발생한다. 따라서 인덕턴스 항을 보정해주어야 하며 기존의 PI 제어기를 도입하여 결정된 스위칭 주파수 하에서 약간의 듀티 비 조절을 통해 출력 전압을 제어한다. 인덕터에 흐르는 전류에 대한 인덕턴스 값의 변화를 모델링 하여 식 (3)에 반영하는 방법도 있으나 이는 인덕턴스 값의 비선형 특성 때문에 연산이 복잡해지는 단점이 있다. 일반적으로 부스트 컨버터를 설계할 때 인덕터 전류에 의한 인덕턴

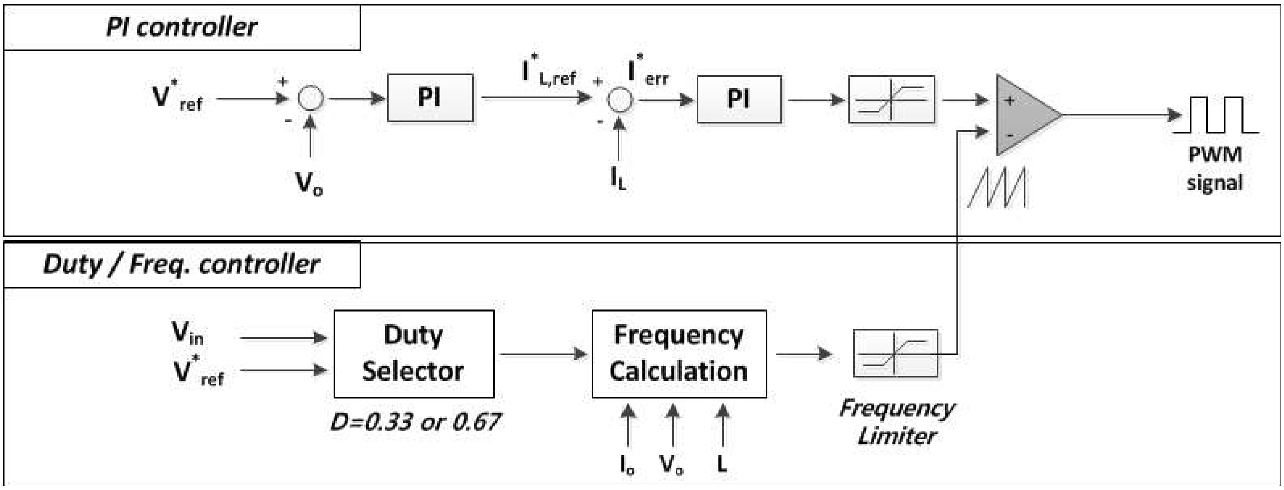


Fig. 6 Variable frequency control algorithm for DCM operation

스 값의 변화율을 20% 이내로 하므로 PI 제어기로도 충분히 제안하는 알고리즘을 적용할 수 있으며, 이에 따른 듀티 비 변화율의 최대값은 인덕턴스 변화율의 역수인 25%가 된다. 이에 따라 인덕턴스 값의 변화에 따라 3상 부스트 컨버터는 정확히 0.33 또는 0.67의 듀티 비에서 동작하는 것이 아니고 약간의 변동이 발생하지만, 인덕턴스 변화에 의한 출력 전압을 정전압으로 제어 가능하다.

그림 6은 DCM 동작을 하는 3상 부스트 컨버터의 한 상의 제어 블록도이며, 입력전압 및 출력전압 지령치의 비율에 따라 듀티 비를 0.33 또는 0.67로 결정하고 필요한 전압 G_V를 얻기 위한 스위칭 주파수를 계산하여 스위칭에 반영한다. 나머지 두 상은 동일한 제어기를 사용하되 위상차를 갖는다.

만약 입력전압이 낮아 필요한 듀티 비를 얻기 위한 주파수가 11kHz 이하로 작아지는 경우 인덕터의 포화 위험성의 존재 및 입력 전류 리플의 크기가 기존 제어 방법보다 커질 수 있다. 따라서 이러한 경우에는 주파수를 고정하여 기존의 방법대로 제어한다.

3. 하드웨어 설계 및 검증

3.1 하드웨어 설계

본 논문에서는 600 W급 3상 부스트 컨버터 프로토타입을 제작하여 제안한 알고리즘을 검증하였다. 시스템을 DCM으로 동작시켜야하기 때문에 계산된 주파수 변화에 따라 전체 부하 범위에서 DCM으로 동작 가능하도록 인덕턴스 값을 설정해야 한다.

$$L_{crit} = \frac{V_{in}D(1-D)}{2I_o f_{sw}} \times \frac{1}{roll-off(I_L)} \tag{4}$$

부스트 컨버터에서 CCM 및 DCM을 나누는 임계 인덕턴스 값 L_{crit} 은 식 (4)와 같이 결정되며 roll-off는 코어에 가해지는 자화력에 따른 투자율 감소분을 고려한 인덕턴스 보정 항을 의미한다. 인덕턴스 설계는 데이터시트 상 초기 인덕턴수 계수 A_{L0} 및 턴 수에 의한 초기 인덕턴스 값을 계산한 뒤, 컨버터의 실제 동작 환경에서 인덕터 전류의 자화력에 의한 투자율 감소를 보정하기 위해 각각의 입력 전압 및 동작 주파수에서의 인덕터 전류를 예측하였다.

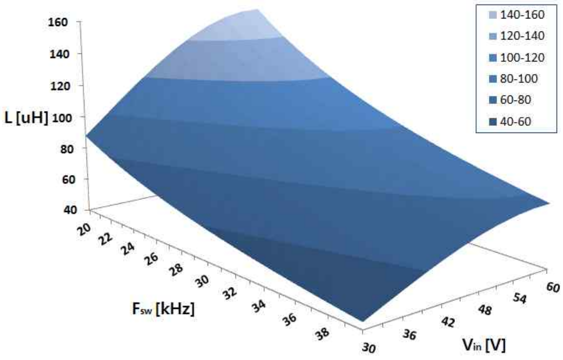


Fig. 7 Critical inductance according to V_{in} and F_{sw}.

$$A_L = f(NI_L) \times A_{L0} \tag{5}$$

식 (5)에 따라 예측한 인덕터 전류와 턴 수에 의한 인덕터 코어의 자화력에 대한 인덕턴스 계수 A_L 에 따른 투자율 감소분 (roll-off)을 고려하여 실제 컨버터 동작 환경에서의 L_{crit} 값을 계산하였다[11]. 그림 7은 스위칭 주파수 및 입력 전압에 대해 식 (4)를 통해 계산된 임계 인덕턴스 값을 나타낸다. 따라서 시스템이 DCM으로 동작하기 위해 그래프 아랫부분에 있는 인덕턴스 값을 선택해야 한다. 인덕턴스는 고정주파수 DCM 동작 조건 및 제안한 알고리즘에서의 DCM 동작 조건을 만족하는

Table 1 System parameter

Parameters	Value [Unit]
Rated Output Power	600 [W]
Input Voltage	33 - 60 [V]
Output Voltage	90 [V]
Output Current	6.67 [A]
Inductor	CH270060, 81 [uH]
Switching Frequency	20 [kHz] (fixed), 11-37 [kHz] (variable)

Table 2 Input current ripple comparison

Input Voltage	Duty Control	Frequency Control	Switching Frequency
33 V	1.56 A	1.56 A	20.0 kHz
36 V	2.38 A	2.38 A	20.0 kHz
39 V	2.63 A	2.63 A	20.0 kHz
42 V	2.43 A	1.90 A	11.3 kHz
45 V	1.85 A	0 A	13.9 kHz
48 V	1.79 A	1.25 A	16.9 kHz
51 V	1.76 A	1.66 A	20.6 kHz
54 V	2.44 A	1.48 A	25.0 kHz
57 V	2.96 A	0.89 A	30.4 kHz
60 V	3.27 A	0 A	37.0 kHz

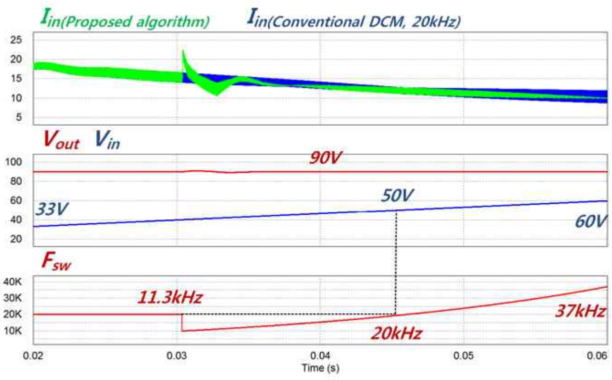


Fig. 8 Simulation results

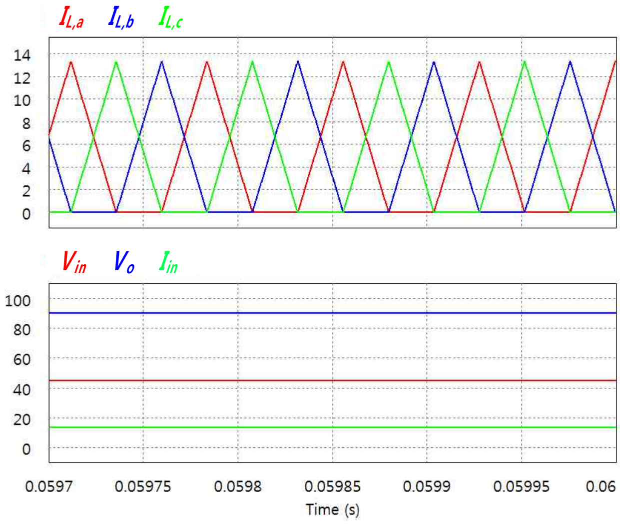


Fig. 9 Simulation results @ Vin=45 V

인덕턴스 값 중 입력 전류 리플을 줄이기 위해 임계 인덕턴스에 가까운 81 uH로 인덕턴스 값을 선정하였다.

전력반도체는 전압 마진을 고려하여 200 V 정격을 가지는 MOSFET 및 Diode를 사용하였다. 또한 전력반도체의 패키지 선정에서 주로 사용하는 TO-264AA 패키지 대신 $R_{th,CK}$ (Thermal resistance, case to heatsink)가 낮아 방열에 용이한 mini-BLOC 패키지를 선정하였다.

출력 캐패시터는 스위칭 주파수가 가장 낮은 조건에서 출력 전압의 리플이 1% 이하로 되도록 캐패시턴스 값을 선정하였다. 설계 상 캐패시터의 허용 리플전류를 초과하지 않도록 470 uF의 전해 캐패시터 2개를 병렬로 연결하였다.

제어기는 TI사의 TMS320F28335를 사용하여 각종 정보 센싱 및 제안한 알고리즘 연산을 수행하였다. 표 1은 시스템 사양 및 설계된 조건에서의 스위칭 주파수를 나타낸다.

표 2는 기존의 듀티 제어 알고리즘과 제안한 주파수 제어 알고리즘의 이론적인 입력 전류 리플을 비교한 표이다. 입력 전류 리플은 3상 부스트 컨버터가 DCM에서 동작할 때의 입력 전류 리플 계산 수식을 사용하여 비교 하였으며 제안한 알고리즘의 스위칭 주파수 또한 정리하였다[2]. 입력 전압이 39 V 이하인 경우 제안한 알고리즘을 적용하면 필요 스위칭 주파수가 10 kHz 이하가 되며 그 때의 입력 전류 리플은 기존 PI제어에 비해 커지기 때문에 기존의 알고리즘에 따라 제어한다.

3.2 알고리즘 검증

제안한 알고리즘을 검증하기 위해 DCM으로 동작하는 3상 부스트 컨버터에 대한 시뮬레이션 및 실험을 수행하였다. 기존의 고정주파수 PWM 제어 알고리즘과 제안한 듀티 고정 가변주파수 제어 알고리즘을 각각 3상 부스트 컨버터에 적용하여 비교하였다. 환경에 따라 발전 조건이 변하는 신재생 에너지의 특성을 모의하기 위하여 입력 전압의 가변에 따라 입력 전류 리플 크기의 변화 양상을 확인하였다.

그림 8은 표 1의 조건에 따라 입력전압을 33 V에서 60 V로 가변했을 때의 시뮬레이션 결과를 나타낸다. 각각의 제어 알고리즘간의 입력 전류 리플을 비교해 봤을 때 스위칭 주파수가 변하는 과도상태 구간을 제외하면

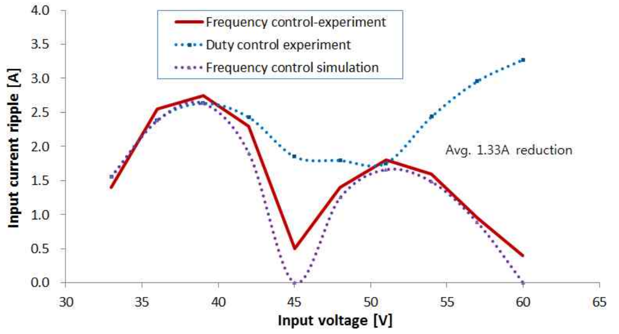
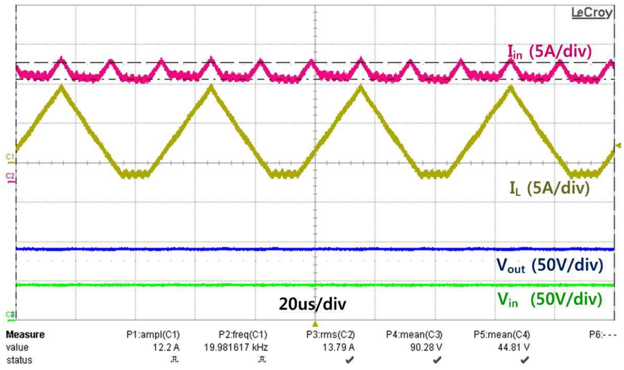
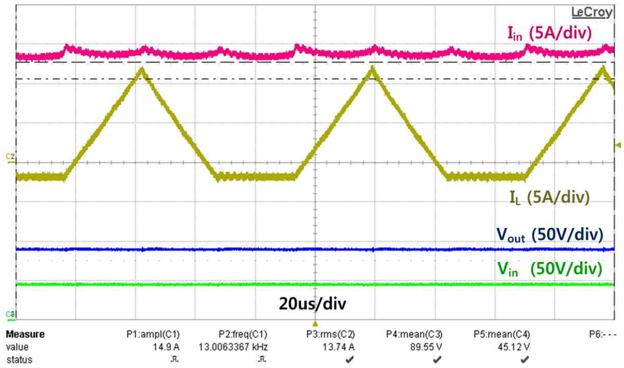


Fig. 10 Comparison of Input current ripple according to V_{in}.



(a) Conventional algorithm, F_{sw}=20 kHz



(b) Proposed algorithm, F_{sw}=13 kHz

Fig. 11 Input current ripple of each algorithm @ V_{in}=45V

제안한 알고리즘을 적용했을 때 입력 전류 리플이 저감되는 것을 확인할 수 있다. 특히 입력전압이 40 V - 50 V 사이일 때 스위칭 주파수가 고정주파수 제어의 20 kHz보다 작음에도 불구하고 입력 전류 리플이 작음을 확인 가능하다. 제어 알고리즘이 적용되는 구간에서 급격한 스위칭 주파수의 변동에 의해 입력 전류가 튀는 것을 확인 할 수 있는데 이는 스위칭 주파수를 점진적으로 바꾸는 것으로 저감할 수 있다.스위칭 주파수는 입력 전압에 따라 11.3 kHz에서 37 kHz까지 변동하며 출력 전압은 90 V로 잘 제어되는 것을 확인 할 수 있다. 입력전압이 40 V 이하일 때는 승압에 필요한 스위칭 주파수가 9 kHz 이하로 매우 낮아지기 때문에 기존 고정 주파수 제어에 비해 입력 전류 리플이 커지며, 인덕터의 포화 위험이 있기 때문에 스위칭 주파수를 20 kHz로 고정하여 제어하였다.

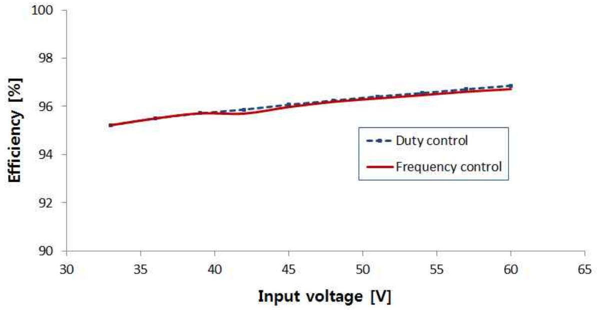


Fig. 12 System efficiency comparison

제안한 알고리즘에서 그림 9와 같이 입력 전압이 45 V, 스위칭 주파수가 13 kHz일 때에는 D=0.33, D_A=0.67이 되어 각 상의 인덕터 전류의 상승, 하강 및 영전류 구간이 각각 주기의 1/3씩 대칭적으로 입력전류에 나타나기 때문에 CCM 동작 시 듀티 비가 1/N 이 될 때와 유사하게 입력 전류 리플이 거의 0에 가까운 것을 확인 할 수 있다. 반면, 주파수를 20 kHz로 고정하고 DCM으로 제어했을 때에는 입력 전류 리플이 이론적으로 0이 되는 구간이 존재하지 않는다.

그림 10은 입력전압에 따라 알고리즘 별 시뮬레이션 및 실험결과를 비교한 그래프를 나타낸다. 전 입력 전압 범위에서 제안한 알고리즘을 적용하였을 때의 입력 전류 리플의 크기가 항상 작거나 같은 것을 확인할 수 있으며 제안한 알고리즘 적용 시 시뮬레이션 결과와 실험 결과 값의 차이는 전류에 의한 인덕턴스 변화에 기인한다.

그림 11은 입력 전압이 45 V일 때 두 제어 알고리즘의 동작 파형을 나타내며, 그림 9의 시뮬레이션 결과와 같이 제안한 알고리즘에서 입력 전류 리플이 매우 작은 것을 확인할 수 있다.

그림 12는 고정주파수제어 알고리즘과 제안한 듀티 고정 가변주파수 제어 알고리즘을 적용했을 때의 효율 비교를 나타낸다. 제안한 알고리즘도 기본적으로 DCM으로 동작하기 때문에 영전류 턴-온을 통한 고효율 획득이 가능하다. 따라서 각각의 알고리즘간의 효율 차이는 거의 없으며, 하드웨어의 추가 없이 제어기법만으로 기존의 고정주파수 DCM 제어 대비 입력 전류 리플 저감의 효과를 얻을 수 있다.

4. 결 론

본 논문은 DCM에서 동작하는 다상 부스트 컨버터의 입력 전류 리플 저감을 위한 주파수 제어 알고리즘을

제안하였다. 제안한 알고리즘은 입력 전류 리플을 최소화 하기 위해 입력 전압 및 출력전압의 비에 따라 듀티비를 (1/N)*k (k=1…N-1)로 고정하고 스위칭 주파수를 가변하여 출력 전압을 제어한다. 기존 고정주파수 PWM 제어 알고리즘 대비 계산된 스위칭 주파수가 낮은 구간에서도 입력 전류 리플 저감의 효과가 있으며 이를 시뮬레이션 및 실험을 통해 확인하였다. 따라서 추가적인 하드웨어 없이 DCM 동작의 장점을 가지면서도 입력 전류 리플을 저감할 수 있으며, 필터 및 EMI 설계에 도움이 될 것으로 판단된다.

References

[1] M. Rogol, S. Doi, and A. Wilkinson, "Sun screen: Investment opportunities in solar power," Solar Power Sector Outlook, CLSA Asia-Pacific Markets, Jul. 2004.

[2] D. H. Kim, G. Y. Choi, J. S. Kim, B. K. Lee, "DCM analysis of interleaved boost converter for fuel cell applications," *KIEE Trans.*, Vol. 59, No. 1, pp. 88-95, 2010.

[3] N.K. Poon, J.C.P. Liu, C.K. Tse, and M.H. Pong, "Techniques for input ripple current cancellation: classification and implementation," *IEEE Trans. Power Electron.*, Vol. 15, No. 6, pp. 1144 - 1152, Nov. 2000.

[4] Leu, C.-S., Nha, Q. T, "A half-bridge converter with input current ripple reduction for DC distribution systems," *IEEE Trans. Power Electron.*, Vol. 28, No. 4, pp. 1756 - 1763, Apr. 2013.

[5] Rosas-Caro, J.C., Mancilla-David, F., Mayo-Maldonado, J.C., Gonzalez-Lopez, J.M., Torres-Espinosa, H.L., Valdez-Resendiz, J.E., "A transformer-less high-gain boost converter with input current ripple cancelation at a selectable duty cycle," *IEEE Trans. Power Electron.*, Vol. 60, No. 10, pp. 4492 - 4499, Nov. 2013.

[6] Birca-Galateanu, S., "Double DC-DC converters with low input current ripple," *IEEE 31st Power Electronics Specialists Conference*, Vol. 2, pp. 837-842, Galway, 2000.

[7] Wang, J., Dunford, W.G., Mauch, K., "Analysis of a ripple-free input-current boost converter with discontinuous conduction characteristics," *IEEE Trans. Power Electron.*, Vol. 12, No. 4, pp. 684 - 694, Nov. 1997.

[8] A. Radic, A. Prodic, "Buck converter with merged active charge-controlled capacitive attenuation," *IEEE Trans. Power Electron.*, Vol. 27, No. 3, pp. 1049-1054, Mar. 2012.

[9] Texas instruments, "Ringing reduction techniques for NexFET™ high performance MOSFETs," TI Application Report, Nov. 2011.

[10] Daniel W. Hart, "Introduction to power electronics," *Prentice Hall*, 1997.

[11] ChangSung Corporation, "Magnetic Powder Cores," Ver. 1.3, pp. 43, 2013.

주동명(朱東明)

1988년 10월 9일생. 2011년 성균관대 전자전기공학과 졸업. 2013년 동 대학원 전자전기컴퓨터공학과 졸업(석사). 2013년~현재 동 대학원 전기전자컴퓨터공학과 박사과정.

김동희(金東熙)

1984년 5월 27일생. 2009년 성균관대 전자전기공학과 졸업. 2011년 동 대학원 태양광시스템협동과정 졸업(석사). 2011년~현재 동 대학원 전기전자컴퓨터공학과 박사과정.

이병국(李秉國)

1968년 12월 25일생. 1994년 한양대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업 (석사). 2001년 Texas A&M University 전기공학과 졸업 (공박). 2002년 1월~2003년 1월 Postdoctoral Research Associate, Texas A&M University. 2003년 4월~2005년 9월 한국전기연구원 산업전기연구단 전력전자그룹 선임연구원(팀장). 2013년 3월~2013년 12월 삼성전자 DMC 연구소 기술고문, 2006년 3월~현재 성균관대 정보통신공학부 부교수. 2004년~현재 IEEE Senior Member, IEEE VPPC2012 General Chair, 2014년~현재 ICPE2015-ECCE Asia Vice Chair, 현재 당 학회 기획이사.