

논문 2014-51-5-3

BCH 코드를 이용한 함정 분산 제어망을 위한 실시간 고장 노드 탐지 기법

(Real-time Faulty Node Detection scheme in Naval Distributed Control
Networks using BCH codes)

노 동 희*, 김 동 성**

(Dong-Hee Noh and Dong-Seong Kim[©])

요 약

본 논문에서는 분산 제어망에서 통신 오류가 발생한 노드를 실시간으로 탐지할 수 있는 기법을 제안한다. 기존의 분산 제어망은 노드 내 오류가 발생하는 지점을 탐지하기 위해, 노드 간 의존성의 영향을 고려해야 하며 이는 전체적인 분산 제어망의 성능 저하의 원인이 될 수 있다. 이를 해결하기 위하여, 본 논문에서 제안된 기법은 각 노드의 손상으로 인해 발생하는 고장 노드들을 빠른 시간 내에 탐지하기 위해 단일 Bose-Chaudhuri-Hocquenghem (BCH) 비트를 Cyclic Redundancy Check (CRC) 코드에 삽입하여 기존의 CRC 코드 내 비트와 대체하는 방식을 택한다. 고장 노드 환경의 탐지 정확성을 높이기 위해 고장 가중치 계수를 통한 고장 판단 기법을 제안한다. 제안된 기법의 효용성을 증명하기 위해 MATLAB을 이용하여 모의실험 환경을 구축하고, 제안된 기법의 성능을 분석하였다. 이를 통하여, BCH 코드 내 비트 간 분배를 통해 수정되는 정도에 관계없이 CRC 코드의 성능이 우수하게 보존됨을 알 수 있었으며, 기존의 CRC 코드 기법보다 빠른 시간 내에 손상된 노드를 탐지할 수 있음을 보였다.

Abstract

This paper proposes a faulty node detection scheme that performs collective monitoring of a distributed networked control systems using interval weighting factor. The algorithm is designed to observe every node's behavior collectively based on the pseudo-random Bose-Chaudhuri-Hocquenghem (BCH) code. Each node sends a single BCH bit simultaneously as a replacement for the cyclic redundancy check (CRC) code. The fault judgement is performed by performing sequential check of observed detected error to guarantee detection accuracy. This scheme can be used for detecting and preventing serious damage caused by node failure. Simulation results show that the fault judgement based on decision pattern gives comprehensive summary of suspected faulty node.

Keywords : Faulty node detection, distributed system, Faulty weighting factors, BCH, CRC.

* 학생회원, ** 정회원, 금오공과대학교
(Kumoh National Institute of Technology)

© Corresponding Author(E-mail: dskim@kumoh.ac.kr)

※ 본 연구는 교육부와 한국연구재단의 지역혁신인력
양성사업으로 수행된 연구결과임
(NRF-2012H1B8A2026109).

접수일자: 2014년2월 4일, 수정일자: 2014년3월17일
수정완료: 2014년4월24일

I. 서 론

최근 국방 분야의 연구 개발 동향은 무기의 정밀성을
갖추고 동시에 이를 복합적으로 제어 및 통제하기 위한
분산 제어망의 효율을 높이는 기법에 연구 개발의 초점
을 맞추고 있다^[1-3].

하지만 분산 제어망 설계 시, 구성 노드 간 구성요소의 변동 가능성 때문에 불균등적 부하 분배가 이루어질 가능성이 존재한다. 이는 과도한 부하로 인한 노드 내 구성요소 성능 저하 현상이 발생된다. 다수의 슬레이브 노드로 구성된 분산 제어망에서 이러한 성능 저하 현상이 발생하는 노드를 찾기 위해서는 많은 처리 시간을 요하게 된다^[6~7].

분산 제어망의 신뢰성을 보장하기 위한 오류 정정 기술 중 일반적으로 CRC(Cyclic Code) 코드가 사용된다. CRC코드는 메시지 데이터의 비교 연산을 통해 수신자가 받는 데이터에 오류 존재 여부를 확인하기 위한 체크값을 결정하는 방식을 기반으로 한다. CRC 코드는 주로 통신시스템 내 물리계층에서 직렬 처리를 통한 비트 연산에 최적화 되어 있다. 하지만 바이트 연산을 기반으로 하는 병렬 처리 특성을 갖는 분산 제어망에서 CRC 코드는 오류 정정 연산 시, 많은 처리 시간을 필요로 한다.

본 논문에서는 분산 제어망 내에서 오류가 빈번하게 발생하는 고장 노드를 실시간으로 탐지하여 신뢰성을 향상시키는 기법을 제안한다. 본 논문에서는 분산 제어망 내 신뢰성을 향상시키기 위한 기법으로, CRC 코드에 Bose-Chaudhri-Hocquenghem (BCH) 코드의 단일 비트를 더하는 기법을 제안한다^[8~11].

본 논문은 실시간 시스템 측면에서 접근하여, BCH 코드의 단일 비트를 CRC 코드에 삽입하였을 때의 변화를 탐지 및 이를 통해 고장 가능성이 있는 노드를 빠른 시간 내에 탐지하는 방법을 제안한다. 이를 위해, 슬레이브 노드 내 단일 비트 BCH 단일 비트에 대한 계산 결과를 마스터 노드에서 수집하고 이를 비교·분석하여 노드의 고장여부를 탐지한다.

이 때, 탐지 시 정확성을 높이기 위해 본 논문에서는 결합 노드와 채널 특성이 고려되는 고장 노드 판정법을 제안한다. 제안된 판정 기법은 오류가 발생한 거리를 가중치로 적용하여 이를 기반으로 원시 데이터를 생성 및 필터링 단계 및 패턴 비교 분석을 통해 고장 가능성이 의심되는 노드를 보다 정확하게 탐지하는 방법을 제안한다. 이는 데이터 해석 기법의 이중집합 방식으로 정의되어 사용되고 있다^[12~13].

본 논문의 구성은 다음과 같다. 서론에 이어 II장에서는 BCH 코드에 대하여 소개한다. III장 및 IV장에서는 성능향상을 위해 본 논문에서 제안된 기법을 소개한

다. V장에서는 제안된 기법의 효용성을 증명하기 위해서 모의실험을 통한 성능 평가를 하고, 마지막 VI장에서는 결론 및 향후 연구에 대해 논의한다.

II. BCH 코드 알고리즘

BCH(Bose-Chaudhri-Hocquenghem)코드는, 랜덤 오류(Random Error)의 정정에 적합한 코드로서, 이러한 BCH 코드는 다수의 오류 정정을 가능하게 하는 해밍 코드(Hamming Code)의 일반화된 코드 방식이다.

1. BCH 부호화 알고리즘

BCH 코드를 생성하는 단계에서, $g(x)$ 는 생성 다항식이고 $r(x)$ 는 패리티(Parity), $u(x)$ 는 생성 기초 코드, p 는 패리티의 길이로 정의된다. $b(x)$ 는 암호화된 BCH 코드라 할 때, BCH 부호화 과정은 식 1을 통해 식 2를 유도할 수 있다.

$$\frac{u(x)x^p}{g(x)} = n(x) + \frac{r(x)}{g(x)}, \deg(r(x)) < \deg(g(x)), \quad (1)$$

$$\begin{aligned} b(x) &= u(x)x^p + r(x) \\ &= u(x)x^p + (u(x)x^p \bmod g(x)). \end{aligned} \quad (2)$$

2. BCH 복호화 알고리즘

식 2에서, 암호화된 BCH 코드에 오류 및 추가적인 잡음이 없다면 $b(x) \bmod g(x) = 0$ 을 만족한다. 만약 이를 만족하지 않으면 BCH 코드 내에 오류가 있다고 판단할 수 있다.

BCH 코드를 얻으면, 식 3의 신드롬 다항식 $s(x)$ 로부터 신드롬값이 결정됨으로써 오류를 탐지할 수 있다. 식 3에서 i 값은 신드롬 다항식의 i 번째 방정식을 나타내며, j 인자는 i 번째 다항식에서의 상수 값의 위치를 나타내는데 사용된다. 또한 α 인자는 갈루아 영역에서의 임의의 값을 표현하는데 사용된다^[14].

$$s_i(\alpha^i) = \sum_{j=0}^{\deg(s_i(x))} s_{i,j} \alpha^{ij}. \quad (3)$$

식 4에서 A 값은 식 3에서 얻어지는 신드롬값을 통해 계산되며, 식 4에서 갈루아 영역을 바탕을 통해 얻어지

는 값인 $A(\alpha^i), A(\alpha^{2i}), \dots, A(\alpha^{ni})$ 를 통해 오류가 발생하는 위치를 탐지할 수 있다.

$$A(x) = \sum_{i=0}^e A_i x^{e-i} = \prod_{i=1}^e (x + \alpha^{\epsilon_i}). \quad (4)$$

III. 함정 분산 시스템 내 실시간 오류 탐지를 위한 BCH 코드 기법

1. 시스템 설계

본 논문에서 마스터-슬레이브 간 데이터 전송은 메시지 데이터의 $l-p$ 비트 및 CRC의 p 개의 비트를 포함하는 데이터의 l 비트로 설계된다. 여기서 $c_i = \text{CRC}(m_i)$ 라 할 때, $d_i = \{m_i, c_i\}$ 로 정의된다. 여기서 CRC 코드는 오직 하나의 개별 노드에 속한다. 따라서 l 노드의

CRC 코드는 다른 노드에 적용될 수 없다. 따라서 분산 제어망의 성능을 향상시키기 위하여, BCH 코드를 적용, 모든 노드에 분산시켜 고장 노드를 빠르게 탐지하는 방법을 제안한다.

그림 1은 노드 내 오류 메시지를 탐지할 수 있는 능력을 검증함에 있어 CRC 코드와 BCH 코드의 성능의 차이를 도식화한 것이며, BCH 코드 비트의 수는 항상 분산 제어망에서 이용되는 노드 수를 최솟값으로 가진다. 따라서 BCH 코드 비트의 수는 한정된 것이 아닌

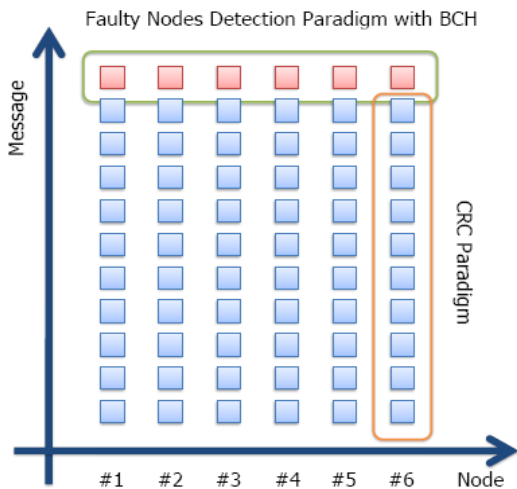


그림 1. BCH 코드를 포함한 고장 노드 탐지 도식도
Fig. 1. Faulty Nodes Detection Paradigm with BCH.

슬레이브 노드 수에 따라 가변적으로 정해지며 그 수는 슬레이브 노드의 수와 비교하여 최솟값 관계를 유지하나 본 논문에서 제안된 BCH 코드의 수는 슬레이브 노드의 수와 동일한 경우를 가정하였다. 즉 마스터 노드에서 만들어진 D 값을 이용하여, 각 슬레이브 노드에서 만들어진 BCH 코드의 단일 비트들을 마스터 노드에서 이전에 읽어드린 BCH 단일 비트와의 비교를 통해 고장 노드를 탐지한다. 그림 1에서 y축은 노드 내 처리되는 메시지의 수를 나타내고 있으며, x축은 분산 제어망 내 노드의 수를 나타내고 있다. 패러다임 측면에서 BCH 코드는 오류의 탐지 여부만 알 수 있는 CRC 코드와 달리 발생한 오류의 위치 정보를 알아낼 수 있다.

다시 말하면, BCH 코드의 구조는 $b = \{u, r\}$ 로 나타낼 수 있으며, u 와 r 은 각각 메시지 코드와 패리티 코드를 나타낸다고 할 때, 특정 BCH 코드가 모든 슬레이브 노드에 분산될 시 각각의 슬레이브 노드는 BCH 코드의 단일 비트를 전송하며, 이 때, 고장이 예측되는 슬레이브 노드는 마스터 노드에서 이를 탐지할 수 있다.

따라서 제안된 기법은 단일 BCH 코드를 CRC 코드에 삽입하는 방식을 택하여, 직접적인 독립성의 한계를 가지는 CRC 코드를 개선함을 기본으로 한다. 그림 2는 위에서 언급한 바와 같이 CRC 코드 내에서 BCH 코드가 대체되는 과정을 도식화한 것이다.

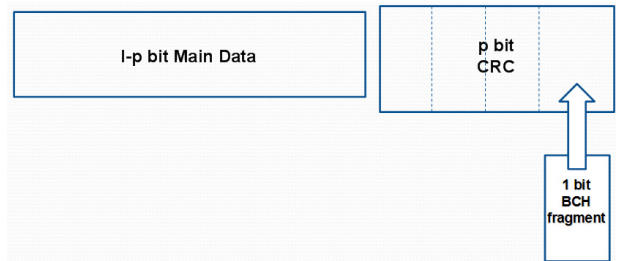


그림 2. CRC 코드 내 BCH 코드 대체 도식도
Fig. 2. Embedding BCH code in CRC code.

2. 마스터-슬레이브 노드 내 BCH 코드 기법

그림 3은 마스터 노드와 슬레이브 노드 간 BCH 코드 알고리즘을 통해 고장노드를 탐지하는 알고리즘을 도식화한 것이며, 그림 4는 마스터 노드에서 BCH 코드를 해독하는 알고리즘을 표현하였으며, 그림 5에서는 각 슬레이브 노드에서 수신받은 BCH 코드를 D 값을 통해 재생성 후 다시 마스터 노드로 전송하는 알고리즘을 표

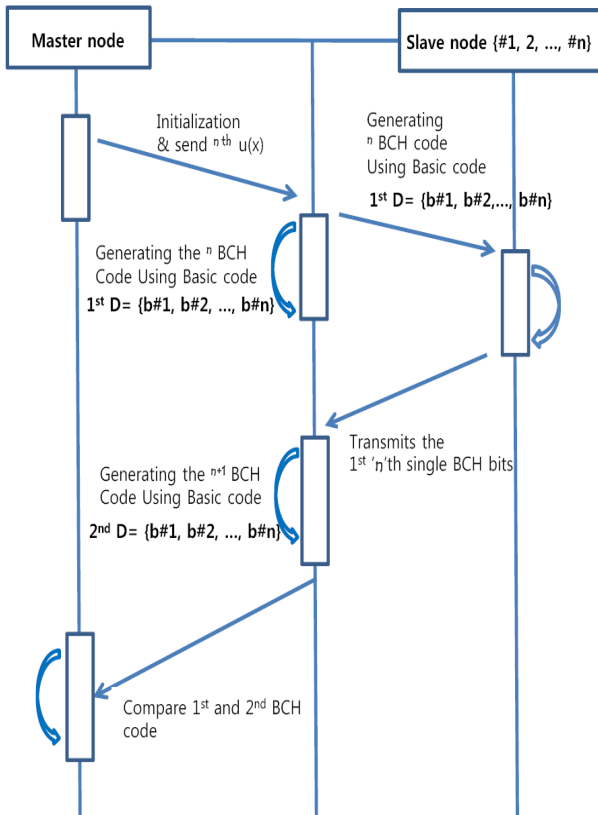


그림 3. 제안된 기법의 마스터-슬레이브 노드 간 BCH 생성 알고리즘 도식도
Fig. 3. BCH distribution algorithm in master-slave nodes.

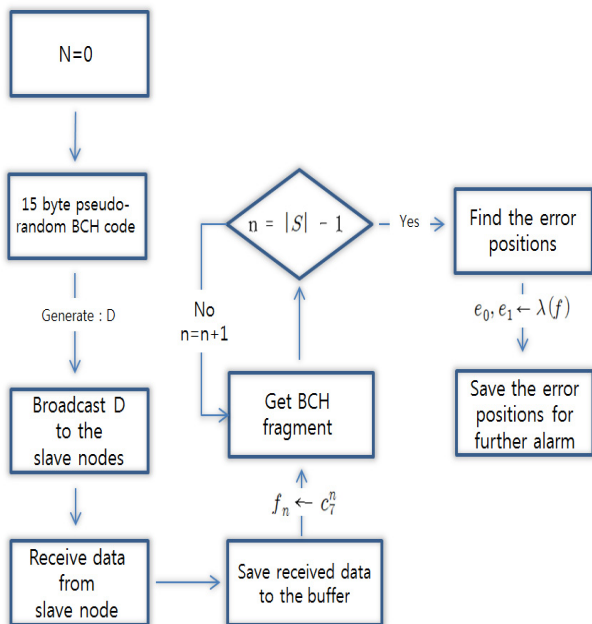


그림 4. 마스터 노드 내 BCH 해독 알고리즘 도식도
Fig. 4. Diagram of Master Node Listening Algorithm.

현한 것이다.

그림 4에서, 마스터 노드는 D 값을 생성한다. 이후 해당 값은 슬레이브 노드로 분산한다. D 값은 BCH 코드를 계산하기 위한 기본 값으로 사용되며, 각 노드 내 수행되는 BCH 코드 값 $b(x)$ 는 식 5와 같이 증명할 수 있다. 그림 5에서, 각 슬레이브 노드에서 BCH 코드값을 마스터 노드로 전송할 때 독립적으로 전송함을 기반으로 한다. 예를 들어 노드 1은 BCH 부호의 첫 번째 비트값을 CRC 비트 데이터 패킷에 실어 보내며, 노드 2는 BCH 부호의 두 번째 비트값을 CRC 비트 데이터 패킷에 실어 보낸다. 모든 슬레이브가 마스터 노드에 전송한 후, 마스터 노드는 각 슬레이브 노드에서 D 값을 추출하며, 이는 이후 마스터-슬레이브 간 알고리즘을 결정한다. 각 슬레이브가 자신의 CRC 데이터와 BCH 비트를 보내기 전에 D 값은 각 노드에서 독립적으로 업데이트되어야 한다.

$$b(x) = d(x)x^p + (d(x)x^p \bmod g(x)). \quad (5)$$

각각의 슬레이브 노드는 일정 기간 순환하여 마스터 노드와 통신한다. 즉, n 번째 노드 내 데이터의 $c^n = l$ 의 비트가 있을 때, 데이터 전송은 $c_{0:l-2}^n = l$ 와 같은 데이터 및 $c^{n-1} = 1$ 와 같은 단일 BCH 코드로 수정될 수 있다.

제안된 기법은 다음과 같은 과정을 통해 고장노드를

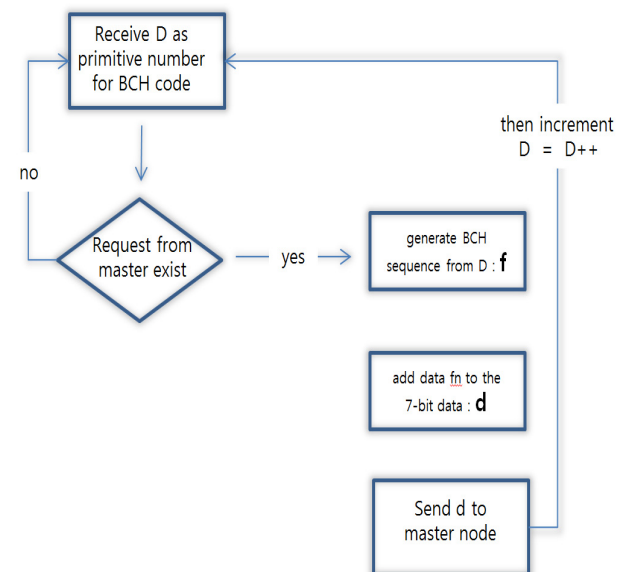


그림 5. n 번째 슬레이브 노드 내 알고리즘 도식도
Fig. 5. n -th Slave Node Algorithm.

탐지한다. 예를 들어, 제 1 슬레이브 노드는, 자신이 생성한 BCH 코드의 첫 번째 비트값을 제 1 슬레이브 BCH 코드값으로 생성 후 마스터 노드로 전송한다. 나머지 슬레이브 또한 동일한 과정을 거친다. 마스터 노드는 각 슬레이브 노드로부터 수신받은 슬레이브 BCH 코드값들을 결합하여 오류 노드 탐지 BCH 코드를 생성한다. 다음 과정에서 마스터노드는 이전 과정에서 생성된 오류 노드 탐지 BCH 코드를 슬레이브로부터 수신 받은 BCH 값과 서로 비트 단위로 비교 및 대조작업을 통해 슬레이브 내 고장노드를 탐지한다.

IV. 정확성 향상을 위한 고장 판단 기법

1. 고장 가중치 계수 설정 기법

본 논문에서는 또한 앞서 제안된 고장 노드 탐지 시 채널 품질 등에 의해 발생될 수 있는 여러 외부 요인들로 인해 손실될 수 있는 오류 노드 탐지 정확도를 높이는 방안을 제안한다. 이러한 외부요인을 본 논문에서는 고장 가중치 계수라 정의한다.

정의된 고장 가중치 계수를 통해 탐지된 데이터를 정규화 할 수 있다. 식 6를 통해 오류 간격 구간을 계산할 수 있으며, 이는 $A = \{\alpha_1, \alpha_2, \dots, \alpha_n\}$ 및 $B = \{\beta_1, \beta_2, \dots, \beta_n\}$ 으로 나타낼 수 있으며, 여기에서 A, B 는 의심되는 노드에서 오류 구간의 집합이다.

$$\alpha'_i = \begin{cases} 2\alpha_i & \text{if } \epsilon_i^{CRC} = 0 \\ \alpha_i / \epsilon_i^{CRC} & \text{if } \epsilon_i^{CRC} \neq 0. \end{cases} \quad (6)$$

오류 구간 간격을 서로 비교하여 오류 구간 간격이 길 경우 고장 노드가 추가적으로 발생하는 확률은 낮음을 알 수 있다. 이는 곧 의심되는 노드에서의 채널 조건은 양호한 것으로 간주할 수 있으며 이를 통해 고장 노드를 보다 정확하게 탐지할 수 있다.

3. 고장 판단 기법 내 필터링 기법

고장 가중치 계수를 사용하여 필터링 기법을 통해 두 번째 고장 판단 단계를 수행한다. 필터링 파트는 원시 데이터의 콘볼루션 계산식에 의해 구성되어 있다. 해당 과정은 FIR 필터를 기반으로 하고 있다.

식 7은 원시 데이터를 필터링하는 고역 통과 필터 계수를 구하는 간단한 계산을 보여준다. 식 8에서 $y(t)$ 는

출력 데이터이며 $x(t)$ 는 입력 데이터로, $h(i)$ 는 i 번째 FIR 필터의 계수값이며, T 는 FIR 필터의 총 계수값을 나타낸다. 차단주파수 및 샘플링주파수를 각각 f_s, f_c 라 정의하였으며, f_s 은 $f_s = 8f_c$ 의 특성을 지닌다. 또한 w_n 은 $w_n = 2\pi f_c / f_s$ 의 연산을 통해 얻어낼 수 있다.

$$y(t) = \sum_{i=0}^{T-1} h(i)x(t-i). \quad (7)$$

이러한 특성에 기초하여, 만약 고역 필터가

$$H(w) = \lim_{x \rightarrow \infty} 1_{(-x, x)} - 1_{(-w_n, w_n)} \text{ 와 같은 기본적인}$$

특성을 지닐 때, f_s, f_c 및 w_n 의 관계를 통해 FIR필터를 정의할 수 있다.

$$h(t) = \frac{1}{2\pi} \left(\lim_{x \rightarrow \infty} \int_{-x}^x e^{jw t} dw - \int_{-w_n}^{w_n} e^{jw t} dw, \right) \quad (8)$$

$$h(t) = \begin{cases} 1 - \frac{w_n}{\pi} & \text{if } t \neq T_{1/2} \\ 1 - \frac{\sin(w_n(t - T_{1/2}))}{\pi(t - T_{1/2})} & \text{if } t = T_{1/2}. \end{cases} \quad (9)$$

식 8 식에 근거하여, FIR 필터의 값은 식 9의 연산을 통해 이루어진다. FIR 필터는 고장이 의심되는 노드로부터 오류 간격을 포함하는 원시 데이터를 처리하기 위해 사용된다.

필터의 출력 부분은 고장 의심 노드의 판단을 위해 한 번 더 통계적 특성을 추출한다. 그리고 얻어낸 결과는 마지막 단계인 오류 패턴 분석 단계로 들어가게 된다.

4. 고장 판단 기법 내 패턴 분석 기법

패턴 분석 단계는 전체적 판별 단계의 마지막 단계다. 본 파트에서 원시 데이터와 필터링된 데이터는 손상 패턴과의 정합과정을 거치며, 만약 각 패턴이 충분히 근접함을 보인다면 해당 노드는 고장 가능성이 충분히 있는 것으로 판단할 수 있다.

본 논문에서는 7가지의 손상 패턴을 정의하였으며, 해당 패턴은 크게 직선, 클리프(Cliff), 그리고 리플(Ripple)의 3가지 뚜렷한 특성을 지니고 있다. 그림 6은 고장이 의심되는 노드를 결정하기 위해 선정된 7가지의 손상된 패턴을 보여준다. 해당 패턴들은 오류 발생 가능성이 의심될 때 효과적으로 사용될 수 있다.

다음과 같은 판정 단계를 통해 각 BCH 코드의 비트가

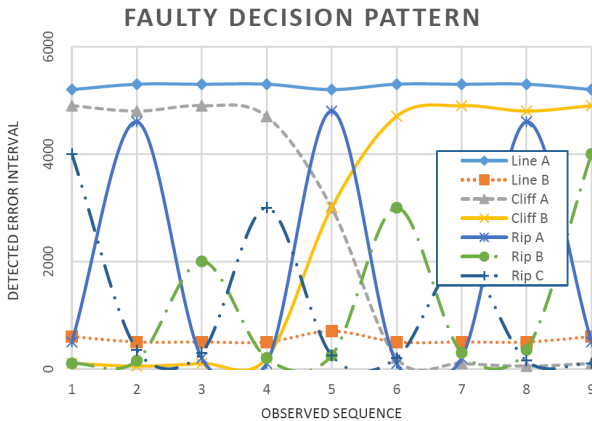


그림 6. 고장 노드 판단 패턴 분석
Fig. 6. Faulty decision pattern.

마스터 노드에서 수신되는 과정에서, 고장 가능성이 있는 노드를 탐지할 때 오류 가중치 간격을 비교 분석하여 고장이 의심되는 노드를 보다 정확하게 탐지할 수 있다.

V. 모의 실험

1. CRC 코드 내 신뢰성 분석

모의실험 과정을 통해, 먼저 고차 CRC 다항식 내에 BCH 코드를 삽입할 시, 전체적인 CRC 코드의 성능의 저하 정도를 판단해 보았다. 모의실험에 사용된 CRC 코드는 다음과 같이 분류하였다. CRC-1의 경우 CRC 다항식은 $x+1$ 이며, CRC-4-ITU의 경우, 다항식은 x^4+x+1 , CRC-5-EPC의 경우 다항식은 x^5+x^3+1 로 정의된 생성 다항식을 사용하였다.

그림 7은 제안된 기법을 이용하여, 각각의 다항식을

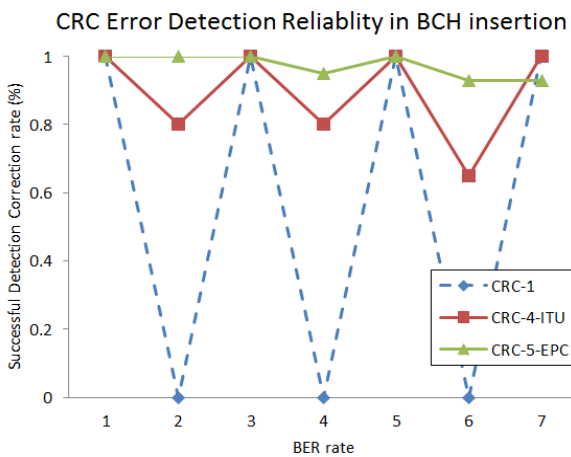


그림 7. CRC 코드 종류에 따른 오류정정성능 분석
Fig. 7. Successful error detection rate.

통해 구해지는 CRC 코드의 마지막 비트를 단일 BCH 코드로 대체 시, 성공적으로 오류를 탐지할 수 있는지에 대한 성능을 분석해 보았다. 본 논문에서 표기된 BER은 총 전송비트 수에서 오류가 발생한 비트 수만큼 나눈 값을 나타낸다.

본 모의실험에서 CRC-1의 경우, 이진법 특성에 따른 0x1 다항식을 통해 홀수개의 오류가 발생할 시 성공적으로 이를 탐지할 수 있으나, 짝수개의 오류가 발생할 경우, 탐지가 불가능함을 알 수 있다. CRC 코드 길이가 길어지게 되는 CRC-4-ITU서는 0x3 다항식을 통해 홀수개의 오류는 물론 짝수개의 오류에서도 CRC-1보다 80% 높은 성공률을 보였으며, 보다 코드 길이가 긴 CRC-5-EPC의 경우 0x05 코드 방정식을 통해 홀수개의 오류 탐지는 물론 짝수개의 오류 탐지에서도 CRC-1보다 97% 높은 성공률을 보임을 알 수 있다. 제안된 기법을 통해, 고차 다항식을 포함하는 CRC 코드는 BCH 단일코드가 대체됨에 따른 전체 데이터의 변동 과정을 거칠지라도 본연의 오류 탐지 능력을 유지하는 성능을 보임을 알 수 있다.

$$\frac{P_c - P_m}{P_c} \quad (10)$$

그림 8은 단일 BCH 코드가 삽입된 CRC(modified CRC)의 오류 탐지 시 실패율(EDFR)을 보여주며, 식 10을 통해 EDFR을 구할 수 있다. EDFR은 단일 BCH 코드가 삽입된 CRC의 오류 탐지의 성능 저하를 판단하는데 사용된다. 그림 8의 y축의 오류 탐지 실패율은 다

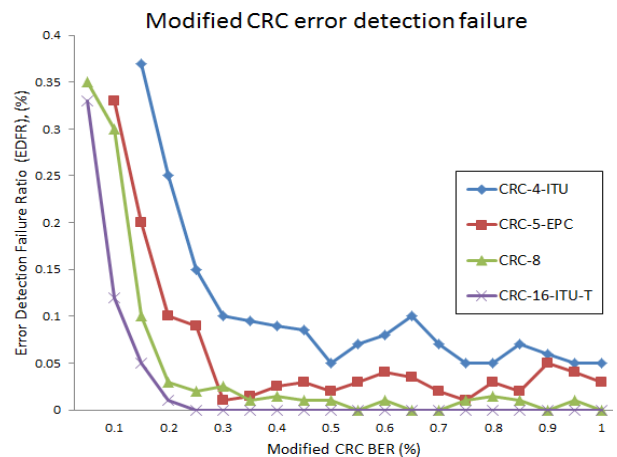


그림 8. 단일 BCH 코드 삽입된 CRC 오류 탐지 실패율
Fig. 8. Modified CRC error detection failure rate.

음과 같이 정의된다. 식 9에서 P_c 는 기존의 CRC로부터 오류 탐지의 정확도를 나타내며, P_m 은 단일 BCH 코드가 삽입된 CRC로부터 오류 탐지의 정확도를 나타낸다.

본 논문에서는 CRC 코드의 교차방정식이 길어짐에 따라 보다 높은 신뢰성을 보임을 알 수 있다. 또한 단일 비트를 삽입한 CRC 코드 내 오류 가능성이 증가하는 경우 높은 성능을 보임을 알 수 있다. 이를 통해 본 논문에서 제안한 기법은 채널 내 오류 가능성이 높은 환경에 적합함을 알 수 있다.

2. 함정 분산 제어망 내 신뢰성 분석

본 논문에서 이용되는 노드는 각각 다른 성능 및 정확성을 가진다. 따라서 일부 노드 내 클럭 카운터의 시퀀스 오류 등으로 인해, 다른 노드와 비교하여 성능이 불안정하거나 이로 인한 추가적인 고장 발생 가능성이 존재한다.

본 논문에서는 세 가지 방법을 정의하여 모의실험을 진행하였으며, 이는 동일한 고장 가능성을 내포하는 임의의 두 노드가 있을 때, 또 다른 노드가 고장 가능성이 있다고 할 때의 환경을 가정하였다. 첫 번째 방법은 앞서 가정된 고장 가능성을 가지고 있는 두 개의 노드와 또 다른 노드가 동일한 SNR 특성에서 고장 가능성을 가지고 있다고 가정한다. 두 번째 방법은 앞서 언급된 두 개의 노드가 SNR 9 레벨에서 고장 가능성이 있을

때, 또 다른 노드가 그림 9의 x축의 다양한 SNR 레벨에 의해 고장 가능성을 가지고 있음을 가정하며, 마지막 방법은 앞서 언급된 두 개의 노드가 SNR 8 레벨에서 고장 가능성이 있을 때, 또 다른 노드가 그림 9의 x축의 다양한 SNR 레벨에 의해 고장 가능성을 가지고 있음을 가정한다.

그림 9를 통해 CRC 코드의 오탐지율을 y축의 좌측 축을 통해 해석할 수 있으며, BCH 코드를 삽입하여 얻어낸 오탐지 성능분석은 y축의 우측 축을 통해 해석할 수 있다. 그림 9에서 CRC코드의 경우 BCH 단일코드가 대체된 CRC 코드와 비교하여 동일한 SNR 레벨에서 탐지 능력에 있어 성능이 떨어짐을 알 수 있다. 이는 CRC코드의 경우, 오직 오류를 탐지할 뿐 채널 영향 및 노드의 성능에 의해 오류가 발생하는 것에 대해서는 분별하지 못함을 알 수 있다. 이를 통해, 채널 품질의 저하로 인한 잡음 등에 의해 손실된 지연시간에 영향을 받는 고장노드는 제안된 기법을 통해 보다 쉽게 탐지될 수 있음을 보였다.

3. 고장 판단 단계 성능 분석

그림 10은 고장노드 탐지 기법에 의한 세 종류의 데이터를 비교한 것이다. 그림 10에서 각각의 데이터는 각각 기존의 오류 간격 데이터, 원시 데이터 그리고 필터링 된 데이터이다. 그림 10에서 고장 발생 가능성이 있는 노드를 탐지함에 있어 필터링된 데이터가 의심되는 노드를 탐지할 때, 30번째 시퀀스 값에서 고장 가중

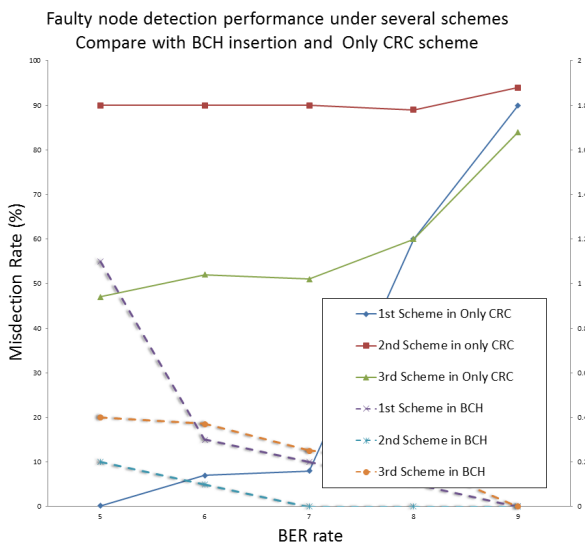


그림 9. 여러 시나리오 하에서의 BCH 삽입 코드와 CRC 코드의 고장노드 탐지 성능 분석

Fig. 9. Faulty node detection performance under several schemes.

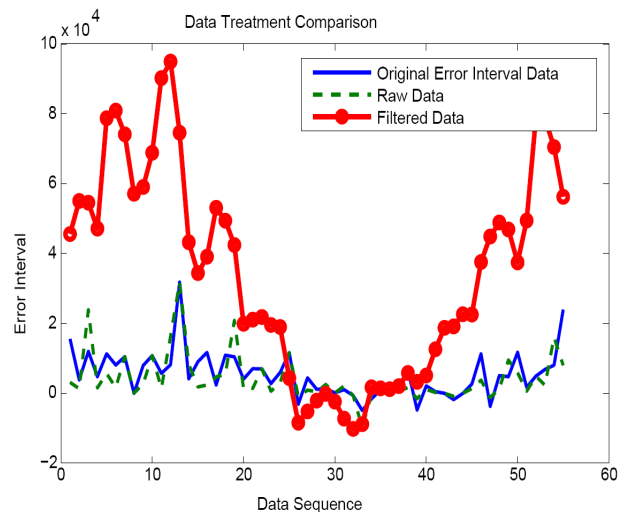


그림 10. 판정 단계 내 데이터 처리 비교 그래프

Fig. 10. Data Treatment Comparison.

치 간격이 0에 수렴함을 알 수 있다. 이를 통해 데이터 시퀀스 값이 30이 될 경우, 고장 가중치 간격이 기존의 오류 간격과 동일시되는 초기화 과정을 거친다.

VI. 결론 및 향후연구

본 논문에서는 분산 제어망에서 고장노드가 발생할 때 이를 단시간 내에 탐지하는 기법을 제안한다. 제안된 기법은 CRC 코드 내 BCH 단일 비트를 대체시키는 기법으로, 마스터 노드 내 BCH 코드와 각 슬레이브 간 전송되는 값을 비트 단위로 비교·분석하여 고장노드를 탐지한다. 또한 고장 노드를 탐지함에 있어 채널 품질의 저하 등의 상황을 고려하여, 고장 노드를 탐지하는 정확성을 높이기 위해 별도의 고장 판단 단계를 사용한다.

본 논문에서의 모의실험 결과는 고차 다항식을 포함하는 CRC 코드 내 BCH 코드의 단일비트 대체로 인해 전체 데이터의 불가피한 수정 과정을 거칠지라도 본연의 오류 탐지 능력을 유지함을 보여준다. 또한 판정 단계의 모의실험 결과를 통해 세 가지 상태 변화 시나리오를 통해 고장 가능성이 의심되는 노드를 채널 영향 등을 고려하여 보다 정확하게 고장 노드를 탐지함을 보였다.

향후 연구로는 전체적인 분산 제어망 내 마스터 및 슬레이브 노드 간 전송되는 BCH 단일 비트의 처리에 있어 Random Markov 모델을 접목하여 고장 노드를 탐지함에 있어 고장 노드 탐지의 정확도를 높이는 기법을 연구할 것이며, 이를 통해 이더넷, 무선 LAN 등의 환경에서의 구현 가능성을 검증할 것이다.

REFERENCES

[1] 김동성, 허성길, “함정 전투 시스템의 분산 제어 통신망 기술”, 한국정보통신학회지, 제13권, 제2호, pp.47-53, 2012.
[2] 김성일, 장우진, 주철원, 이경호, 김해천 “국방전자 분야 기술 동향”, 전자통신동향분석., Vol. 24, no. 6, pp. 77-85, 2009.
[3] 송경섭, 임영규, 김동성, “함정 전투시스템 정보망을 위한 최적 전송 및 분석 기법”, 대한전자공학회 하계학술대회, pp. 1668-1671, June 2012.
[4] Dean J, Claypool. D, Macker J. P “Temporally

robust relay sets for mobile wireless networks”, MILIRARY COMMUNICATION CONFERENCE, 2011 (MILCOM2011), pp. 655-660, Nov 2011.
[5] 이정일, 김동성 “공장 환경에서의 무선 제어 시스템을 위한 센서네트워크의 동적 스케줄링 기법에 대한 연구”, 전자공학회논문지, Vol. 45, no. 2, pp. 45-54, 2008.
[6] D.S. Kim, Y.S. Lee, W.H. Kwon “Maximum Allowable Delay Bounds in Networked Control Systems”, Control Engineering Practice, Vol. 11, pp. 1301-1313, Issue 11, Dec, 2003.
[7] Dong-Sung Kim, Dong-Hyuk Choi, Prasant Mohapatra, “Real-time scheduling method for networked discrete control systems”, Control Engineering Practice, Vol. 17, Issue. 5, pp. 564-570, May, 2009.
[8] Y. Lee, H. Yoo and I.C. Park “Low-complexity parallel Chien search structure using two-dimensional optimization”, IEEE Trans. Circuits and Systems II : Express Briefs., Vol. 58, no. 8, pp. 522-526, Aug, 2011.
[9] J. Cho, W. Sung “Strength-reduced parallel Chien search architecture for strong BCH codes”, IEEE Trans. Circuits and Systems II : Express Briefs., Vol. 55, no. 5, pp. 427-431, May, 2008.
[10] M. Grymel, S. B. Furber “A novel programmable parallel CRC circuit”, IEEE Trans. Very Large Scale Integration (VLSI) System, Vol. 19, no. 10, pp. 1898-1902, Oct, 2011.
[11] Y. Chen, K. K. Parhi “Small area parallel Chien search architectures for long BCH codes”, IEEE Trans. Very Large Scale Integration (VLSI) System, Vol. 12, no. 5, pp. 545-549, May, 2004.
[12] Kar. R, “Optimization of linear phase FIR band pass filter using Partical Swarm Optimization with Constricion Factor and Inertia Weight Approach”, IEEE Symposium on Industrial Electronics and Applications(ISIEA), pp. 326-331, Sep, 2011.
[13] Liu. S, “How to Conduct Distributed Incomplete Pattern Matching”, IEEE Transactions on Parallel and Distributed Systems, pp. 1, May, 2013.
[14] Dickson, Leonard Eugene and J. Gllis,, “Linear groups with an exposition of the Galois field theory”, Physics Today 12 10, pp. 52-54, Oct, 2009.

저 자 소 개



노 동 희(학생회원)
 2013년 금오공과대학교 전자공학
 학사 졸업.
 2013년~현재 동대학원 IT융복합
 공학과 석사

<주관심분야 : 네트워크 기반 임베디드 시스템,
 합정 제어 통신망, 실시간 전송 기법, 에러 정정
 및 복구 기법>



김 동 성(정회원)
 1992년 한양대학교 전자공학과
 학사졸업
 2003년 서울대학교 전기 및
 컴퓨터공학부 박사졸업
 2004년 Cornell 대학교 ECE
 박사후 연구원

2004년 3월~현재 금오공대 전자공학부 부교수
 <주관심분야 : 산업용 통신망, 네트워크 기반 임
 베디드 시스템 설계 및 성능분석>