

# 고전압 대용량 유도전동기 구동용 H-브릿지 멀티레벨 인버터의 신뢰성 향상

박영민<sup>†</sup>, 이광환<sup>1</sup>, 이세현<sup>2</sup>

## Reliability Improvement of H-Bridge Multi-level Inverter for Medium-Voltage & High-Power Induction Motor Drives

Young-Min Park<sup>†</sup>, Kwang-Hwan Lee<sup>1</sup>, and Se-Hyun Lee<sup>2</sup>

**Abstract** - This paper proposes the reliability improvement of H-Bridge Multi-level (HBM) inverter. This reliability can be implemented through modularization of power circuit, distribution of controller, duplication of controller and communication, and continuous operation method in case of power cell failure for driving medium-voltage & high-power induction motor. It is shown that the modularization and expansion characteristics of the HBM inverter are improved since the individual inverter modules operate more independently when using the proposed concept. Also the fault tolerance is increased by using power cell bypass. The proposed design and control methods are described in detail and the validity of the proposed system is verified experimentally in various industrial fields.

**Keywords:** H-bridge multi-level inverter, reliability improvement, modularization, distributed control, duplication, power cell bypass

### 1. 서 론

H-브릿지 멀티레벨 인버터 시스템의 각 상은 직렬 접속된 여러 개의 Power Cell로 구성된다. 각 Power Cell은 독립된 단상 인버터 구조이며 여러 개의 Power Cell을 직렬로 연결함으로써 저전압 Power Cell, 즉 저전압 전력용 반도체를 사용하여 고전압을 얻을 수 있고, 또한 Power Cell의 수에 따라 출력 전압의 레벨 수가 증가하여 정현파에 가까운 전압 파형을 얻을 수 있다. 전원 계통과 연결된 입력부는 2차측이 지그재그 또는 확장 델타 결선방법의 여러 개의 탭을 갖는 변압기로 연결된다. 입력측 변압기는 두 가지의 용도로 사용된다. 첫번째 용

도는 H-브릿지 인버터의 각 Power Cell에 독립된 전원을 공급하기 위함이고, 두번째 용도는 2차측 탭간에 위상차를 두어 Multi-pulse 방식의 정류기형 컨버터를 구성함으로써 기존의 6-pulse 정류 방식에 비하여 아주 낮은 입력단 THD (Total Harmonic Distortion)를 얻기 위함이다. 인버터 최종 출력 전압은 Power Cell 수를 조정함으로써 대응이 가능하다<sup>[1]-[3]</sup>. Diode Clamped나 Capacitor Clamped 방식을 사용한 멀티레벨 인버터는 고정된 회로 방식이므로 다양한 출력 전압 level에 대한 응용이 어렵다. 그러나 Cascaded 방식의 H-브릿지 인버터는 Power Cell 수를 조정함으로써 전압 레벨을 손쉽게 변경할 수 있어 여러 종류의 전압에도 손쉽게 대응할 수 있는 장점을 가져 좀더 유연한 방식이라 할 수 있다. 또한 시스템이 동일한 Power Cell의 조합이므로 고장시 Power Cell 단위 교체가 가능하여 평균 고장 수리 시간을 수 분 이내로 짧게 할 수 있고 또한 여유분의 Power Cell만을 확보하면 되므로 Spare Part에 대한 부담이 적다. Protection은 Power Cell 단위의 고장감시, 그리고 시스템 단위의 고장 감시 기능으로 분리하여 좀더 신뢰성 있고 유연한 고장 감시 및 진단 기능을 구현할 수 있다.

Paper number: TKPE-2014-19-2-1

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: pym@hhi.co.kr, Power Conversion Research Department, Hyundai Heavy Industries Co., LTD.  
Tel: +82-31-289-5135 Fax: +82-31-289-5150

<sup>1</sup> Power Conversion Research Department, Hyundai Heavy Industries Co., LTD.

<sup>2</sup> Power Conversion Research Department, Hyundai Heavy Industries Co., LTD.

Manuscript received Sep. 23, 2013; accepted Nov. 25, 2013

— 본 논문은 2013년 전력전자학술대회 우수추천논문임

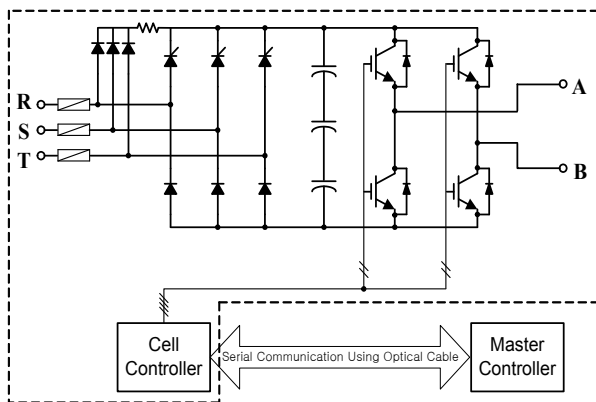
하지만, 제어해야할 많은 전력용 반도체 소자로 인한 구현의 복잡성, 다양한 고전압 대용량 전동기에 대응할 수 있는 유연성 있는 제어 구조의 미확립, 그리고 부분적인 고장 발생시의 대응 방안 부족 등으로 H-브릿지 멀티레벨 인버터의 상업화에 많은 어려움을 겪고 있다. 이러한 문제점을 극복하기 위해 본 논문의 목적은 사용자의 다양한 요구에 대응할 수 있는 전압과 용량을 가지고, 전원의 전력품질을 보장하며 시장 경쟁력이 구비된 전력 토폴로지를 이용한 고전압 대용량 유도전동기 구동용 인버터를 연구/개발함에 있다.

## 2. H-브릿지 멀티레벨 인버터 신뢰성 향상 방법

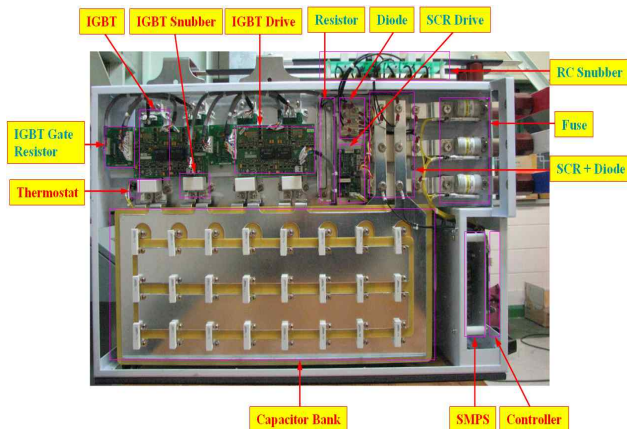
### 2.1 전력 회로 모듈화

전력변환 장치의 모듈화 및 표준화 개념인 PEBB (Power Electronics Building Blocks<sup>[4]-[5]</sup>)을 적용한 Power Cell 단위로 설계하였다.

그림 1에서 H-브릿지 멀티레벨 인버터의 Power Cell은 하나의 완전한 단상 인버터 구조로써 입력 퓨즈, 다이오드 정류부, 전채 Capacitor, IGBT Module, IGBT Driver, SMPS 그리고 Power Cell 제어기로 구성된다.

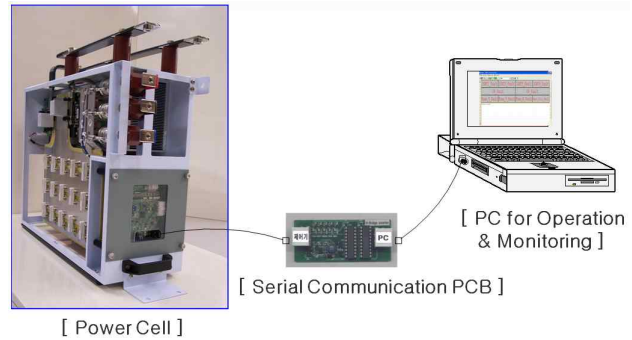


(a) Schematic of power cell

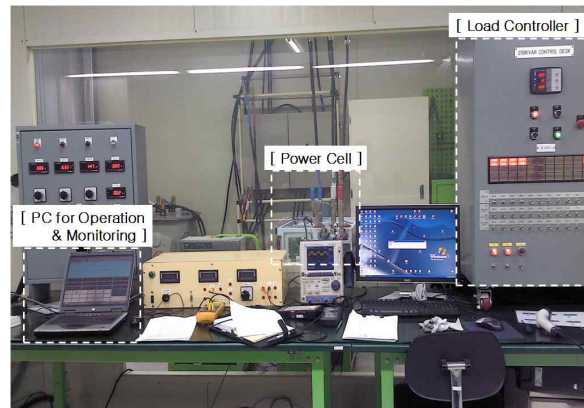


(b) Power cell hardware

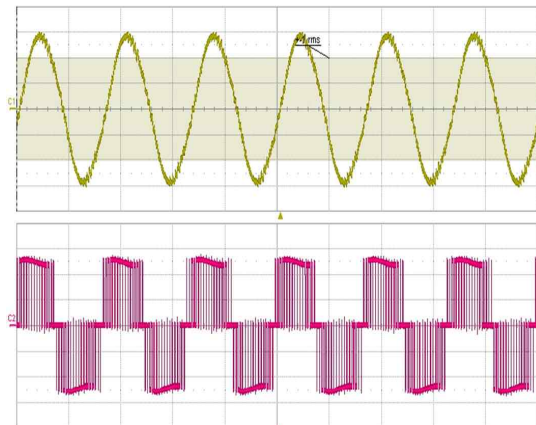
따라서 그림 2에서 H-브릿지 멀티레벨 인버터의 각 상에 Power Cell을 직렬로 결선하기 전에 단상으로 구성된 Power Cell을 단독으로 시험할 수 있어 시스템 개발, 제작, 성능 실험 그리고 유지보수에 편리함이 있다. H-브릿지 멀티레벨 인버터 시스템 실험을 하기 전에, Power Cell 단독 실험을 실시하여 Power Cell의 정상 여부를 확인한다. Power Cell을 조합한 전체 H-브릿지 멀티레벨 인버터 운전시에는 통신 인터럽트를 이용하여



(a) Test configuration of power cell



(b) Load test of power cell



Ch.1 : Current [ X axis: 10ms/div., Y axis: 100A/div. ]

Ch.2 : Voltage [ X axis: 10ms/div., Y axis: 350V/div. ]

(c) Output current & voltage of power cell

Fig. 1 The proposed design based on PEBB

Fig. 2 Test configuration and waveform of power cell

Power Cell 제어기에서 PWM을 발생시키지만, Power Cell을 단독실험 할 경우에는 일반적인 인버터에서 사용되는 방법인 Power Cell 제어기 내부 인터럽트를 이용한 PWM를 발생하며 컴퓨터를 이용하여 Power Cell의 운전상태를 확인한다. 그림 2 (a)는 Power Cell 단독 실험을 위한 구성도이며, 그림 2 (b)는 635[V] / 167[kVA] Power Cell의 RL 부하 실험 사진이다. 그림 2 (c)는 Power Cell 실험시의 출력 전압과 전류 파형이다.

### 2.2 제어 장치 분산화

PEBB 개념을 파워 모듈에 한정하지 않고 제어 장치에 확대함으로써<sup>[6]-[7]</sup> 다양한 용량의 고전압 대용량 전동기 구동 장치인 H-브릿지 멀티레벨 인버터의 모듈화, 신뢰성 향상, 유지 보수 편리성, 그리고 생산성 향상을 목적으로 하였다. 이를 위해 주제어기와 Power Cell 제어기로 구분한 분산 제어기로 구성하였으며, 주제어기는 전동기 가변속을 위해 속도와 전류 제어를 수행하며, Power Cell 제어기는 주제어기의 기준 전압값에 의한 PWM 발생, PWM 위상 전이, 그리고 Power Cell 단위의 감시 및 보호 기능을 수행한다. 주제어기는 각 Power Cell 제어기와 광케이블로 이루어진 고속 링크로 연결되며, 직렬통신을 이용하여 데이터를 주고 받는다. 주제어기는 고기능 DSP (TMS320C31)와 주변회로로 구성되며 Power Cell 제어기는 주변회로 기능이 포함된 one-chip controller인 DSP (TMS320LF2406A)로 구성된다. 주제어기와 Power Cell 제어기와의 통신은 CAN (Controller Area Network)을 이용하였다.

그림 3은 주제어기(MASTER)와 Power Cell 제어기의 기능 및 직렬통신 블록 구성도로서 주제어기는 전동기 속도와 인버터 출력 전류를 받아서 전동기 속도 및 전류제어를 수행한다. 전류제어기의 출력인 3상의 전압 기준값을 각 상별로 동기를 맞추어서 광 케이블을 이용한 CAN 통신을 통하여 Power Cell 제어기로 데이터를 송신한다. Power Cell 제어기는 Power Cell의 DC Link 전

압을 센싱하며, 센싱된 전압과 주 제어기의 전압 기준값을 사용하여 PWM 신호를 만든다. Power Cell의 위상 제어는 주제어기에서 송신되어 오는 한 상당 Power Cell의 갯수, Power Cell 고장시 고장 Power Cell의 갯수 및 위치 그리고 각 Power Cell의 위치 정보를 이용한다.

분산 구조의 H-브릿지 멀티레벨 인버터의 서로 다른 Power Cell 출력 전압 제어를 위한 PWM 동기 시점 발생을 위해 CAN 통신 인터럽터를 사용하고, 개별 Power Cell 제어 장치의 내부 타이머에 의해 위상 전이된 PWM 전압을 출력하여 2레벨의 단상 인버터 출력을 멀티레벨화 하였다. 그림 4는 6-Layer 18개로 구성된 H-브릿지 멀티레벨 인버터에 적용된 광 케이블 및 직렬통신을 이용한 Power Cell 위상제어 블록 구성도로서 주 제어기, CAN 통신, Power Cell 제어기 그리고 Power Cell의 구성 및 기능을 나타내고 있다. 전압 지령치  $V_a^*$ ,  $V_b^*$ ,  $V_c^*$ 는 동시에 CAN 통신을 이용해 주제어기에서 Power Cell 제어기로 전달되며, Power Cell 제어기는 CAN 통신 수신 인터럽터 신호에 동기하여 PWM 발생을 위한 내부 타이머를 초기화 시킨다. 각 상의 1-Layer는 위상지연이 없고 2-Layer는 샘플링 주기의 1/12, 3-Layer는 샘플링 주기의 2/12, 4-Layer는 샘플링 주기의 3/12, 5-Layer는 샘플링 주기의 4/12, 6-Layer는 샘플링 주기의 5/12만큼 내부 타이머를 이용하여 PWM 위상을 지연시킨 후 출력을 발생시킨다.

### 2.3 제어기 및 통신 이중화

주제어부 및 광변환 보드, CAN 통신선, 그리고 Power Cell 제어기 CAN 통신부 이중화를 이용해 제어기가 분산화 및 모듈화 되어있는 H-브릿지 멀티레벨 인버터 시스템에서 제어기의 고장시도 과도 시간을 최소화 하면서 연속운전이 가능하게 하여 시스템의 신뢰성을 확보 하였다.

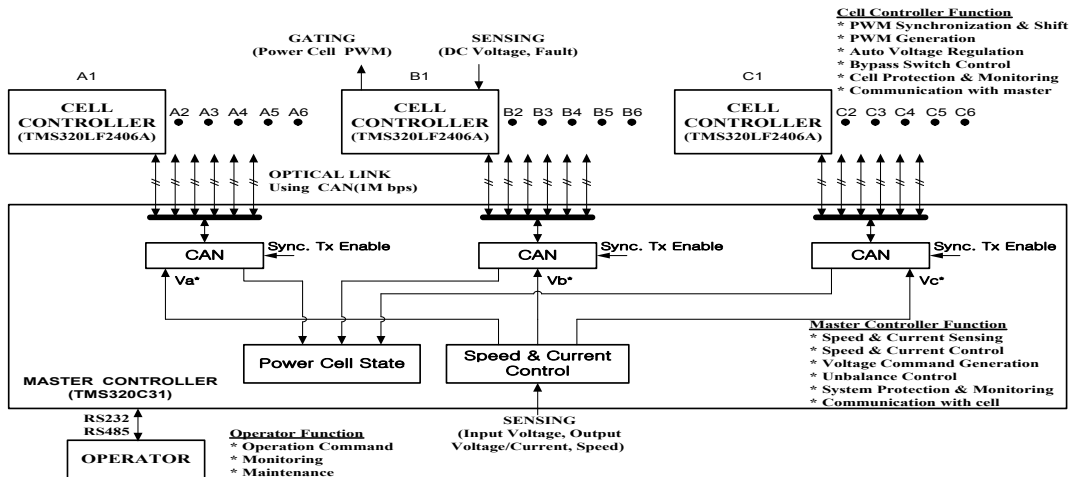


Fig. 3 Block diagram with proposed distributed control

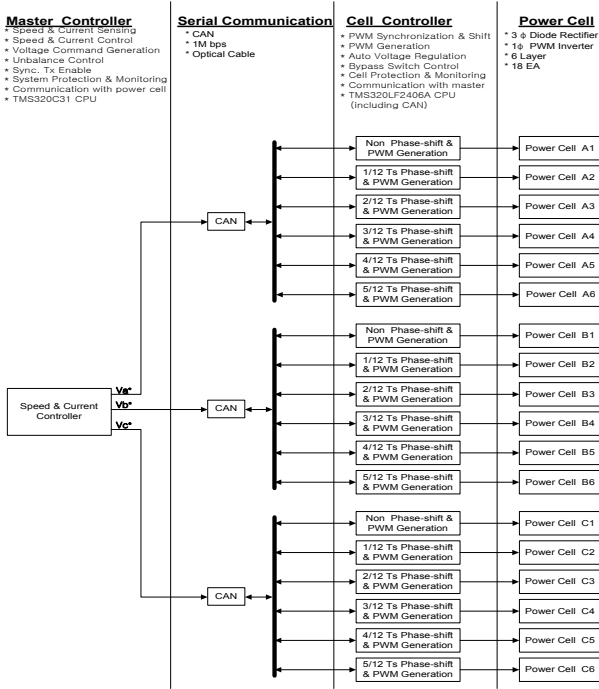


Fig. 4 Configuration with proposed distributed control

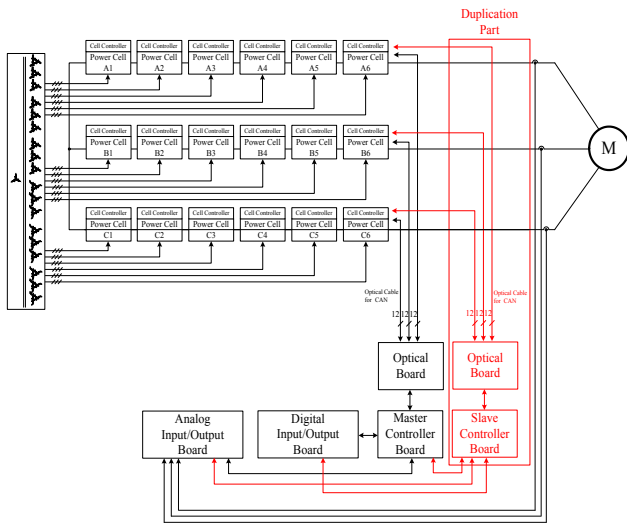
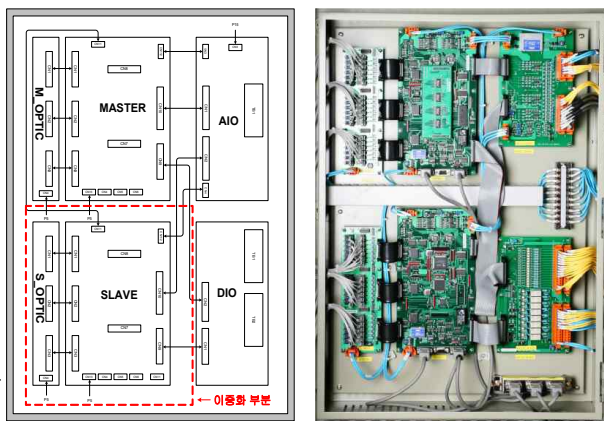


Fig. 5 Block diagram with proposed duplication



(a) Schematic (b) Hardware  
Fig. 6 Master controller with proposed duplication

그림 5의 주제어부 및 광변환 보드 이중화는 동작중 인 주제어부의 Master 보드 고장시 고장 발생을 인지한 Slave 보드는 동시 접속하고 있는 모든 I/O 신호를 제어하여 인버터 출력 값을 재연산하고 Slave 보드에 별도 접속된 광변환 보드와 광케이블을 통해 Power Cell 제어기로 전달하여 인버터 연속운전이 계속 되도록 제어한다. CAN 통신선 이중화는 주제어부와 Power Cell 제어기 사이의 광변환 송·수신 선로를 이중으로 설치하여 Master 보드 고장발생 이외에 CAN 통신용 광케이블의 물리적 손상시에도 시스템 연속 동작이 가능하도록 한다. Power Cell 제어기 CAN 통신부 이중화는 Power Cell 제어기의 CAN 통신부를 이중화하여 CAN 통신부 및 통신용 광케이블 손상시 반도체 스위치를 이용하여 자동적으로 통신포트를 변경한다.

그림 6의 주제어부 이중화 동작은 Master 제어부에서 고장이 발생하면 고장상태가 EPLD (Erasable Program-mable Logic Device)를 통해 감지된 후 Slave 제어부로 제어권한이 변경된다. 이중화에 의해 인버터 운전이 재개될 경우, 임의의 속도로 회전하고 있는 전동기의 과도현상을 억제할 수 있는 재기동 제어 기능에 의해 인버터 연속운전이 수행된다. Power Cell 제어부 이중화 동작은 Master 주제어기 및 Master CAN 통신 이상이 감지되면, Slave 주제어기 및 Slave CAN 통신으로 자동 절체된다. 이상 감지는 CAN 통신 수신 인터럽트를 이용한 카운터 사용하여 일정 시간 동안 이상 감지시에 반도체 스위치를 이용하여 통신포트를 변경한다.

2.4 Power Cell 고장 발생시 인버터 연속 운전

H-브릿지 멀티레벨 인버터 Power Cell 고장 발생시 전체 인버터 시스템을 정지 시키지 않고 고장이 발생한 Power Cell을 시스템에서 제거하여 고장 수리 기간 동안 시스템을 정지하지 않으면서 효율적으로 정격 전압을 감소하여 운전이 가능하다.

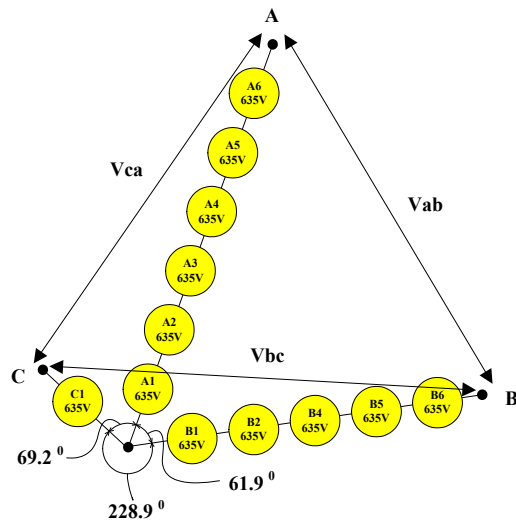


Fig. 7 Vector diagram with unbalance control

효율적인 운전을 위해 고장이 발생한 Power Cell을 전기적으로 Bypass 시키고 상전압의 위상을 변경하면 3상 출력 선간 전압을 평형으로 제어하는 것이 가능하다. 그림 7은 H-브릿지 멀티레벨 인버터에서 B상의 B3와 C상의 C2, C3, C4, C5, C6의 Power Cell에서 고장이 발생하였을 때 상전압의 위상을 변경하는 불평형 제어를 위한 벡터도이다<sup>[8]-[9]</sup>.

본 논문에서는 불평형 제어를 구현하기 위해 기존의 Look-up Table이 아닌 옵셋 전압을 이용한 전압 변조 개념을 제안하여 적용 하였으며, Power Cell의 고장 위치와 수량에 관계없이 상전압의 실시간 불평형 제어를 이용한 인버터의 최대 출력 전압 이용이 가능하도록 하였다.

3상 불평형 제어의 구현 방법은 옵셋 전압을 이용한 3상 평형 전압 변조를 불평형 전압 변조 조건으로 확대한 방법이다. 그림 8의 제안된 제어 블록도는 크게 3가지로 구분되어 있다. 상 불평형에서 출력전압의 계인을 설정하는 부분 (Calculation of Unbalance Gain :  $\alpha, \beta, \gamma$ ), 선간 출력전압을 3상 평형으로 제어하기 위해 옵셋 전압을 사용해서 중성점 전압을 변경하는 부분 (Calculation of Neutral Point Shift Gain :  $V_{sn}^*$ ), 그리고 최대 출력 전압값을 계산하는 부분 (Calculation of Output Voltage Limit :  $V_{Limit}$ ) 이다.

출력전압의 계인을 설정하는 부분은 A, B, C 3상에 대하여 개별적으로 계산이 이루어진다. 식(1), (2), (3)에서 Total layer number는 정상 상태에서 각 상당 직렬로 연결되어 있는 Power Cell의 개수를 의미하며, Total remained number는 Power Cell 고장 발생시 각 상당 정상적으로 동작하는 Power Cell 개수를 나타낸다. 따라서 각 상의 Power Cell이 모두 정상적일 경우에  $\alpha, \beta, \gamma$ 는 1이며, Power Cell에 고장이 발생하면 1 보다 큰 값을 갖게 된다. 출력전압을 3상 평형으로 제어하기 위해 옵셋 전압을 계산하는 부분인 식(7)은 식(1), (2), (3)에서 계산된  $\alpha, \beta, \gamma$ 의 최대값인 식(4)와 출력 전압의 지령

값인  $V_{an\_comp}^*$ ,  $V_{bn\_comp}^*$ ,  $V_{cn\_comp}^*$ 의 최대값인 식(5), 최소값인 식(6)을 사용해서 중성점 이동을 위한 옵셋 전압( $V_{sn}^*$ )을 계산한다. 최대 출력 전압값을 계산하는 부분인 식(8)은  $\alpha, \beta, \gamma$ 와 인버터의 DC Link 전압 이용률인  $V_{dc} / \sqrt{3}$ 을 이용하여 불평형 제어시 인버터의 출력 가능한 최대 전압을 계산한다.

$$\alpha = \frac{\text{Total layer number}}{\text{Total remained number A}} \quad (1)$$

$$\beta = \frac{\text{Total layer number}}{\text{Total remained number B}} \quad (2)$$

$$\gamma = \frac{\text{Total layer number}}{\text{Total remained number C}} \quad (3)$$

$$G_{\max} = \max(\alpha, \beta, \gamma) \quad (4)$$

$$V_{\max}^* = \max(V_{an\_comp}^*, V_{bn\_comp}^*, V_{cn\_comp}^*) \quad (5)$$

$$V_{\min}^* = \min(V_{an\_comp}^*, V_{bn\_comp}^*, V_{cn\_comp}^*) \quad (6)$$

$$V_{sn}^* = \int \left( \frac{V_{\max}^* + V_{\min}^*}{2 \times G_{\max}} \right) dt \quad (7)$$

$$V_{Limit} = \left( \min \left( \frac{1}{\alpha} + \frac{1}{\beta}, \frac{1}{\beta} + \frac{1}{\gamma}, \frac{1}{\gamma} + \frac{1}{\alpha} \right) \right) \times \frac{1}{2} \times \frac{V_{dc}}{\sqrt{3}} \quad (8)$$

그림 9는 임의의 1개 Power Cell에 가상의 입력 퓨즈 개방 고장 발생시 제안된 불평형 제어와 재기동 연계 운전에 의한 유도전동기 (6600[V]/900[kW]) 무부하 연속 구동을 보여주는 실험 파형이다. Power Cell 고장이 발생하면, CAN 통신에 의한 고장 검출 시간 약 5[ms] 후에 인버터 출력이 차단되며, 전동기 역기전력 검출 시간 50[ms] 후에 불평형 제어가 시작되어 전동기 역기전력에 동기된 후에 인버터 전압이 출력됨을 보여준다.

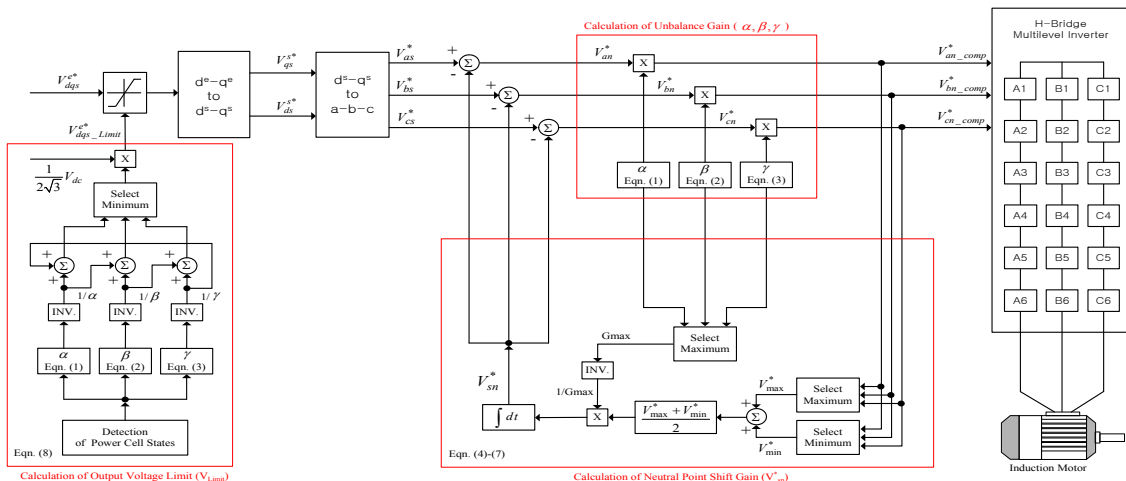
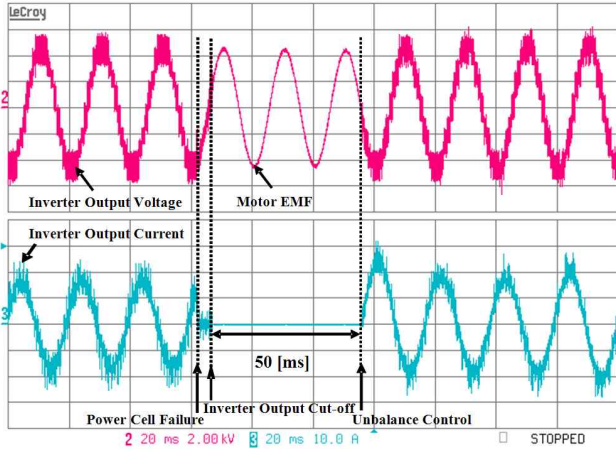


Fig. 8 The proposed control block diagram for unbalance control





Ch.2 : Voltage [ X axis: 20ms/div., Y axis: 2000V/div. ]  
 Ch.3 : Current [ X axis: 20ms/div., Y axis: 10A/div. ]

Fig. 9 Output voltage/current in case of power cell bypass

### 3. 상품화된 H-브릿지 멀티레벨 인버터

그림 10은 다권선 변압기와 단상 인버터의 직렬 Wye 연결로 구성된 3상 H-브릿지 멀티레벨 인버터의 전력회로와 제어기 구성도이며, 그림 11은 PEBB에 근거한 전력회로와 분산 제어 구조로 구현된 6600V 2MVA 시스템이다. 그림 12-13은 입출력 전압/전류 파형으로 H-브릿지 멀티레벨 인버터의 우수한 전력품질을 보여준다.

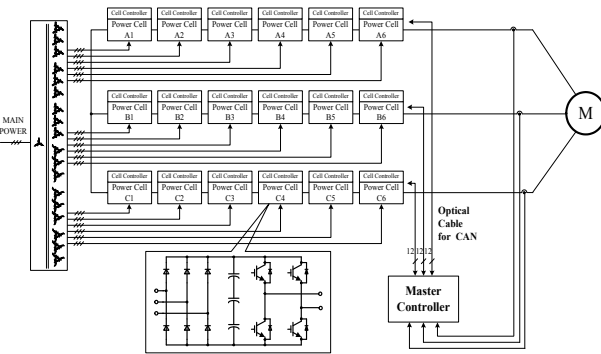
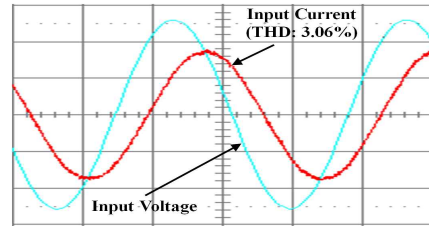


Fig. 10 Configuration of H-bridge multi-level inverter

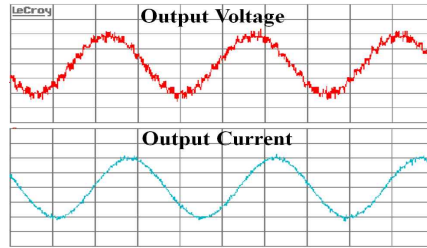


Fig. 11 H-bridge multi-level inverter hardware



Voltage [ X axis: 5ms/div., Y axis: 4,000V/div. ]  
 Current [ X axis: 5ms/div., Y axis: 150A/div. ]

Fig. 12 Input voltage and current.



Voltage [ X axis: 5ms/div., Y axis: 5,000V/div. ]  
 Current [ X axis: 5ms/div., Y axis: 130A/div. ]

Fig. 13 Output voltage and current.

### 4. 결 론

전력 회로 모듈화, 제어 장치 분산화, 제어기 및 통신 이중화, 그리고 Power Cell 고장 발생시 인버터 연속 운전을 적용한 다양한 전압과 용량(3300V/200kVA ~ 6600V/8000kVA, 48종류)의 H-브릿지 멀티레벨 인버터를 설계 및 제작하였다. 또한 실제 제품 설계, 생산, 판매, 유지 보수 과정을 통해 제안된 방법 적용시 설계의 유연성, 생산의 효율성, 유지 보수의 편리함, 그리고 사용자 요구에 대한 대응성이 우수함을 확인하였다.

### References

- [1] Bin Wu, "High-Power Converters and AC Drives," A John Wiley & Sons, 2006.
- [2] M. Marchesoni, M. Mazzucchelli, S. Tenconi, "A Non Conventional Power Converter for Plasma Stabilization," *IEEE Power Electronics Specialists Conference(PESC)*, pp. 122-129, 1988.
- [3] Peter M. Rinaldi, Edgar S. Thaxton, and Gene Castles, "Modular transformer arrangement for use with multi-level power converter," United States Patent Number: US 6340851 B1, Jun. 22, 2002.
- [4] Retzmann D. and Gambach H., "Panel session on PEBB concepts - from medium voltage drives to high voltage applications," *IEEE International Symposium on Industrial Electronics (ISIE)*, pp. 3689-3691, 4-7 July 2010.
- [5] T. Ericson, A. Tucker, "Power Electronics Building Blocks and potential power modulator applications," *Power Modulator Symposium, Conference Record*, pp. 12-15, Jun. 1998.

- [6] F. Milani, V. Toigo, N. Balbo, G. Bertacche, and M. Zordan, "A full-digital control board for IGBT H-bridge switching converters," *IEEE Applied Power Electronics Conference(APEC)*, Vol. 1, pp. 167-172, 4-8 Mar. 2001.
- [7] J.A. du Toit, A.D. Roux, and J.H.R. Enslin, "An integrated controller module for distributed control of power electronics," *IEEE Applied Power Electronics Conference(APEC)*, Vol. 2, pp. 874-880, 15-19 Feb. 1998.
- [8] D. Eaton, J. Rama, and P. Hammond, "Neutral shift: five years of continuous operation with adjustable frequency drives," *IEEE Industry Applications Magazine*, Vol. 9, Issue 6, pp. 40-49, Nov.-Dec. 2003.
- [9] Sanmin Wei, Bin Wu, Fahai Li, and Xudong Sun, "Control method for cascaded H-bridge multilevel inverter with faulty power cells," *IEEE Applied Power Electronics Conference(APEC)*, Vol. 1, pp. 261-267, 9-13 Feb. 2003.



### **박영민(朴英珉)**

1969년 12월 8일생. 1996년 성균관대 전기공학과 졸업. 1998년 동 대학원 전기공학과 졸업(석사). 2008년 고려대 전기공학과 졸업(공박). 1998년~현재 현대중공업 수석연구원.



### **이광환(李光煥)**

1981년 11월 7일생. 2007년 고려대 전기공학과 졸업. 2009년 동 대학원 전기공학과 졸업(석사). 2009년~현재 현대중공업 주임연구원.



### **이세현(李世鉉)**

1960년 5월 13일생. 1981년 충북대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1984년~현재 현대중공업 연구위원.