

Hardware-in-the-Loop Simulation을 이용한 3-레벨 NPC 전압형 HVDC 시스템 구현 및 테스트

Implementation and Test of 3-level NPC VSC-HVDC System using Hardware-in-the-Loop Simulation

유 형 준* · 김 남 대* · 김 학 만†
(Hyeong-Jun Yoo · Nam-Dae Kim · Hak-Man Kim)

Abstract – Recently, applications of VSC-HVDC systems to power systems are growing because of their control ability of reactive power. Meanwhile, the hardware-in-the-loop simulation (HILS) based on the real-time digital simulator has been applying to develop and test imbedded controllers and systems in the power industry to decrease costs and to save time. In this paper, a 3-level neutral point clamped (NPC) VSC-HVDC system is modeled and the embedded controllers of the NPC VSC-HVDC system are designed. The designed controllers are implemented by TMS320F28335. The TMS320F28335-based controllers of the NPC VSC-HVDC system are tested using the HILS.

Key Words : NPC VSC-HVDC system, Hardware-in-the-loop simulation (HILS), TMS320F28335 based HVDC controller

1. 서 론

전 세계적으로 부하가 증가하고 있는 가운데 원활한 전력 공급을 위하여 국가간 계통 연계와 같은 장거리 전력 전송 및 해상풍력에 대한 연구가 활발히 진행되고 있다. 이러한 국가간의 계통 연계와 같은 장거리 송전에 있어서 DC 전력 송전은 AC 전력 송전에 비하여 손실 및 경제적, 다른 주파수를 가지는 계통간 연계 등 여러 장점이 있다[1-4].

DC 전력 전송을 위하여 초창기 HVDC는 사이리스터 기반의 전력변환 장치를 이용한 전류형 HVDC 시스템이 적용되었으나[5] 최근 전력용 반도체 소자와 제어기술의 발전으로 인하여 IGBT(insulated gate bipolar transistor)기반의 전력변환장치를 이용한 전압형 HVDC가 개발되어 적용되고 있다[4,6].

전압형 HVDC는 전류형 HVDC에 비하여 독립적인 유/무효 전력 제어가 가능하여 해상풍력에 적용할 경우 black start가 가능하고, 신속한 제어응답 등 여러 장점을 가지고 있어 최근 전압형 HVDC가 개발/적용되고 있다[1,7,8].

그러나 전압형 HVDC는 IGBT의 정격용량 및 내전압 문제로 인하여 전류형 HVDC에 비하여 소용량에서만 설계가 가능하다. 이러한 문제를 극복하기 위하여 최근 IGBT를 직/병렬로 추가하는 멀티레벨 컨버터에 대한 연구가 활발히 진행되고 있다[9-11].

한편, 최근 고가의 실험 비용과 장소 등 실험에 제약을

받는 다양한 공학분야에서는 실시간 디지털 시뮬레이터에 플랜트를 실제와 동일한 조건으로 모델링하고, 검증하고자 하는 제어기 또는 시스템을 실제 하드웨어로 구성하여 테스트하는 HILS(hardware-in-the-loop simulation) 기법이 점차 활용되고 있다[12,13]. 이는 실제 하드웨어로 구성된 제어기를 실시간 디지털 시뮬레이터에 연결하여 실제 신호를 주고 받으며 시뮬레이션하기 때문에 컴퓨터 시뮬레이션 결과보다 실제와 유사한 결과를 얻을 수 있어 신뢰도가 높은 실험결과를 얻을 수 있고, 다양한 시나리오를 손쉽게 모의할 수 있어 경비와 시간을 줄일 수 있는 장점을 가지고 있다[12,13].

본 논문에서는 실시간 디지털 시뮬레이터인 eMEGAsim real-time digital simulator(RTDS)에 멀티레벨 컨버터의 일종인 3-레벨 NPC(neutral point clamped) 전압형 HVDC를 모델링하고, TMS320F28335에 3-레벨 NPC 전압형 HVDC의 제어시스템을 설계하여 HILS 시스템을 구성하고, 설계된 3-레벨 NPC 전압형 HVDC의 제어기의 기본 성능을 테스트하였다.

2. 전압형 HVDC 시스템

일반적인 전압형-HVDC 시스템은 그림 1과 같이 컨버터 스테이션, 변압기, AC 필터, phase reactor, 커페시터, DC

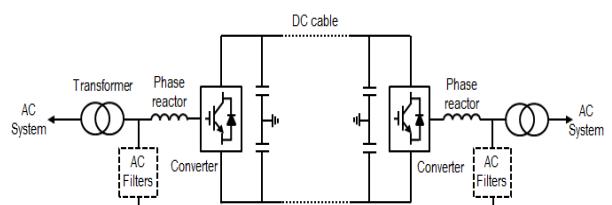


그림 1 전압형 HVDC 시스템

Fig. 1 VSC-HVDC System

* Dept. of Electrical Engineering, Incheon National Univ., Korea

† Corresponding Author : Dept. of Electrical Engineering, Incheon National Univ., Korea

E-mail : hmkim@incheon.ac.kr

Received : January 14, 2014; Accepted : February 18, 2014

케이블로 구성되어 있다[14].

이러한 전압형 HVDC 시스템은 그림 2와 같이 AC계통과 컨버터가 연결되어 있는 간략 등가회로로 나타낼 수 있다. 이때, 컨버터의 출력전압은 식 (1)과 같이 나타낼 수 있고, 이를 통하여 전압형 컨버터를 이용하여 w, δ, M^o 각각 제어가 가능함을 확인할 수 있다.

$$V_2 = \frac{1}{2} V_{dc} M \sin(wt + \delta) \quad (1)$$

여기서, V_{dc} : DC링크 전압

M : 진폭변조지수

w : 각 주파수

δ : 위상각

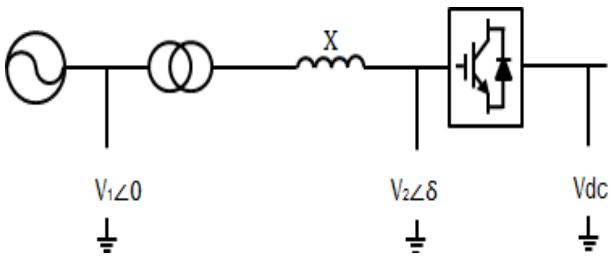


그림 2 등가회로

Fig. 2 Equivalent circuit

또한, 전압형 컨버터와 AC계통간에 유/무효 전력의 흐름은 식 (2)와 같이 나타낼 수 있으며, 이를 통하여 유/무효 전력을 제어하기 위해서는 컨버터의 전압크기 및 위상각 제어가 요구됨을 알 수 있다. 즉, 유효전력을 제어하기 위해서는 식 (2)에서와 같이 출력전압의 위상각(δ)을 제어하며, 무효전력을 제어하기 위해서는 출력 전압크기(V_2)를 제어한다.

$$P = \frac{V_1 V_2}{X} \sin \delta \quad (2)$$

$$Q = \frac{V_1^2 - V_1 V_2 \cos \delta}{X}$$

3. 시스템 모델링

3.1 3-레벨 NPC 전압형 컨버터

본 논문에서는 그림 3과 같이 IGBT와 다이오드를 이용한 3-레벨 NPC 전압형 컨버터를 모델링하였다. 이 때, 전압방정식은 식 (3)과 같이 나타낼 수 있다. 이를 dq변환하여 수리적 모델로 나타내면 식 (4)와 같이 나타낼 수 있다.

$$U_a = E \cos \omega t \quad (3)$$

$$U_b = E \cos \left(\omega t - \frac{2\pi}{3} \right)$$

$$U_c = E \cos \left(\omega t + \frac{2\pi}{3} \right)$$

$$u^{dq}(t) - R i^{dq}(t) - L \frac{d}{dt} i^{dq}(t) - j w L i^{dq}(t) - e^{dq}(t) = 0 \quad (4)$$

이를 d축과 q축으로 나누어 표현하면 식 (5)와 같이 나타낼 수 있다[15].

$$\begin{aligned} L \frac{d}{dt} i_d - w L i_q + R i_d &= e_d \\ L \frac{d}{dt} i_q - w L i_d + R i_q &= e_q \end{aligned} \quad (5)$$

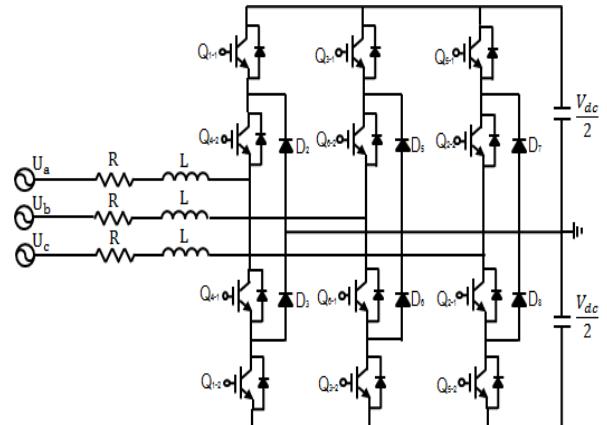


그림 3 3-레벨 NPC 전압형 컨버터 회로도

Fig. 3 Circuit diagram of 3-level NPC VSC

3.2 AC 필터

본 논문에서는 일반적인 전압형 HVDC에 적용하고 있는 2차 passive high-pass damped filter를 모델링하였고, 필터의 각 소자의 값은 식 (6)을 이용하여 산정하였다[16].

$$\begin{aligned} C_{filter} &= \frac{(h^2 - 1) Q_{filter}}{h^2 w_e v_{LL}^2} \\ L_{filter} &= \frac{1}{C_{filter} h^2 w_e^2} \\ R_{filter} &= Q_f \sqrt{\frac{L_{filter}}{C_{filter}}} \end{aligned} \quad (6)$$

여기서, w_e : 각속도

v_{LL} : 선간전압

h : 고조파

3.3 DC 링크 커패시터

전압형 HVDC 시스템에서 DC링크의 손실이 없다고 가정할 때, DC측 전력은 AC측 전력과 동일하다. 이러한 전력균형이 무너졌을 때, DC링크측의 전압변동이 발생하며 이때, DC링크의 전류는 식 (7)과 같이 나타낼 수 있다[16].

$$i_{dc} = C_{dc} \frac{du_{dc}}{dt} \quad (7)$$

여기서, C_{dc} : 커패시터 용량

u_{dc} : DC전압

또한, DC링크의 커패시터 크기는 DC링크의 전류의 리플

(ripple), 응답특성과 반비례 관계가 있어 적절한 커패시터 크기 선정이 요구되며, 식 (8)을 통하여 커패시터 크기를 결정할 수 있으며, 시정수는 7ms로 산정하였다[16].

$$C_{dc} = \frac{S_N}{u_{dcN} \times \Delta u_{dc} \times 2w_e} \quad (8)$$

$$\tau = \frac{0.5 C_{dc} u_{dcN}^2}{S_N}$$

여기서, u_{dcN} : 정격 DC전압

S_N : 피상전력

τ : 커패시터 시정수

w_e : 각속도

3.4 제어기 구성

본 논문에서 전압형-HVDC의 제어 시스템은 그림 4와 같이 구성하였다. 정류기(rectifier)는 DC링크 전압제어와 필요에 따라 무효전력/AC계통의 전압 제어를 하며, 인버터(inverter)측은 필요에 따라 유/무효 전력제어 또는 주파수 및 AC계통의 전압 제어를 할 수 있도록 구성되어 있다.

이때, 제어시스템은 그림 4와 같이 inner control loop와 outer control loop로 나누어 구성되며, inner control loop는 응동이 빠른 전류제어기로서 지령치는 outer control loop에 의하여 생성된다.

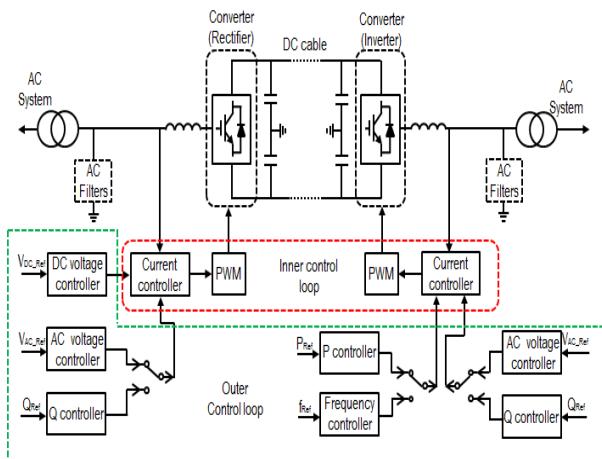


그림 4 전압형-HVDC의 제어 시스템

Fig. 4 Control system of VSC-HVDC

4. HILS 시스템을 이용한 전압형HVDC 제어기 테스트

4.1 HILS 시스템

본 논문에서는 그림 5와 같이 실시간 디지털 시뮬레이터인 eMEGAsim RTDS에 3-레벨 NPC 전압형 HVDC를 모델링하였다. 또한, 3-레벨 NPC 전압형 HVDC를 제어하기 위하여 TMS320F28335를 이용하여 디지털 제어기를 설계하였다.

이와 같이 3-레벨 NPC 전압형 HVDC가 모델링된 eMEGAsim RTDS로부터 정류기 측 3상 전압/전류, DC 링

크 전압과 인버터 측 3상 전압/전류를 측정하고 지령치에 따른 PWM신호를 각각 출력하여 3-레벨 NPC 전압형 HVDC 시스템을 제어함으로써 HILS 시스템을 구축하였고, 신호 관계도는 그림 6과 같이 나타낼 수 있으며, 실제 구축된 HILS 시스템은 그림 7과 같다.

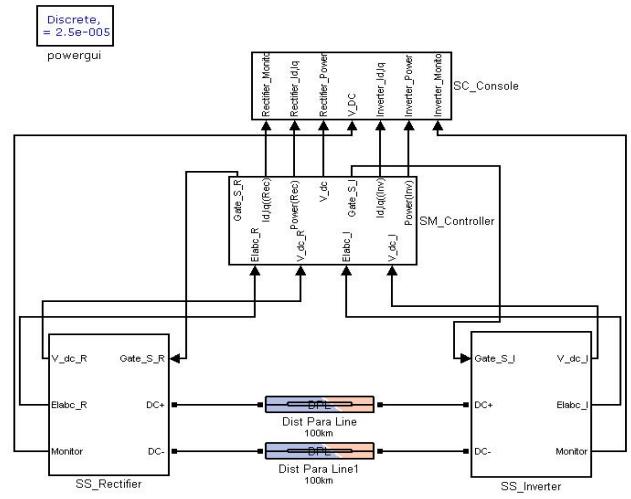


그림 5 eMEGAsim RTDS에서 구현된 3-레벨 NPC 전압형 HVDC 시스템 모델

Fig. 5 3-level NPC VSC-HVDC system modeled in the eMEGAsim RTDS

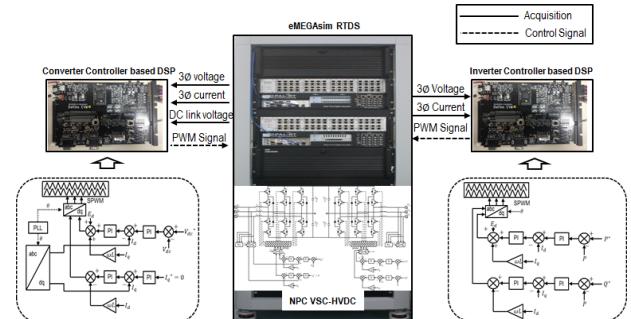


그림 6 HILS 시스템의 신호 입/출력 관계도

Fig. 6 I/O signal of HILS system

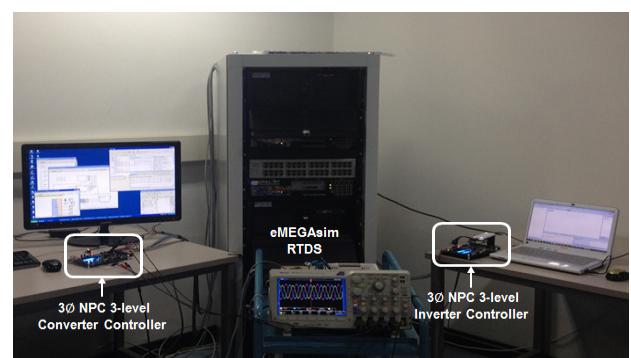


그림 7 구축된 HILS 시스템

Fig. 7 Implemented HILS system

4.2 실험 결과

본 논문에서 모델링한 전압형-HVDC 시스템의 사양은 표 1과 같다. 또한, 설계한 제어기의 성능을 테스트하기 위하여 표 2와 같이 두 가지 시나리오를 설정하여 테스트를 수행하였으며, 시뮬레이션 결과를 통하여 DC 링크 전압, 인버터 측의 주파수 및 전압, 유/무효 전력 출력량을 확인하였다.

표 1 HVDC 시스템 사양

Table 1 HVDC system data

AC power system	3Φ 345kV, 60Hz
HVDC MVA	400MVA
DC voltage	± 150 kV
Length of DC cable	100km
DC capacitor($2C_{dc}$)	85uF
AC filter(Q_{filter}, Q_f, h)	15%, 3%, 35
Switching frequency	2kHz

표 2 테스트 케이스

Table 2 Test cases

Cases	Case 1	Case 2
Rec. ST	<ul style="list-style-type: none"> · DC link voltage control · AC voltage control 	<ul style="list-style-type: none"> · DC link voltage control · Reactive power control
Inv. ST	<ul style="list-style-type: none"> · Active power control · Reactive power control 	<ul style="list-style-type: none"> · Frequency control · AC voltage Control

4.2.1 Case 1 (유/무효 전력 제어)

Case 1에서는 전압형 HVDC 시스템이 유/무효 전력의 제어로 345kV/154kV 변압기를 통하여 강압된 전압을 정류한 후 인버터 측에서 다음 표 3의 시나리오 지령치에 따라 유/무효 전력을 제어하는 것을 테스트하였다.

표 3 시뮬레이션 시나리오

Table 3 Simulation scenario

Time (sec)	Power reference (MW)	Reactive power reference (MVar)
4	100	-50
8	300	-150
12	0	-200
16	-100	0
20	-200	150
24	-300	200

그림 8은 DC 링크 전압을 나타내고 있으며, 이를 통하여 정류기 측의 DC 링크 전압이 인버터 측의 유/무효 전력의 지령치가 변함에 따라 순간적으로 변한 후 정상 상태로 유지되는 것을 확인할 수 있다. 4초, 8초에는 인버터가 전력을 출력하여 DC 링크의 전력이 출력됨으로써 전압이 순간 강압되었다가 정상상태로 회복되며, 12초, 16초, 20초, 24초에는

인버터가 전력을 흡수하여 DC 링크에 전력이 입력됨으로써 전압이 순간 상승 되었다가 정상상태로 회복됨을 확인할 수 있다. 이는 DC 링크 단의 커페시터는 전력 버퍼 역할을 하기 때문이다.

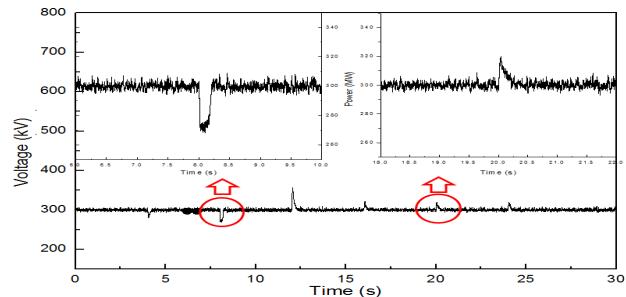
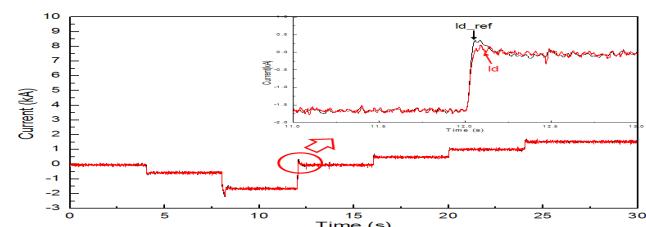


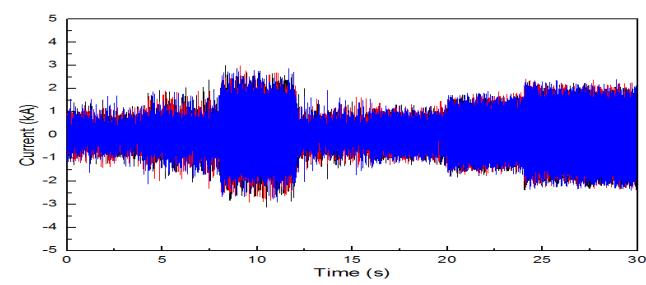
그림 8 DC 링크 전압

Fig. 8 DC link voltage

그림 9는 인버터 측의 지령치 변화에 따른 전류변화를 나타내고 있다. 이를 통하여 변화되는 지령치에 따라서 d축 전류가 신속하게 제어되며 이러한 d축 전류의 변화로 인하여 3상전류도 변화되는 것을 확인할 수 있다.



(a) d축 전류



(b) 3상 전류

그림 9 인버터 측 전류

Fig. 9 Current at inverter

따라서 인버터 측의 유/무효 전력은 그림 10과 같이 지령치에 따라 원활하게 제어되는 것을 확인할 수 있다.

4.2.2 Case 2 (주파수 및 AC 전압 제어)

Case 2에서는 전압형 HVDC 시스템이 상대적으로 약한 계통의 주파수와 AC 전압을 제어하는 경우로 345kV/154kV

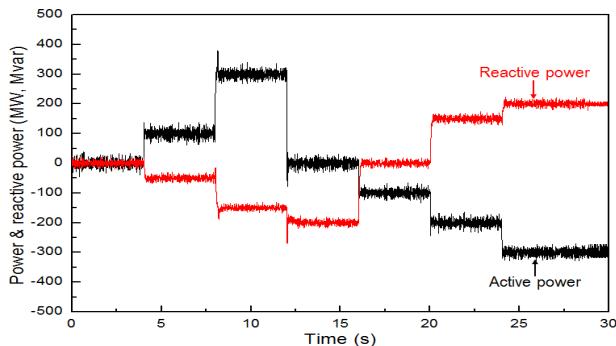


그림 10 인버터의 출력 전력

Fig. 10 Power output of inverter

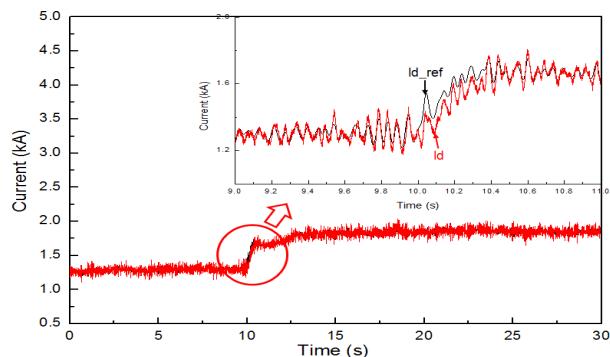


그림 11 인버터 측 전류

Fig. 11 Current at inverter

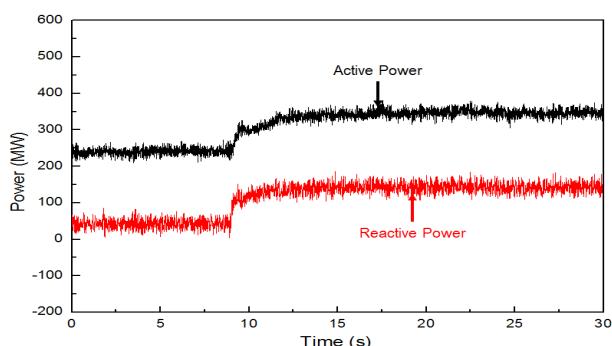


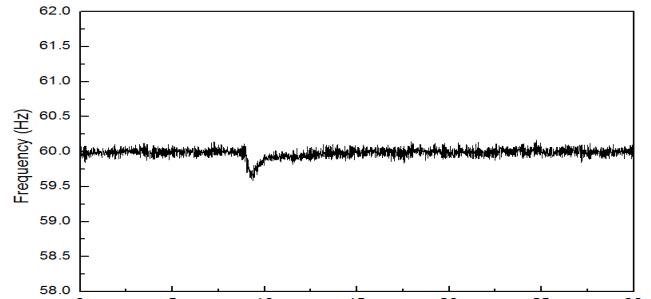
그림 12 인버터의 출력 전력

Fig. 12 Inverter output

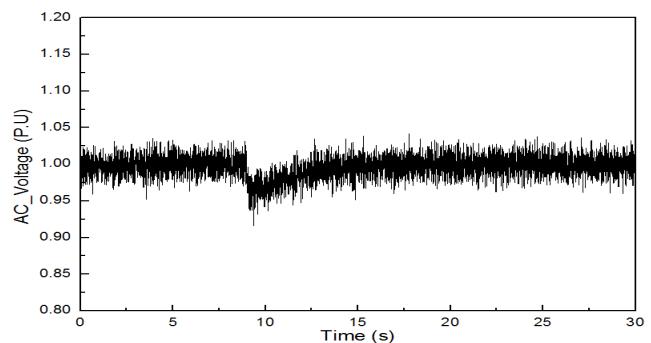
변압기를 통하여 강압된 전압을 DC 전압으로 정류한 후 인버터 측에서 주파수와 전압을 제어한다. 또한, 약 9초에 부하를 증가시킴으로써 주파수제어 성능을 검토하였다.

그림 11은 인버터 측의 d축 전류가 지령치에 따라서 전류가 신속하게 제어되는 것을 보여주고 있으며, 지령치에 따라 원활히 제어되는 것을 확인할 수 있다. 따라서 인버터 측의 유/무효 전력을 그림 12와 같이 원활하게 제어된다.

위와 같이 부하변동에 따라 증가된 부하량 만큼 유/무효 전력을 공급해 줌으로써 그림 13과 같이 주파수 및 전압이 원활하게 제어됨을 확인할 수 있다.



(a) 주파수



(b) 전압

그림 13 주파수와 전압

Fig. 13 Frequency and Voltage

5. 결 론

본 논문에서는 IGBT의 정격용량 문제로 대용량에 적용이 어려움을 해결하기 위하여 멀티레벨 컨버터 일종인 3-레벨 NPC 전압형 HVDC를 eMEGAsim RTDS에 모델링하고, TMS320F28335에 제어기를 설계하여 HILS 시스템을 구축하였다. HILS 시스템을 이용한 제어기 성능 평가 결과, 전압형 HVDC 시스템의 독립적인 유/무효 전력제어와 부하변동에 따른 주파수 및 전압제어가 제어설계 의도대로 잘 이루어지는 것을 확인하였다.

추후 연구에서는 본 연구에서 구현한 HILS 시스템 기반의 NPC 전압형 HVDC 시스템을 활용하여 HVDC 시스템의 제어 및 보호 연구를 수행할 계획이다.

References

- [1] N. Flourentzou, V. G. Agelidis, and G. D. Demetriadis, "VSC-based HVDC Power Transmission Systems: An Overview," IEEE Trans. Power Electronics, Vol 24, No. 3, pp. 592-602, 2009
- [2] E.-A. Agusti, G.-B. Oriol, and J. Liang, "Operation and Control of VSC-HVDC Multiterminal grids for offshore wind," in Proc. Power Electronics and Applications (EPE 2011), pp. 1-9, 2011
- [3] F. Blaabjerg, R. Teodorescu, M. Liserre, and A. Timbus, "Overview of Control and Grid

- Synchronization for Distributed Power Generation Systems," IEEE Trans. Industrial Electronics, Vol. 53, pp. 1398–1409, 2006.
- [4] A. Peterson and A. Edris, "Dynamic Performance of the Eagle Pass Back-to-Back HVDC Light Tie," in Proc. Seventh International Conference, pp. 220–225, 2001.
- [5] M. R. Banaei and N. Taheri, "HVDC based damping Controllers for Power Syste Stability," in Proc. Telecommunications Energy Conference, pp. 1–6, 2009.
- [6] A. D. L. V. Faen, E. Acha, and A. G. Exposito, "Voltage Source Converter Modeling for Power System State Estimation: STATCOM and VSC-HVDC," IEEE Trans. Power System, Vol. 23, No. 4, pp. 1552–1559, 2008.
- [7] X. Yao, H. Sui, and Z. Xing, "The Study of VSC-HVDC Transmission System for Offshore Wind Power Farm," in Proc. International Conference on Electrical Machines and Systems (IEMCS), pp. 314–319, 2007.
- [8] J. Fang, G. Ki, M. Zhou, and X. Liang, "Research on the Voltage Source Converter in VSC-HVDC," in Proc. 2010 International Conference on Power System Technology, pp. 1–8, 2010.
- [9] M. Guan and Z. Xu, "Modeling and Control of a Modular Multilevel Converter-Based HVDC System Under Unbalanced Grid Condition," IEEE Trans. Power Electronics, Vol. 27, No. 12, pp. 4858–4867, 2012.
- [10] E. Solas, G. Abad, J. A. Barrena, A. Carcar, and S. Aurtenetxea, "Modeling, Simulatio and Control of Modular Multilevel Converter," in Proc. International Power Electronics and Motion Control Conference, pp. 90–96, 2010.
- [11] M. Hagiwara and H. Akagi, "PWM Control and Experiment of Modular Multilevel Converters," in Proc. IEEE Power Electronics Specialists Conference, pp. 154–161, 2008.
- [12] C. Carstensen and J. Biela, "10kV/30kA Unipolar Arbitrary Voltage Source for Hardware-in-the-Loop Simulation Systems for HVDC Circuit Breakers," in Proc. 14th European Conference, pp. 1–10, 2011.
- [13] J. Du, Y. Wang, C. Yang, and H. Wang, "Hardware-in-the-loop Simulation Approach to testing Controller of Sequential Turbocharging System," in Proc. IEEE International Conference, pp. 2426–2431, 2007.
- [14] C. Du, The Control of VSC-HVDC and its Use for Large Industrial Power Systems, Master Thesis, Chalmers University of Technology, Goteborg, Sweden, 2003.
- [15] A. Yazdani and R. Iravani, Voltage-Sourced Converters in Power System, Jhon Wiley & Sons, Canada, 2010.
- [16] T. W. Shire, VSC-HVDC based Network Reinforcement, Master Thesis, Delft University of Technology, Stedin, 2009.

저 자 소개



유형준 (劉亨準)

2012년 인천대학교 공과대학 전기공학과 졸업. 2014년 동 대학원 전기공학과 졸업 (석사). 현재 동 대학원 전기공학과 박사과정.

Tel : 032-835-4206

E-mail : hgyoo@incheon.ac.kr

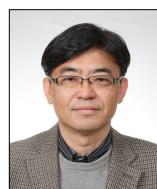


김남대 (金南大)

2013년 국립인천대학교 공과대학 전기공학과 졸업. 2014년 현재 동 대학원 전기공학과 석사과정.

Tel : 032-835-4206

E-mail : namdae88@incheon.ac.kr



김학만 (金學萬)

1998년 성균관대학교 공과대학 전기공학과 졸업(공학박사), 2011년 일본 Tohoku (東北)대학교 정보과학연구과 졸업(박사), 1996년 10월 ~ 2008년 2월 한국전기연구원 전력연구단 선임연구원. 현재 인천대학교 공과대학 전기공학과 교수.

Tel : 032-835-8769

E-mail : hmkim@incheon.ac.kr