

낮은 120Hz 출력 전류 리플을 갖는 역률개선 LED 구동 회로

사공석진¹, 박현서¹, 강정일², 한상규[†]

Power Factor Correction LED Driver with Small 120Hz Current Ripple

Suk-Chin Sakong¹, Hyun-Seo Park¹, Jeong-Il Kang², and Sang-Kyoo Han[†]

Abstract - Recently, the LED(Light Emitting Diode) is expected to replace conventional lamps including incandescent, halogen and fluorescent lamps for some general illumination application, due to some obvious features such as high luminous efficiency, safety, long life, environment-friendly characteristics and so on. To drive the LED, a single stage PFC(Power Factor Correction) flyback converter has been adopted to satisfy the isolation, PFC and low cost. The conventional flyback LED driver has the serious disadvantage of high 120Hz output current ripple caused by the PFC operation. To overcome this drawback, a new PFC flyback with low 120Hz output current ripple is proposed in this paper. It is composed of 2 power stages, the DCM(Discontinuous Conduction Mode) flyback converter for PFC and BCM(Boundary Conduction Mode) boost converter for tightly regulated LED current. Since the link capacitor is located in the secondary side, its voltage stress is small. Moreover, since the driver is composed of 2 power stages, small output filter and link capacitor can be used. Especially, since the flyback is operated at DCM, the PFC can be automatically obtained and thus, an additional PFC IC is not necessary. Therefore, only one control IC for BCM boost converter is required. To confirm the validity of the proposed converter, theoretical analysis and experimental results from a prototype of 24W LED driver are presented.

Keywords: power factor correction (PFC), LED driver, switching mode power supply, current ripple

1. 서 론

전기발광효과(Electro-luminescence)를 이용한 반도체 소자인 LED는 에너지 저감에 유리하고 탄소배출을 획기적으로 줄일 수 있는 친환경 소재이다. LED 조명은 형광등과 달리 환경오염물질인 수은, 납 등의 중금속을 함유하고 있지 않아 친 환경적이며, 5만 시간 이상의 긴 수명과, 높은 조명효율(lm/W)특성을 갖는 장점이 있다. 따라서 LED 조명 관련 산업은 가전기기, 자동차, 건축, 의료기기, 디스플레이 장치 등 거의 모든 분야에서의 성장이 예견되며, 특히 가정용 및 사무용조명 등 일반 조

명까지 대체함으로써 거대한 반제품시장을 형성할 것으로 예상된다^{[1][2]}. LED 조명기기는 사용자 편의를 위하여 상용전원을 입력으로 이용할 수 있어야 하며, 적절한 절연과 역률보정이 필요하고, 고조파 규제(IEC61000-3-2 Class C)를 만족할 수 있어야 한다^[3]. 이를 위해 지금까지 개발된 조명용 LED 구동 회로의 경우 회로 구성이 간단하지만 120[Hz] 저주파 출력 전류 리플이 큰 역률개선 플라이백 컨버터를 이용하거나, 효율이 낮고 많은 소자가 필요한 2-stage 컨버터를 이용하여 왔다. 하지만 기존 LED 구동 회로의 단점들을 최대한 보완하면서 가격 경쟁력을 확보하고, LED 출력 전류 리플을 줄일 수 있는 요구가 점차 커짐에 따라, 본 논문에서는 이러한 단점을 극복할 수 있는 새로운 방식의 LED 구동회로를 제안한다. 먼저 2장에서는 기존에 사용 중인 조명용 LED 구동회로에 대하여 기술하고, 3장에서는 제안 조명용 LED 구동회로의 동작 원리 및 주요 특징을 기술한다. 4장에서는 모의실험 및 실제 구현을 통한 제안 회로의 결과에 대해 비교 분석하고, 5장에서 결론을 맺는다.

Paper number: TKPE-2014-19-1-12

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: djhan@kookmin.ac.kr, POESLA, School of Electrical Eng., Kookmin University
Tel: +82-2-910-5467 Fax: +82-2-910-4449

¹ School of Electrical Eng., Kookmin University

² Visual Display, Samsung Electronics. Co. Ltd.

Manuscript received Sep. 19, 2011; accepted Sep. 16., 2013

— 본 논문은 2011년 전력전자학술대회 우수추진논문임

2. 기존 조명용 LED 구동 회로

2.1 Two-stage LED 구동 회로

2단 LED 구동 회로는 기본적으로 역률 보정을 위한 PFC단과 DC/DC단이 직렬 접속된 구조로 이루어져 있다. 그림 1은 일반적인 2단 PFC LED 구동 회로의 한 예로 부스트 컨버터와 플라이백 컨버터를 직렬 결합한 구동 회로를 보이고 있다. 기본적으로 부스트 컨버터는 역률 보정 기능을 수행하고, 플라이백 컨버터는 LED의 정전류 제어 기능을 수행한다. 본 회로의 경우 2단 구성으로 인해 소자수가 많고 효율이 저조하며, 부스트 PFC 컨버터의 출력을 플라이백 컨버터의 입력으로 사용하기 때문에 LED 출력 전류의 저주파 리플 저감은 가능하지만 높은 전압을 갖는 링크 캐패시터가 1차 측에 위치해 있으므로 링크 캐패시터, PFC 컨버터 스위치 및 다이오드, 플라이백 컨버터 스위치의 전압 스트레스가 매우 높은 단점이 있어 성능이 우수한 낮은 내압의 저가형 반도체 소자를 사용하기 어렵다. 따라서 저 가격화 및 고효율을 획득하기에 불리한 단점을 갖고 있다^[4].

2.2 Single-stage LED 구동 회로

상기 언급한 2단 PFC LED 구동 회로의 낮은 효율 및 소자 수 증가에 의한 단가 상승의 문제점을 보완하기 위해 그림 2와 같이 단일단의 플라이백 컨버터만으로 역률 보정 기능과 LED 점등 제어를 동시에 수행하는 방법이 있다. 그러나, PFC 동작으로 인한 120[Hz] 성분의 전류가 출력단에 직접적으로 전달되므로, 단일단 플라이백 LED 구동회로는 구조적으로 120[Hz] 저주파 리플을 제거하는 것이 매우 어려우며, 이를 감쇄하기 위해서 출력 캐패시터의 용량 및 부피가 과도하게 커지는 단점이 있다^{[5][6]}.

2.3 Single-stage switch-integrated LED 구동회로

그림 3은 또 다른 LED 구동회로의 일례로, 2.1절의 2단 PFC LED 구동회로와 유사하지만 하나의 스위치를 공유하는 방식으로 2단 LED 구동회로에 비해 소자 수가 적어 원가 저감이 가능하고, 단일단 플라이백 LED 구동회로에 비해 120[Hz] 저주파 전류 리플을 저감할 수 있는 장점이 있다. 그러나, 부스트 컨버터가 DCM, 플라이백 컨버터가 CCM으로 동작할 경우 입출력 에너지 불평형이 발생하여 링크 캐패시터의 전압스트레스가 과도하여 450V 내압의 전해 캐패시터를 사용하기 어려우며 이를 위해 부스트 컨버터와 플라이백 컨버터를 모두 DCM으로 동작시켜야 한다. 그러나 이 경우 두 컨버터의 전류 스트레스가 과도하게 증가하고 효율이 저하되는 단점이 있다.

3. 제안된 LED 구동 회로

앞서 고찰된 바와 같이 기존의 2단 PFC LED 구동회로의 경우 120[Hz] 출력 전류 리플은 대폭 줄일 수 있으나 소자 전압스트레스가 과도하여 성능이 낮고 가격이 높은 고 내압의 반도체 소자를 사용해야하며, 기존 단일단 플라이백 LED 구동회로의 경우 소자 전압 스트레스, 효율, 가격적 측면에서 매우 우수한 장점을 가지지만 120[Hz] 출력전류 리플이 매우 커지는 단점을 가진다. 또한 단일단 단일스위치 LED 구동회로의 경우 역시 120[Hz] 출력 전류 리플은 대폭 줄일 수 있으나 소자 전류 스트레스가 과도하여 성능이 저조하고 가격이 높은 큰 전류용량의 반도체 소자를 사용해야하는 단점이 존재 한다.

3.1 제안된 LED 드라이버의 특징

그림 4는 제안된 회로를 보이고 있다. 제안된 회로에서 플라이백 컨버터는 60[Hz] AC전원의 역률보정을 수행하고 다음 단계에 위치한 부스트 컨버터는 플라이백 컨버터의 출력을 입력으로 받아 LED의 구동을 위한 정전류 제어를 수행한다. 특히, 플라이백 컨버터의 출력인 링크 전압은 역률개선 동작으로 인해 120Hz 성분을 포함하고 있으나 이를 다시 입력으로 하는 부스트 컨버터가 빠른 동특성을 갖는 제어기로 출력 LED

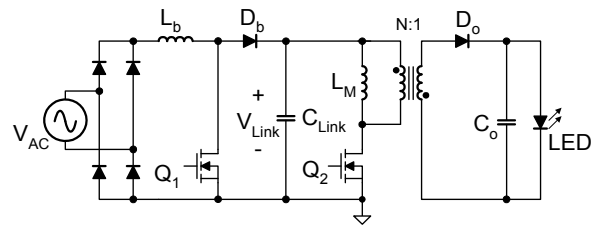


Fig. 1 2-stage PFC boost-flyback LED driver

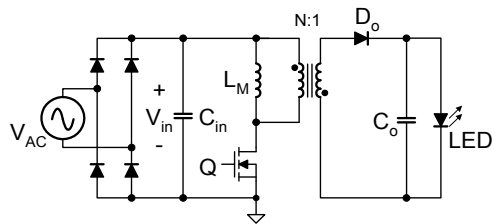


Fig. 2 Single-stage PFC flyback LED driver

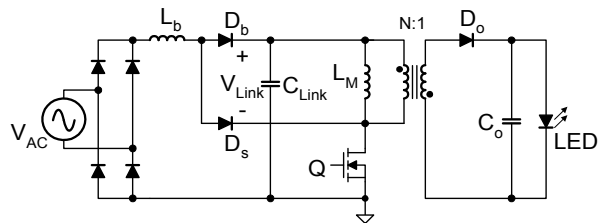


Fig. 3 Single-stage switch-integrated flyback LED driver

전류를 정밀하게 제어하고 있으므로 최종 출력에는 120Hz 리플을 제거할 수 있다. 또한 플라이백 컨버터는 부스트 컨버터의 제어를 위한 PWM IC의 구동 신호를 공유하여 DCM 동작되므로 별도의 PFC IC가 필요 없다. 또한 기존 2 stage LED 구동회로 또는 단일단 switch-integrated flyback 컨버터와 달리 부스트 컨버터를 전압이 낮은 2차 측에 위치시킴으로써 링크 캐패시터의 전압스트레스를 낮게 할 수 있어 저 내압의 전해 캐패시터 및 전력소자의 사용이 가능하며, 부스트 컨버터는 그 특성상 출력전압보다 입력전압이 높을 수 없으므로 링크 캐패시터는 별도의 제어가 없어도 항상 출력 전압보다 낮은 전압으로 제한될 수 있는 특징이 있다. 기존 단일단 단일스위치 플라이백 컨버터와 마찬가지로 제한 회로 역시 입력 전력평형을 위해 플라이백과 부스트 컨버터를 모두 DCM으로 동작 시킬 경우 각 소자의 전류 스트레스가 증가하여 효율이 다소 저감되는 문제가 있으며, 플라이백 컨버터를 DCM으로, 부스트 컨버터를 CCM으로 동작 시킬 경우는 입력 전력평형이 맞지 않아 정상적 동작이 어려운 문제가 있다. 따라서 제안 회로는 각 소자의 전류 스트레스를 저감시키면서 전력평형 문제가 없도록 하기 위해 플라이백 컨버터를 DCM으로 동작시키고 부스트 컨버터를 BCM으로 제어하고 있다.

3.2 제안된 LED 드라이버 모드 해석

그림 5 는 제안된 PFC 플라이백-부스트 컨버터의 주요 동작 파형을 나타내며, 그림 6, 그림 7, 그림 8은 모드별 동작회로를 나타낸다.

정상상태 동작 해석의 편의를 위해 입력전압(V_{in}), 링크 전압(V_{link}), 출력전압(V_o)은 일정하며 트랜스포머의 누설 인덕턴스(L_k)는 자화 인덕턴스(L_m)에 비해 매우 작다고 가정한다.

모드 1 ($t_0 \sim t_1$) : 스위치 Q_1, Q_2 가 턴 온 되면 트랜스포머 dot에 양의 전압이 인가되므로 다이오드 D_{o1} 에는 $V_{link} + V_{in}/N$, D_{o2} 에는 V_o 가 인가되어 다이오드 D_{o1}, D_{o2} 모두 턴 오프 되므로 그림 7과 같은 도통 경로가 형성된다. 트랜스포머 자화 인덕터 L_m 양단에는 V_{in} 전압이 인가되어 V_{in}/L_m 의 기울기로 전류가 상승하고, 부스트 인덕터 L_o 양단에는 V_{link} 전압이 인가되어 인덕터 전류 i_{L_o} 는 V_{link}/L_o 의 기울기로 상승하게 된다. 스위치 Q_1, Q_2 가 턴 오프 되면 모드 1이 끝나게 된다.

모드 2 ($t_1 \sim t_2$) : 스위치 Q_1, Q_2 가 턴 오프 되면 그림 8과 같이 트랜스포머 자화 인덕터 전류가 트랜스포머 dot 반대 방향으로 흘러 다이오드 D_{o1} 과 다이오드 D_{o2} 가 턴 온 된다. D_{o1} 이 도통되어 있기 때문에 자화 인덕터 L_m 양단 전압은 $-NV_{link}$ 가 되고, 이때 전류는 $-NV_{link}/L_m$ 의 기울기로 감소하게 된다. 스위치 Q_1, Q_2 가

턴 오프 되어 있으므로 Q_1 스위치 양단 전압 V_{DS1} 는 $V_{in} + NV_{link}$ 가 되고, Q_2 스위치 양단 전압 V_{DS2} 는 V_o 가 된다. 부스트 컨버터의 출력 인덕터 L_o 양단에는 $V_{link} - V_o$ 전압이 인가되고 인덕터 전류 i_{L_o} 는 $(V_{link} - V_o)/L_o$ 의 기울기로 감소한다. 자화 인덕터에 흐르는 전류 i_{L_m} 이 0이 되면, 모드 2가 끝나게 된다.

모드 3 ($t_2 \sim t_3$) : 자화 인덕터 전류 i_{L_m} 이 0이 되면 그림 8과 같이 다이오드 D_{o1} 양단 전압은 V_{link} 가 되어 오프되고, 자화 인덕터 양단 전압은 0이 되어 Q_1 스위치 양단 전압 V_{DS1} 은 V_{in} 으로 유지된다. 다이오드 D_{o2} 는 여전히 도통하고 있으므로 부스트 컨버터는 계속해서 powering 하게 되고, 인덕터에 흐르는 전류 i_{L_o} 는 $(V_{link} - V_o)/L_o$ 의 기울기로 계속 감소하다가 0이 되면 모드 3이 끝나게 된다.

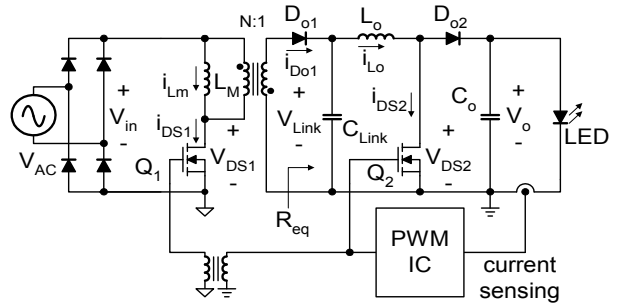


Fig. 4 Proposed LED driver

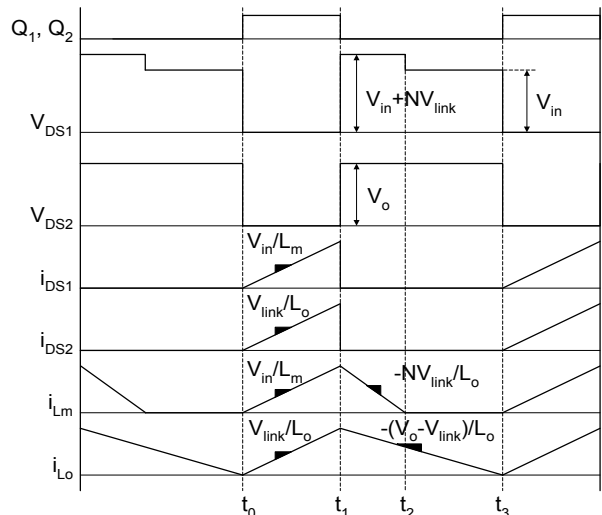


Fig. 5 Key Waveforms of proposed LED driver

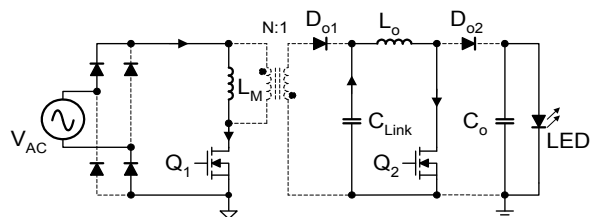


Fig. 6 Mode 1 [$t_0 \sim t_1$]

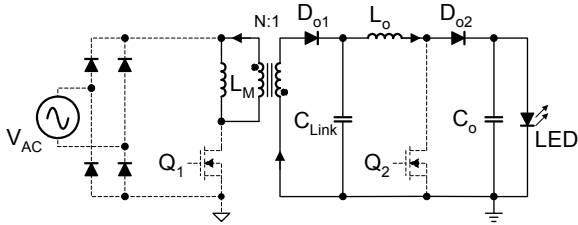


Fig. 7 Mode 2 [t₁~t₂]

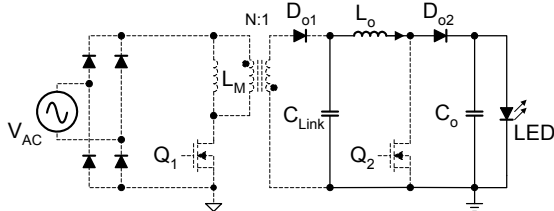


Fig. 8 Mode 3 [t₂~t₃]

3.3 제안된 LED 드라이버의 각 부 전압관계식

제안된 회로의 각 부 전압 관계식 도출의 편의를 위해 다음과 같이 가정한다.

- 제안된 회로는 정상상태에서 동작하며 C_{link}와 C_o는 링크전압 V_{link}와 출력전압 V_o가 일정할 만큼 크다.
- 링크전압 V_{link}와 출력전압 V_o가 일정하므로 그림 4에서 V_{link}를 입력으로 하여 V_o를 제어하는 PWM IC의 게이트 신호 동작 시비율 D는 항상 일정하다.
- 회로 내 손실은 없는 것으로 가정한다.

제안 회로는 그림 4와 같이 DCM 플라이백 컨버터와 BCM 부스트 컨버터로 구성되어 있으며 BCM 부스트 컨버터는 DCM 플라이백 컨버터의 부하로 작용한다. 가정으로부터 회로 내 손실이 없으므로 BCM 부스트 컨버터의 입력 전력과 출력 전력은 서로 동일하므로 다음과 같은 수식이 만족한다.

$$P_{link} = \frac{V_{link}^2}{R_{eq}} = \frac{V_o^2}{R_o} = P_o \tag{1}$$

여기서 R_o는 출력 부하인 LED의 등가 저항을 의미한다.

한편 V_{link}를 입력으로 하는 BCM 부스트 컨버터의 입출력 관계식은 식 2와 같이 나타낼 수 있다.^[7]

$$\frac{V_o}{V_{link}} = \frac{1}{1-D} \tag{2}$$

따라서 식 1과 2로부터 DCM 플라이백 컨버터의 출력 부하로 작용하는 등가 저항 R_{eq}는 다음과 같다.

$$R_{eq} = (1-D)^2 R_o \tag{3}$$

또한, 역률개선을 담당하는 DCM 플라이백 컨버터의 입력은 브리지 다이오드로 정류된 AC 상용전원을 입력으로 하며 전류 불연속 모드로 동작하므로 링크전압 V_{link}는 다음과 같이 유도 할 수 있다.

$$V_{link} = D \sqrt{\frac{R_{eq} T_s}{2L_m}} |\sqrt{2} V_{in,rms} \sin \omega t| \tag{4}$$

여기서 T_s는 DCM 플라이백 컨버터의 스위칭 주기를 나타낸다.

식 4로 부터 V_{link}는 실제로 120Hz 리플이 존재함을 알 수 있으나 C_{link}가 매우 크므로 일정하다고 할 수 있다. 또 앞에서 설정된 가정으로 부터 D는 일정하며 부하가 일정하다면 R_{eq} 또한 일정하다. 따라서 식 4의 양변을 120Hz 한 주기에 대해 평균을 취하면 다음 식 5와 같이 V_{link}의 평균치를 유도할 수 있다.

$$\frac{V_{link}}{V_{in,rms}} = \frac{2\sqrt{2}}{\pi} D \sqrt{\frac{R_{eq} T_s}{2L_m}} \tag{5}$$

최종적으로 식 2, 3, 5로 부터 상용 AC입력 V_{in,rms}에 대한 제안회로의 출력 및 링크전압의 관계식은 각각 식 6 및 7과 같다.

$$\frac{V_o}{V_{in,rms}} = \frac{2\sqrt{2}}{\pi} D \sqrt{\frac{R_o T_s}{2L_m}} \tag{6}$$

$$\frac{V_{link}}{V_{in,rms}} = \frac{2\sqrt{2}}{\pi} D(1-D) \sqrt{\frac{R_o T_s}{2L_m}} \tag{7}$$

식 (6)과 (7)로부터 링크전압 V_{link}는 V_o에 비해 항상 1-D만큼 작음을 알 수 있다.

4. 모의실험 및 실험 결과

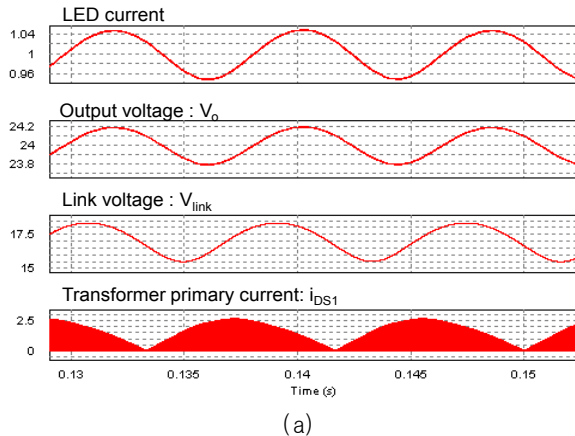
4.1 모의실험

다음은 제안된 플라이백-부스트 컨버터의 타당성 검증을 위해 PSIM simulation tool을 사용한 모의실험 결과를 제시한다. 표 1은 본 논문에서 제안된 LED 드라이버의 모의실험에서 사용된 주요 파라미터이다.

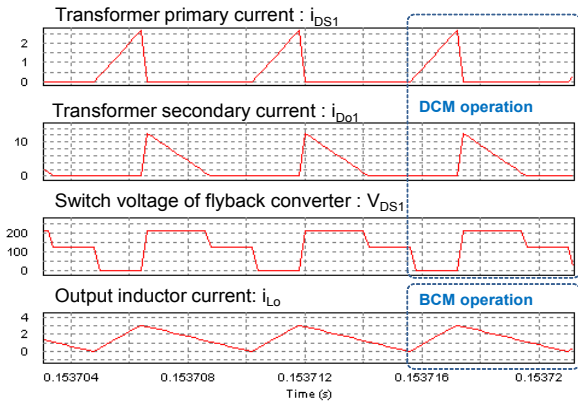
그림 9는 입력전압이 V_{in}=90Vrms인 경우 수행된 모의 실험 결과 파형으로 그림 9(a) 첫 번째 파형인 LED 출력 전류는 정확히 1A로 제어되고 있으며 전류 리플은 86mA 정도로 매우 작음을 알 수 있다. 또한 두 번째 및 세 번째 파형은 각각 출력 및 링크 전압을 보이고 있으며 링크 전압이 출력 전압보다 작음을 알 수 있다.

Table 1 Parameters of the simulated circuit

Items	Values
Input Voltage (V_{in})	90~300Vrms (60Hz)
Output Voltage (V_o)	24V
Output Current (I_o)	1A
Transformer magnetizing inductor (L_M)	75 [μ H]
Boost inductor (L_o)	8 [μ H]
Transformer turn ratio ($N_p:N_s$)	20 : 4
Link Capacitor (C_{link})	680 [μ F] 2EA
Output capacitor (C_o)	390 [μ F] 2EA

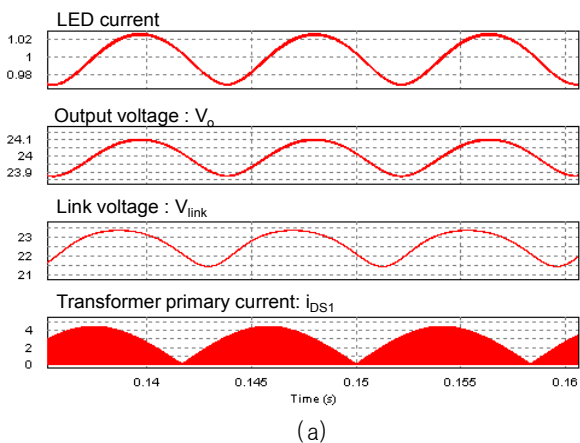


(a)

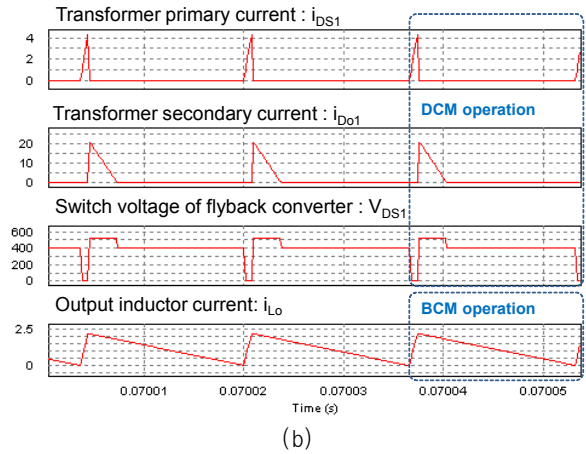


(b)

Fig. 9 Simulated key waveforms at $V_{in}=90V_{rms}$
(a) 120Hz waveforms (b) detailed waveforms



(a)



(b)

Fig. 10 Simulated key waveforms at $V_{in}=300V_{rms}$
(a) 120Hz waveforms (b) detailed waveforms

이는 이론적으로 도출된 수식 (6) 및 (7)와 동일한 결과를 보이고 있다. 네 번째 파형은 플라이백 컨버터의 입력전류로서 역률 개선 동작이 잘 이루어짐을 알 수 있다. 그림 9(b)는 트랜스포머 1차측 전류, 트랜스포머 2차측 전류, 플라이백 컨버터 주 스위치, 그리고 부스트 컨버터 출력 인덕터 전류의 상세파형을 보이고 있다. 그림에서 보듯이 플라이백 컨버터는 DCM, 부스트 컨버터는 BCM으로 동작되고 있음을 알 수 있으며 앞에서 이론적으로 고찰된 동작파형과 동일함을 알 수 있다.

한편, 그림 10은 입력전압이 $V_{in}=300V_{rms}$ 인 경우 수행된 모의실험 결과 파형으로 이론적으로 고찰된 파형과 동일하고 역률개선동작이 잘 이루어지고 있으며 링크전압이 출력전압보다 낮게 유지되고 있음을 알 수 있다. 특히 출력 LED 전류의 리플은 약 56mA 정도로 매우 낮음을 알 수 있다.

4.2 실험 결과

제안 회로의 타당성 검증을 위하여 PFC 플라이백 부스트 LED 구동 회로의 시작품을 제작하여 실험을 진행하였다. 제안 LED 구동 회로의 주요 사양은 모의실험과 동일하게 표 1과 같다. 그림 11은 입력전압이 90Vrms 및 264Vrms 일 때 제안 회로의 AC 입력 전압 및 전류를 측정된 파형으로 입력전압이 가장 높은 264Vrms에서 입력전류의 왜곡이 다소 존재하나 역률개선 동작을 잘 수행하고 있음을 알 수 있다. 그림 12는 입력 전압에 따른 제안 회로의 링크 캐패시터 전압, 출력 전압을 실험적으로 측정된 결과를 보이고 있으며 입력 전압 전범위에서 링크 캐패시터 전압이 출력 전압의 66%~89.8%수준임을 알 수 있다. 그림 13은 제안 회로의 출력 전류 리플 저감 효과를 확인하기 위해 동일한 소자 파라미터 조건에서 제안 회로와 기존 회로인 단일단 PFC 플라이백 LED 구동회로의 출력 LED 전류를 비교 측정된 실험 결과 파형이다.

그림에서 알 수 있듯이 기존 회로에 비해 제안된 회로의 출력 전류 리플은 약 15배 이상 대폭 감소됨을 알 수 있으며 제안회로의 리플율은 출력 전류 대비 $\pm 1.9\%$ 수준으로 매우 작음을 확인 할 수 있다. 표 2 는 입력전압 90~265Vrms 조건에서 측정된 효율과 역률로서 최소 84.01%이상의 효율과 최소 91.51% 이상의 역률을 보임을 알 수 있다. 상기 결과로부터 제안된 회로는 하나의 PWM IC를 이용하여 PFC 동작 및 DC/DC 전력변환을 동시에 수행할 수 있으며 출력 전압 리플 또한 기존 회로 대비 대폭 저감이 가능함을 확인 하였다.

6. 결 론

기존 single-stage PFC flyback LED 구동회로의 경

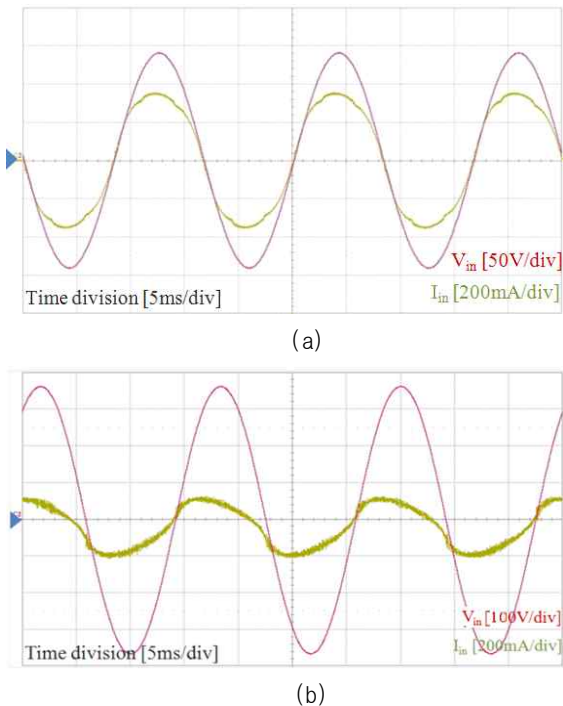


Fig. 11 Waveforms of input voltage and current (a) $V_{in} = 90V_{rms}$ (b) $V_{in} = 265V_{rms}$

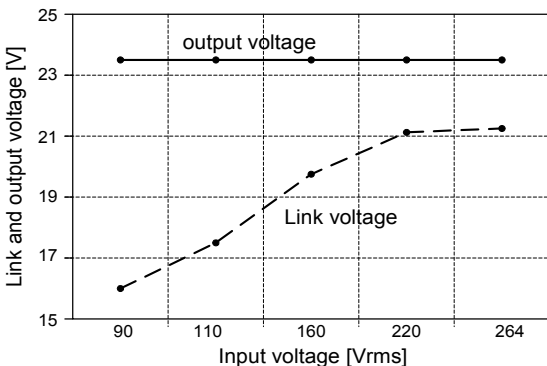


Fig. 12 Link capacitor and output voltages according to input voltages

우 구조가 간단하고 소자수가 적어 저가형에 적합하나 출력 LED 전류에 매우 큰 120Hz 전류 리플이 존재하므로 이를 저감하기 위해 출력 캐패시터의 용량이 매우 커져야 하는 단점이 존재 하였다. 또한, 기존 single-stage switch-integrated flyback LED 구동회로의 경우 스위치의 전류 스트레스 및 도통 손실이 매우 심각하고 부하 및 입력전압에 따른 링크 캐패시터의 전압 스트레스가 과도해 질 수 있기 때문에 상용 캐패시터의 선정에 매우 큰 어려움이 있었다. 이러한 문제점을 해결하기 위해 본 논문에서는 역률개선 및 120Hz 저주파 출력 전류 리플 저감이 가능한 LED 구동회로를 제안하였다. 제안된 회로는 PFC 플라이백 컨버터와 부스트 컨버터가 직렬 결합되어 있는 구조로서 기존 2단 전력단 또는 single-stage single-switch flyback 구동회로에서 전압 스트레스가 큰 링크 캐패시터를 전압이 낮은 2차 측으로 위치를 변경함으로써 작은 부피와 낮은

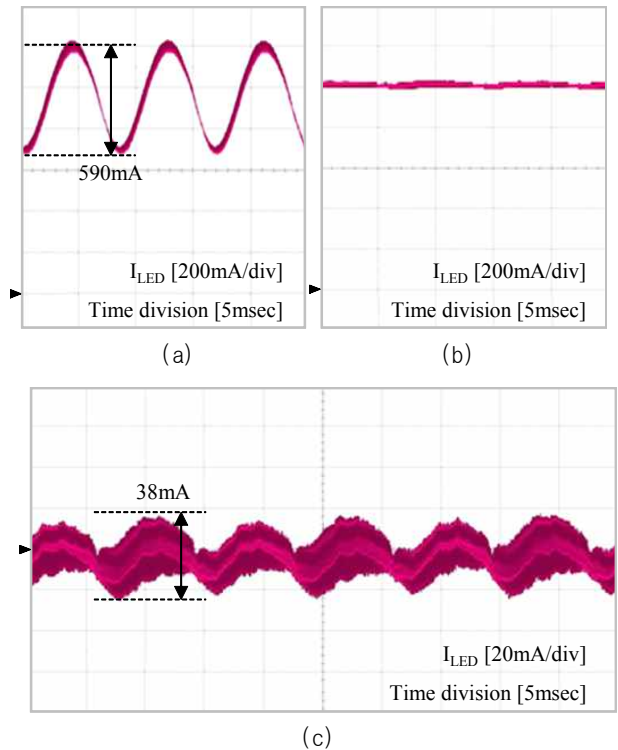


Fig. 13 Current waveform through LED (a) Conventional single stage PFC flyback converter (b) proposed flyback boost converter (c) AC ripple component of LED current in proposed flyback boost converter

Table 2 Measured efficiency and power factor

V_{in}	90Vrms	110Vrms	220Vrms	265Vrms
P_{in}	27.93W	27.61W	27.03W	27.18W
P_o	23.49W	23.49W	23.47W	23.45W
Efficiency	84.01%	85.08%	86.83%	86.29%
Power factor	98.07%	98.05%	94.12%	91.51%

갖는 전해 캐패시터의 사용이 가능하고 부스트 컨버터가 2차 측에 위치하므로 낮은 내압의 반도체 소자로 구현이 가능하다. 또한 제안된 회로는 효율과 power balance를 고려하여 플라이백 컨버터와 부스트 컨버터는 각각 DCM과 BCM 모드로 동작하고 하나의 PWM IC만으로 PFC와 DC/DC 전력변환 동작의 구현이 가능한 장점이 있다. 실험을 통해 제안된 회로의 타당성을 검증한 결과 출력 전류 리플이 기존 single stage flyback 컨버터에 비해 15배 이상 감소하며 리플 전류 또한 $\pm 1.9\%$ 수준으로 매우 우수한 결과를 보였다. 뿐만 아니라 효율 및 역율 또한 각각 최저 84.01% 및 91.51%로서 조명에서 요구하는 조건을 모두 만족함을 확인 하였다. 따라서 본 논문에서 제안된 PFC 플라이백-부스트 컨버터는 낮은 저주파 출력전류 리플 및 가격 경쟁력이 요구되는 LED 구동응용에 매우 유용하게 적용될 수 있을 것으로 기대된다.

본 연구는 2012년도 국민대학교 교내 연구비 지원과 지식경제부 및 정보통신산업진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음. (NIPA-2013-H0301-13-2007).

References

- [1] K. Zhou, J. G. Zhang, S. Yuvarajan, "Quasi-Active Power Factor Correction Circuit for HB LED Driver," *IEEE Trans. On power electronics*, Vol. 23, No. 3, May. 2008.
- [2] J.Y. Tsao, "Solid-state lighting: lamps, chips and materials for tomorrow," *IEEE Circuits Devices Mag.*, Vol. 20, No. 3, pp. 28-7, 2004.
- [3] Electromagnetic Compatibility (EMC), Part 3-2 : Limits - Limits for harmonic current emissions, International Standard IEC61000-3-2, 2001.
- [4] T. Komine and M. Nakagawa, "Fundamental analysis for visible-light communication system using LED lights," *IEEE Trans. on Consumer Electronics*, Vol. 50, No. 1, pp. 100-107, Feb. 2004.
- [5] T. F. Pan, H. J. Chiu, S. J. Cheng, and S. Y. Chyng, "An Improved single-stage Flyback PFC converter for high-luminance lighting LED lamps," *The 8th International Conference on Electronic Measurement and Instruments*, Vol. 4, pp.212-215. Aug. 2007.
- [6] SGS-Thomson Microelectronics, "Power Factor Corrector, Application Manual," Oct. 1989.
- [7] S. Maniktala, "Switching Power Supply Design & Optimization," McGraw-Hill, 2004.



사공석진(司空石鎭)

1951년 3월 23일생. 1976년 고려대 전자공학과 졸업. 1981년 동 대학원 전자공학과 졸업(석사). 1985년 동 대학원 전자공학과(공박). 1977년~1981년 모토롤라 코리아 선임연구원. 1982년~현재 국민대 전자정보통신공학부 교수.



박헌서(朴賢緒)

1983년 3월 5일생. 2006년 2월 국민대 전자정보통신대학 전자공학부 졸업. 2012년 2월 동 대학원 전자공학부 졸업(석사). 2012년~현재 삼성전기 연구원.



강정일(姜正一)

1973년 9월 1일생. 1995년 2월 한국과학기술원 전기 및 전자공학과 졸업. 1997년 동 대학원 전기 및 전자공학과 졸업(석사). 2002년 동 대학원 전자전산학과 졸업(공박). 현재 삼성전자 영상디스플레이사업부 개발팀 수석연구원.



한상규(韓翔圭)

1973년 12월 13일생. 1999년 2월 부산대 전기공학과 졸업. 2001년 2월 한국과학기술원 전자전산학과 졸업(석사). 2005년 2월 동 대학원 전자전산학과 졸업(공박). 2005년 3월~2005년 8월 한국과학기술원 정보전자연구소 박사후연구원. 2005년 9월~현재 국민대 전자정보통신공학부 부교수. 당 학회 편집위원.