

## 실리콘 기반의 고주파 위상 배열 시스템에 관한 연구

### Silicon Based Millimeter-Wave Phased Array System

강 동 우

Dong-Woo Kang

#### 요 약

본 논문에서는 최근 실리콘 기반의 소자를 이용하여 microwave 대역에서 millimeter wave 대역까지 동작하는 위상 배열 시스템 개발에 관한 연구를 리뷰하고자 한다. 우선 위상 배열 시스템의 중요한 부품인 위상 변위기를 CMOS 공정을 이용한 설계 방법에 대해 논의한다. 그리고 수동형 위상 변위기를 송수신 모듈에 적용하여 한 채널에서 16 채널까지 확장하여 실리콘 칩에 구현을 하였다. 35 GHz 대역에서 동작하는 4 채널 송수신 칩은 200 mW 이하의 저전력 성능을 보여주었다. 또한, 44 GHz 대역에서 16 channel로 확장하여 송신 출력과 선형성을 향상시킬 수 있었다. 능동형 위상 변위기는 Ku band 대역에서 동작하는 2-antenna 4-beam 수신기에 적용하였다. 한 칩에서 4개의 서로 다른 방향의 신호가 존재함으로 신호 간의 커플링을 최소화 하는 방법을 소개하고, 이를 측정을 통해 검증하였다.

#### Abstract

This paper reviews the research on silicon based phased array system operating from microwave to millimeter wave frequencies. First, the design of phase shifter using CMOS technology is presented. The passive phase shifter is applied to the transmit/receive module from one to 16 channel in a single chip. The 35 GHz 4-element T/R module consumes less than 200 mW both transmit and receive modes. The architecture can extend to 16-channel operating at 44 GHz, thereby improving transmit power and linearity. The Ku-band 2-antenna 4-element receiver was developed using active phase shifter based on vector sum method. It is important to minimize coupling between beams because the chip contains four independent beams. The method of coupling is presented and verified.

Key words: Phase Shifter, Phased Array, T/R Module, Multibeam

#### I. 서 론

실리콘 기반의 소자 기술이 급속도로 발전함에 따라 과거 III~V 화합물 소자를 이용하여 구현하였던 회로를 SiGe/CMOS 공정을 이용하여 millimeter-wave 대역의 회로에 적용하는 연구가 활발히 진행되고 있다. 특히 과거 X/Ku/Ka band 대역의 군사 및 위성 통신시스템에 적용되어 왔던 위상 배열 시스템이 60 GHz 대역의 통신 시스템

이나<sup>[1]</sup> 77 GHz 대역의 차량용 레이더 시스템<sup>[2]</sup>과 같은 상용제품에 적용되면서, 대량 생산을 위한 실리콘 기반 RFIC 개발의 필요성이 절실히 요구되고 있다. 최근에는 WiFi 시스템과 차세대 통신시스템 5G에서도 Beamforming 기술이 적용되어 위상 배열 시스템에 관한 연구가 광범위하게 진행되고 있다.

군사 및 위성 통신용 위상 배열 시스템에서 고출력 증폭기와 저잡음 증폭기로 구성된 FEM(Front-End Module)

한국전자통신연구원(Electronics and Telecommunications Research Institute)

· Manuscript received August 23, 2013 ; Revised October 31, 2013 ; Accepted November 6, 2013. (ID No. 20130823-15S)

· Corresponding Author: Dong-Woo Kang (e-mail: dw77.kang@etri.re.kr)

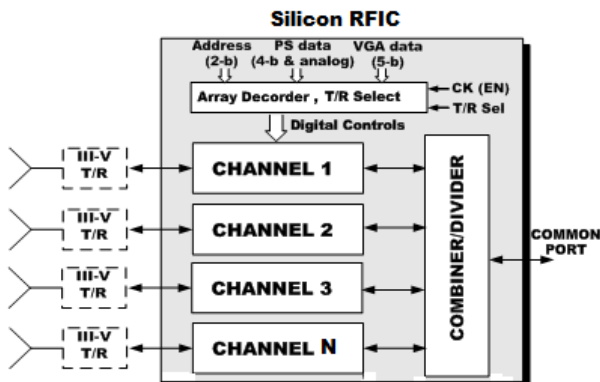


그림 1. Silicon RFIC를 이용한 위상 배열 시스템 구조  
Fig. 1. Block diagram of phased array system using silicon RFIC.

은 실리콘 소자의 한계로 원하는 사양(출력 파워, 잡음지수) 수준을 만족하기는 어렵다. 하지만 위상과 진폭을 조절하는 기능과 디지털 로직 회로를 하나의 칩으로 집적화시킴으로써 시스템 모듈을 간소화할 수 있다(그림 1).

이러한 칩은 FEM을 구동하기 위한 Drive amplifier, 위상을 디지털적으로 조절하기 위한 디지털 위상 변위기, 진폭을 조절하기 위한 디지털 감쇠기, 그리고 송신 모드와 수신 모드 사이를 전환시키는 스위치 등으로 구성되어 있다. 따라서 위 기능의 회로들과 디지털 로직을 실리콘 공정을 이용하여 한 칩으로 개발이 가능하다<sup>[3]</sup>.

본 논문에서는 이와 같은 기능의 칩을 SiGe/CMOS 공정을 이용하여 Ku 밴드에서 millimeter-wave 대역에 동작하는 다양한 위상 배열 시스템의 적용 사례를 소개하고, 구현 방법 및 고려해야 할 사항에 대해 논의하고자 한다.

## II. 고주파 CMOS 위상 변위기 설계

위상 배열 시스템은 각 안테나에서 송신 혹은 수신 신호의 위상을 조절함으로써 안테나의 빔을 조절하므로 위상변위기는 위상 배열 시스템에서 가장 기본적이고 중요한 회로라 할 수 있다. 고주파 위상 변위기를 CMOS 공정을 이용하여 구현하는 방법은 크게 스위치를 이용하는 수동형과 능동소자를 이용하는 능동형 위상 변위기로 구분할 수 있다.

수동형 위상 변위기는 그림 2와 같이 트랜지스터의 스

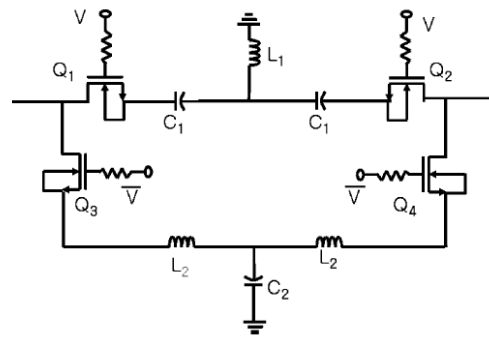


그림 2. 수동형 위상 변위기 회로도<sup>[4]</sup>  
Fig. 2. Schematic of passive phase shifter<sup>[4]</sup>.

위치와 high-pass/low-pass 필터로 구성되어 있다. 스위치를 위쪽 path로 on 시키면 신호는 high-pass 필터를 거치게 되고, 위상은 +90도의 위상 변화를 겪게 된다. 스위치의 제어신호를 반대로 하면 아래쪽 low-pass filter를 거치게 되고, 신호의 위상은 -90도 위상을 겪는다. 따라서 원하는 180도 위상 변화를 얻을 수 있다. 이러한 high-pass/low-pass type의 위상 변위기는 180도나 90도의 큰 위상 변위를 얻는 구조에 주로 사용된다<sup>[4]</sup>.

45도 이하의 위상 변위기는 high-pass 혹은 low-pass 둘 중 하나의 network을 이용하여 간단히 구현할 수 있다. 그림 3은 위상 변위기로 스위치와 Pi-type low-pass filter로 구성되어 있다. 스위치  $T_1$ 을 on시키고  $Q_2$ 를 off시켜  $L_R$ 과 공진시키면 대부분의 신호는  $T_1$ 의 on 저항을 통해 전달되어 이상적으로 0도의 위상변화를 겪는 Bypass 모드가 형성된다. 스위치  $T_1$ 을 off시키고  $T_2$ 를 on시키면 Pi-type low-pass filter가 형성되어 신호의 위상이 지연되는 효과를 얻을 수 있다. 따라서 0도와 low-pass filter에 의한 위상지연 차이로 원하는 위상변위기를 구현할 수 있다<sup>[5]</sup>.

능동소자를 이용한 위상변위기는 신호를 I/Q 신호로 나눠서 각각의 path의 신호크기를 조절함으로써 원하는 위상변화를 얻을 수 있다. 그림 4(a)에서 입력 차동 신호를 그림 4(b)의 quadrature all-pass filter를 이용하여 +180, +90, -90, -180도의 신호로 분리해낼 수 있다. 일반적으로 사용되는 poly-phase type 형태보다 삽입 손실이 적으며, 광대역한 특성을 얻을 수 있다. 반면, 두 개의 인덕터를 사용함에 따라 칩 면적은 증가하므로 고주파 대역에

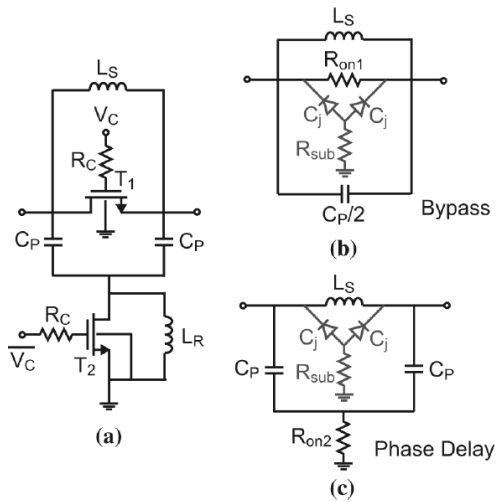


그림 3. (a) Low-phase 위상변위기, (b) By-pass 상태 등가 회로, (c) phase delay 상태 등가회로<sup>[5]</sup>

Fig. 3. (a) Low-phase shifter, (b) equivalent circuit of bypass mode, (c) equivalent circuit of phase delay mode<sup>[5]</sup>.

신호의 크기를 조절할 수 있고, Vector sum을 통하여 신호의 위상을 조절할 수 있다<sup>[6]</sup>.

수동 소자를 이용한 위상변위기는 다음과 같은 특징을 가진다. 스위치와 수동 소자를 이용함으로써 선형성이 높은 구조에 적합하고, 입력과 출력의 방향이 바뀌어도 동일한 특성(위상, 손실)을 유지하므로 양 방향으로 동작하는 구조에 사용될 수 있다. 반면, 여러 비트의 위상변위기를 직렬로 연결시킴에 따라 삽입 손실이 증가하고, 많은 인덕터를 사용함으로써 면적이 증가하는 단점을 가지고 있다. 반면, 능동형 위상변위기는 능동 소자를 이용함으로써 이득을 가질 수 있다. 그리고 수동형 위상변위기보다 상대적으로 적은 인덕터를 사용함으로써 회로면적을 최소화 할 수 있다. 그러나 능동소자의 특성상 입력과 출력이 정의됨에 따라 양방향 구조에는 사용하기 어렵고, 선형성을 증가시키기 위해서는 많은 전력을 소모해야 하는 단점을 가지고 있다.

### III. 35 GHz 4-Element Phased Array Chip<sup>[7]</sup>

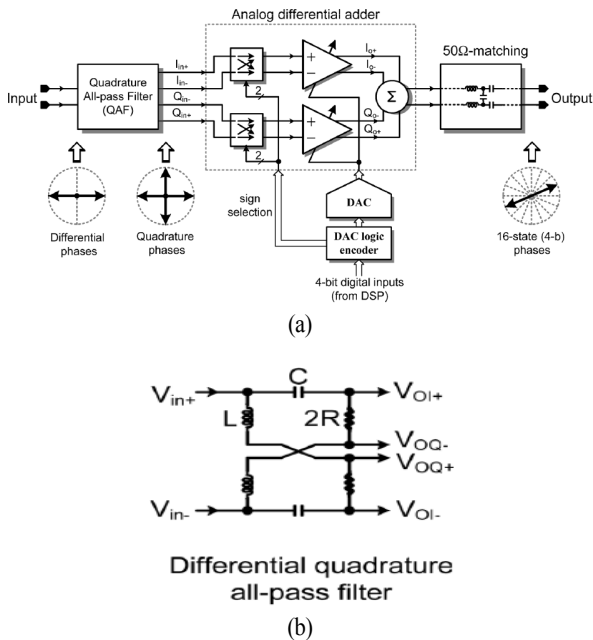


그림 4. (a) Active 위상변위기, (b) quadrature all-pass filter 회로도<sup>[6]</sup>

Fig. 4. (a) Low-phase shifter, (b) the schematic of quadrature all-pass filter<sup>[6]</sup>.

적합한 구조라 할 수 있다. 입력으로부터 이렇게 분리된 차동 I/Q 신호는 DAC와 VGA를 이용하여 디지털적으로

그림 5는 35 GHz 대역의 transmit/receive 모듈 칩의 block diagram과 각 block 별 사양을 표시해 놓았다. 4개의 채널로 구성되어 있고, 각각의 채널은 Medium power amplifier, LNA, SPDT Switch, Phase shifter로 구성되어 있다. 4개의 채널은 Wilkinson combiner/divider를 이용하여 결합되어 송신과 수신에서 공통으로 사용할 수 있다. 각각의 블록은 50옴 시스템 기반으로 설계되어 각 블록을 설계 후 부가적인 튜닝 없이 연결하여 사용할 수 있다. Tx mode에서 각 채널당 gain은 약 0 dB, Rx mode에서 채널당 잡음지수는 약 9 dB로 설계가 되어 약 16 dB gain을 가지는 GaAs LNA를 앞에 둘 경우, 전체 잡음지수는 0.3 dB 정도 밖에 증가되지 않는다. SPDT switch, 5-bit 위상변위기, Wilkinson과 같은 수동 소자의 삽입 손실이 크기 때문에 LNA와 MPA의 이득은 약 21~22 dB가 되도록 설계가 되었다.

그림 6(a)는 5-bit 위상변위기 회로도를 보여주고 있다. Tx/Rx 양방향으로 동작해야 하므로 수동형 위상변위기 구조를 선택하였다. 180, 90, 45도 위상변위기는 Pi-type low-pass filter를 이용하여 구현되었다. 180도 위상변위기의 경우는 90도 위상변위기를 두 개 연결하여 구현되었다.

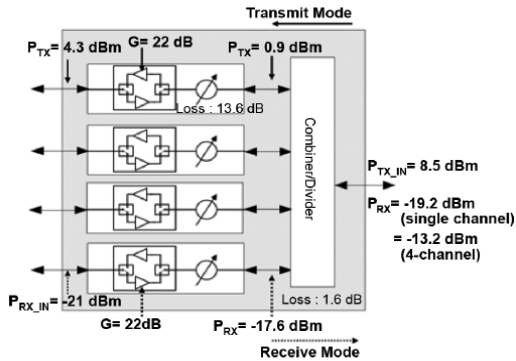
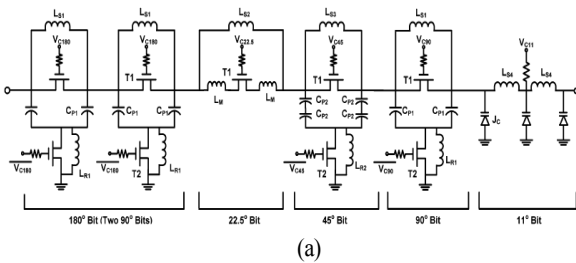
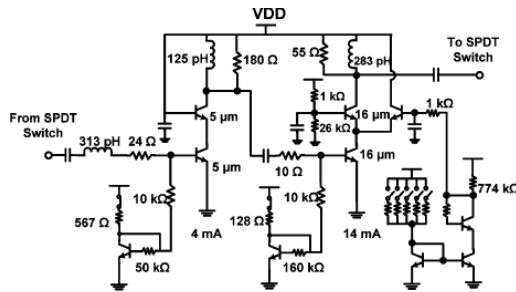


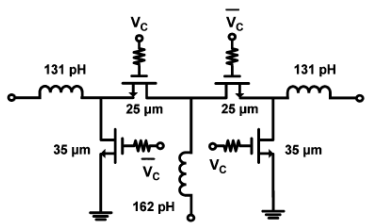
그림 5. 4-channel T/R 칩의 block diagram 및 성능지표  
Fig. 5. The block diagram and system level simulation of 4-channel T/R chip.



(a)



(b)



(c)

그림 6. (a) 5-bit 위상변위기 회로도, (b) LNA/VGA 회로도, (c) SPDT switch 회로도

Fig. 6. (a) The schematic of 5-bit phase shifter, (b) the schematic of LNA/VGA, (c) the schematic of SPDT switch.

22.5도 위상 변위기는 위상 변화량이 적어서 스위치 Transistor를 on/off시켜 capacitance의 변화량에 의해 구현이 되었다. 11.25도 위상 변위기는 인덕터와 hyperabrupt varactor를 이용하여 Pi-type low pass filter를 이용하여 구현되었다. Varactor voltage를 변화시킴에 따라 capacitance 값이 변화하고, 위상을 22도까지 조절할 수 있다. 따라서 11.25도 위상변위기는 디지털 형태로 동작할 수 있고, 다른 bit에서 오는 위상오차를 아날로그 형태로 보상을 할 수 있는 기능을 가지고 있다. 사용된 transistor는 0.13um MOSFET을 이용하였고, 약 14 dB의 삽입 손실로 시뮬레이션 되었다. 위상변위기의 P1 dB는 약 9~10 dBm으로서 linear한 특성을 보여주었다.

LNA/VGA는 2단 cascode 증폭기로 구성되어 있고, 5-bit current steering 기법을 이용하여 10 dB의 gain을 변화시킬 수 있다. 잡음지수는 약 5.2 dB, gain은 22 dB로 설계되었다. SPDT switch는 series-shunt type 형태로 구현되었고, 약 2.5 dB의 삽입 손실과 27 dB 이상의 isolation을 확보하였다.

4채널 칩은 IBM 0.13um SiGe BiCMOS 공정을 이용하여 제작되었다. 제작된 칩은 2.0x2.02 mm<sup>2</sup>의 면적과 Tx mode에서 172 mW, Rx mode에서 142 mW로 저전력 특성을 보였다. 디지털 전원 전압은 1.5 V, RF 전원 전압은 1.8 V를 사용하였다. Tx 모드에서 각 채널당 4~5 dBm(OP1 dB) 출력을 낼 수 있고, Rx 모드에서 한 채널의 잡음지수는 9 dB, IIP3는 -5.9 dBm으로 매우 선형성이 좋은 수신기 성능을 보였다.

#### IV. 44 GHz 16-Element Phased Array Chip<sup>[8]</sup>

그림 7은 44 GHz 대역에서 동작하는 16-채널 위상 배열 칩을 보여주고 있다. 각각의 채널은 35 GHz의 구조와 유사하나, 위상 변위기를 공유하지 않고, Tx와 Rx에 각각 두었다. 35 GHz의 경우, Rx mode에서 위상변위기 이후의 모든 회로가 삽입 손실을 가지고 있기 때문에 LNA의 선형성이 전체 선형성을 결정하고 있는 구조이다. 따라서 44 GHz 칩은 LNA와 위상변위기 그리고 증폭기를 추가하여 Rx mode의 선형성을 향상시킬 수 있었다. 1:2 Wilkinson를 4 stage로 cascade함으로써 1:16 combiner/divider를 구현할 수 있었다.

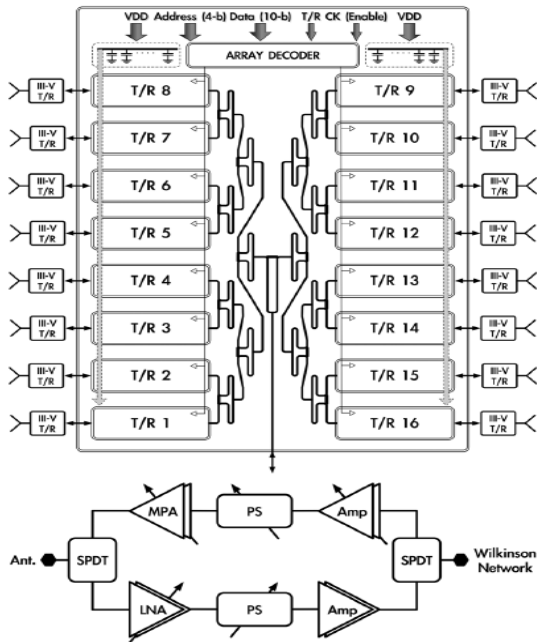


그림 7. 16-Channel T/R 칩의 block diagram  
Fig. 7. The block diagram of 16-channel T/R chip.

칩은 IBM 0.13 um BiCMOS 공정을 이용하였고, 약 5×5 mm<sup>2</sup>의 칩면적과 0.95 W( Rx)/ 1.16 W(Tx)의 전력을 소모하였다. Rx모드에서는 입력 P1 dB가 약 -10 dBm, 잡음 지수가 약 10~11.5 dB의 성능을 보였다. Tx 모드에서는 출력 P1 dB가 3~2 dBm, 포화 출력은 6~4 dBm의 성능을 보여주었다.

### V. Ku-band 2-Antenna 4-Beam Chip<sup>[9]</sup>

Ku-band에서 동작하고 두 개의 안테나로부터 4개의 독립적인 beam을 동시에 수신할 수 있는 수신기를 SiGe BiCMOS 공정을 이용하여 개발하였다. 그림 8(a)와 같이 각각의 안테나에서는 여러 방향으로부터 오는 신호를 수신할 수 있다. 따라서 각 안테나에서 원하는 beam의 개수 만큼 위상변위기를 연결하고, 각 위상 변위기의 출력을 결합함으로써 독립적인 beam을 동시에 병렬적으로 추출할 수 있다. 그림 8(b)에서는 두 개의 안테나로부터 각각 4개의 위상 변위기를 이용하여 4개의 beam을 수신할 수 있는 칩의 block diagram이다.

안테나 1으로부터 입력된 신호는 LNA를 거쳐 4개의

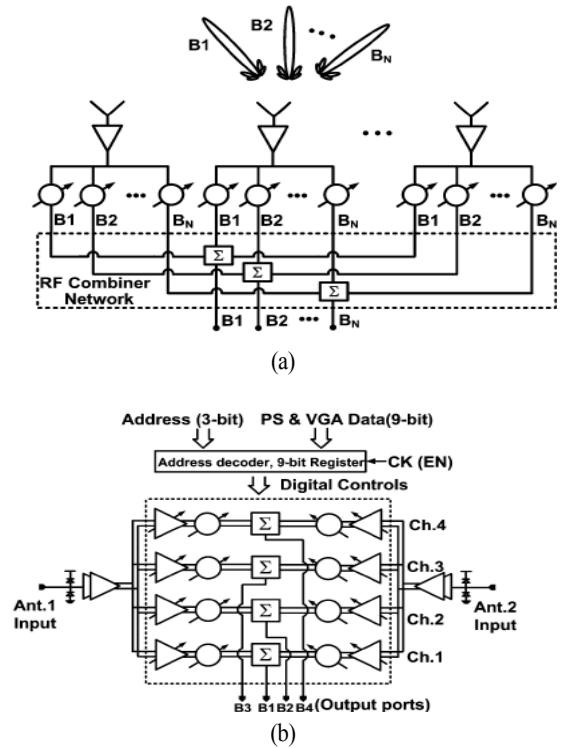


그림 8. (a) Multibeam 위상 배열 수신기 구조, (b) 2-안테나, 4-beam 수신기  
Fig. 8. (a) Multibeam phased array receiver architecture, (b) 2-antenna, 4-beam receiver.

신호로 분리되고, 각각의 선로에 VGA와 위상변위기를 지나 반대편 안테나 2로부터 온 신호와 결합되어 출력된다. 동작 주파수가 Ku 밴드 대역으로 millimeter-wave 대역보다 상대적으로 낮아 위상변위기와 combiner는 능동 소자를 이용하였다. 즉, 위상변위기는 quadrature all-pass filter를 이용한 vector-sum 방법으로 4-bit으로 구현되었다. Combiner 역시 두 개의 cascode 증폭기를 이용한 current combining 방식으로 구현되었다.

Multibeam 수신기 구조에서는 여러 방향으로 오는 신호가 한 칩에 존재하므로 각각의 beam 간의 간섭을 최소화 하는 것이 매우 중요하다. 각 beam 간의 간섭을 칩상에서 간접적으로 측정할 수 있는 방법을 그림 9에 나타내었다. 원하는 beam에서의 크기가 A이고, 위상이  $\phi_1$ 일 경우, 인접한 beam의 위상변위기( $\phi_2$ )를 0~360도로 변화시킴에 따라 원하는 beam의 크기와 위상이 변화하는 것을

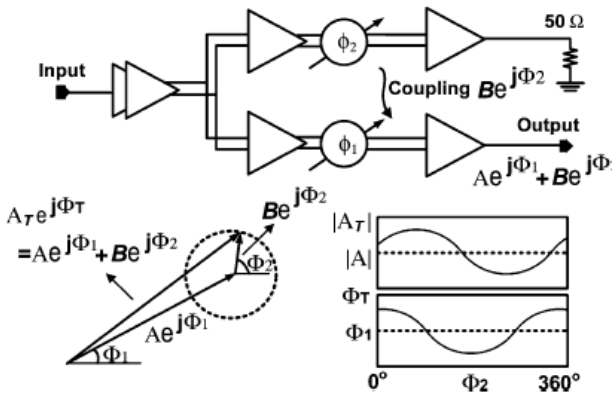


그림 9. 인접한 2 beam 사이의 간섭 측정 방법  
 Fig. 9. The method of coupling between two adjacent beams.

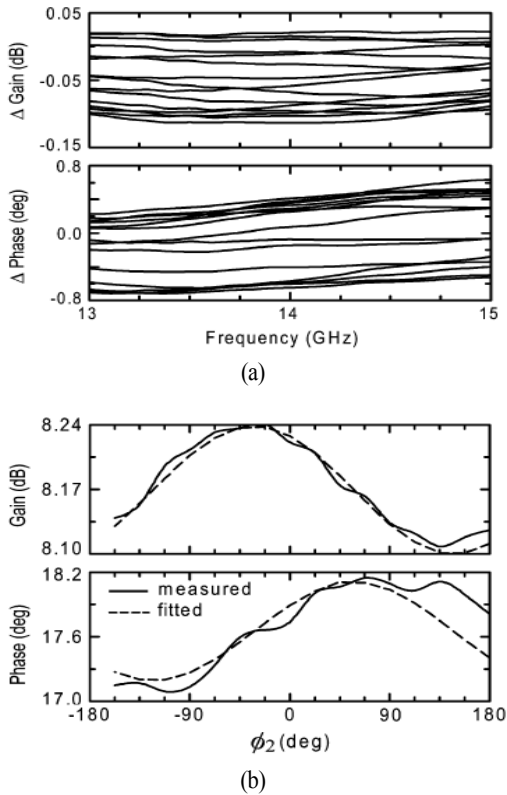


그림 10. (a) 인접 beam의 위상 변화에 따른 진폭과 위상 변화, (b) 주파수 14 GHz에서의 인접 위상 변화에 따른 진폭과 위상 변화  
 Fig. 10. (a) Measured phase and gain error according to the change of the phase of adjacent beam, (b) measured and fitted phase and gain variation at 14 GHz.

알 수 있다. 원하는 신호와 간섭신호의 vector sum으로 나타나기 때문에 그림 9와 같이 원하는 신호의 진폭과 위상이 간섭 신호의 위상에 따라 sine 형태의 곡선을 나타낸다.

그림 10은 제작된 칩에서 beam 1을 출력으로 설정하고, beam 2의 위상변위기를 변화시켰을 때 beam 1에서의 진폭과 위상변화를 측정 한 것이다. 주파수에 따라 진폭은  $\pm 0.1$  dB 이내, 위상은  $\pm 0.5$ 도 이내의 변화를 보여주고 있다. 그림 10(b)에서는 그림 9에서 예상하였던 것과 같이 인접 beam의 위상 변화에 따라 sine 형태의 곡선을 나타내고 있음을 확인하였다.

칩은 0.18  $\mu\text{m}$  SiGe BiCMOS 공정을 이용하여 제작되었다.  $2.4 \times 4.3 \text{ mm}^2$ 의 면적과 3.5 V 전원 전압으로 구동되어 520 mA의 전류를 소모한다. 각 beam path의 이득은 4~6 dB, 잡음지수는 10~11 dB, -14.3 dBm의 input P1 dB 성능을 보여주었다.

### VI. 결 론

본 논문에서는 microwave에서 millimeter-wave 대역에 동작하는 위상 배열 시스템을 실리콘 기반의 소자를 이용하여 구현되는 방법에 대해 논의하였다. 수동형 위상 변위기와 능동형 위상 변위기가 각각 동작 주파수와 시스템 사양에 따라 다른 형태로 적용되고, 각 위상 배열 시스템의 주요 성능을 분석하였다. 수동형 위상 변위기를 이용한 위상 배열 시스템은 우선 송수신단의 선형성과 저전력 성능이 중요시 되는 시스템에서는 필수적이라 할 수 있다. 반면, 인덕터와 같은 수동 소자를 이용하게 되고, 4-bit, 5-bit 이상의 형태로 구현될 경우 회로 면적이 증가 할 수밖에 없으므로 저주파 대역보다는 mm-wave 혹은 THz 대역에 적합하다고 볼 수 있다. 하지만 높은 동작 주파수에서는 수동 소자에 의한 삽입 손실이 증가하게 되므로 낮은 on 저항을 가지는 Transistor, high Q 인덕터 구현, 그리고 이를 이용한 삽입 손실을 줄이는 기법에 대한 연구가 필요하다. 능동형 위상변위기는 회로의 면적에 구애를 받지 않고 저주파에서 mm-wave 대역에 걸쳐 광범위하게 구현될 수 있다. 하지만 능동소자를 이용하므로 transistor의  $f_T$ 에 의해 동작 주파수가 제한되고, CMOS 공정의 scaling down에 의한 전원 전압의 강하로 선형성이

높은 시스템에서는 사용하기 어렵다. 또한, 수동형의 경우 삽입 손실=잡음지수 관계가 성립하지만, 능동형의 경우 선형성과 잡음지수가 trade-off 관계에 있으므로 송신단과 수신단의 각 경로에서 선형성과 잡음지수를 고려하여 설계가 되어야 한다. 따라서 전체 시스템의 소비전력, 선형성, 잡음지수 등을 고려하여 수동형이 적합한지 능동형이 적합한지에 대한 고찰이 우선시 되어야 한다.

### References

[1] E. Cohen, M. Ruberto, M. Cohen, O. Degani, S. Ravid, and D. Ritter, "A CMOS bidirectional 32-element phased-array transceiver at 60 GHz with LTCC antenna", *IEEE Trans. Microw. Theory Techn.*, vol. 61, no. 3, pp. 1359-1375, Mar. 2013.

[2] C. Kim, et al., "A CMOS centric 77 GHz automotive radar architecture", *IEEE Radio Frequency Integrated Circuits Symposium Dig.*, pp. 131-134, Jun. 2012.

[3] D. Shin, C. -Y. Kim, D. -W. Kang, and G. M. Rebeiz, "A high-power packaged four-element X-band phased-array transmitter in 0.13-um CMOS for radar and communication systems", *IEEE Trans. Microw. Theory Techn.*, vol. 61, no. 8, pp. 3060-3071, Aug. 2013.

[4] D. -W. Kang, H. Lee, C. -H. Kim, and S. Hong, "Ku-

band MMIC phase shifter using a parallel resonator with 0.18-um CMOS technology", *IEEE Trans. Microw. Theory Techn.*, vol. 54, no. 1, pp. 294-301, Jan. 2006.

[5] B. -W. Min, G. M. Rebeiz, "Single-ended and differential Ka-band BiCMOS phased array front-ends", *IEEE J. Solid-State Circuits*, vol. 43, no. 10, pp. 2239-2250, Oct. 2008.

[6] K. -J. Koh, G. M. Rebeiz, "0.13-um CMOS phase shifters for X-, Ku-, and K-band phased array", *IEEE J. Solid-State Circuits*, vol. 42, no. 11, pp. 2535-2546, Oct. 2007.

[7] D. -W. Kang, J. -G. Kim, B. -W. Min, and G. M. Rebeiz, "Single and four-element Ka-band transmit/receive phased-array silicon RFICs with 5-bit amplitude and phase control", *IEEE Trans. Microw. Theory Techn.*, vol. 57, no. 12, pp. 3534-3543, Dec. 2009.

[8] C. -Y. Kim, D. -W. Kang, and G. M. Rebeiz, "A 44~46 GHz 16-element SiGe BiCMOS high-linearity transmit/receive phased array", *IEEE Trans. Microw. Theory Techn.*, vol. 60, no. 3, pp. 730-742, Mar. 2012.

[9] D. -W. Kang, K. -J. Koh, and G. M. Rebeiz, "A Ku-band two-antenna four-simultaneous beams SiGe BiCMOS phased array receiver", *IEEE Trans. Microw. Theory Techn.*, vol. 58, no. 4, pp. 771-780, Apr. 2010.

### 강 동 우



2001년 2월: 한국과학기술원 전기 및 전자공학과 (공학사)  
 2003년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)  
 2007년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)  
 2013년 4월~현재: 한국전자통신연구원 선임연구원

[주 관심분야] 초고주파 회로설계, 능동 위상 배열 시스템