

양방향 스위치를 이용한 고효율 H-Bridge 멀티레벨 인버터 시스템

(High Efficiency H-Bridge Multilevel Inverter System Using Bidirectional Switches)

이화춘* · 황정구 · 김선필 · 최우석 · 이상혁 · 박성미 · 박성준**

(Hwa-Chun Lee · Jung-Goo Hwang · Sun-Pil Kim · Woo-Seok Choi · Sang-Hyeok Lee ·
Seong-Mi Park · Sung-Jun Park)

Abstract

This paper proposes new 13-level inverter topology and DC/DC converter buck-boost structure topology for multilevel, compounding uni-directional and bi-directional switches, and proposes high-efficient multilevel inverter system in which the proposed two PCS(Power Conditioning System) was connected in series. In proposed multilevel inverter of forming a output 13-level phase voltage by using total 18 switching parts, Then bi-directional switch has a characteristic of reducing conduction loss and controlling the reactive power effectively by separating electrically from the neutral point. DC/DC converter for supplying in dependent 3 DC voltage to the proposed multi-level inverter generates 180-degree phase shifted PWM by the symmetrically combined structure of 2 buck-boost converter and twice switching frequency efficiency can be obtained, meanwhile, the converter can step up/down the output voltage and 20% output can be generated comparing the input voltage. This proposed system is verified with the simulation and laboratory test.

Key Words : Multilevel Inverter, Buck-Boost Converter, H-Bridge, Bi-Directional Switch

1. 서 론

최근 신재생에너지 발전과 더불어 고효율, 저 EMI 기능을 갖는 인버터에 대한 수요가 증가하고 있으며, 스위치 소자의 가격이 저렴해짐에 따라 새로운 멀티레벨 인버터에 대한 토폴로지 연구가 활발히 이루어지고 있다. 향후 계통안정화 측면에서 무효전력 제어가 가능하고, 고효율 및 고품질 전력을 출력할 수 있는 멀티 레벨 인버터에 대한 기술 확보가 요구된다.

멀티 레벨 인버터 방식은 각 스위칭 소자의 직렬연

* 주저자 : LS산전 HVDC 밸브연구팀 주임연구원
** 교신저자 : 전남대학교 전기공학과 교수
* Main author : Assistant Research Engineer HVDC Valve Team, LSIS, Corporation, Ltd
** Corresponding author : Professor, Dept. of Electrical Engineering, Chonnam National University, Korea
Tel : 062-530-0629, Fax : 062-530-1749
E-mail : sjpark1@jnu.ac.kr
접수일자 : 2013년 9월 12일
1차심사 : 2013년 9월 17일, 2차심사 : 2014년 9월 22일
심사완료 : 2014년 10월 15일

결 구조로 턴-오프시의 균등한 차단전압 분배 특성을 갖으며, 출력전압 THD는 2레벨 인버터보다 동일한 스위칭 주파수에서 2배 이상 줄일 수 있다. 또한, dv/dt의 감소로 EMI현상을 감소시킬 수 있는 장점을 가진다[1, 5].

멀티레벨 인버터 구조는 크게 H-Bridge 인버터, 플라잉 커패시터 인버터, 다이오드 클램프 인버터 등 3가지 토폴로지가 있으며, 최근에는 ‘Transformerless’ 구조의 멀티레벨 구조가 다양하게 연구되고 있다. 이러한 구조로는 크게 FB-DCBP(Full-bridge with DC bypass), Convery NPC Inverter, REFU Inverter 등 3가지 토폴로지가 있으며, 이에 따른 변조방식과 누설 전류, 신뢰성과 안정성에 대한 연구가 이슈가 되고 있다[1-4].

본 논문에서는 3상 H-bridge 구조에 양방향 스위치를 조합한 13-Level 멀티레벨 인버터와 Buck-Boost 구조의 멀티레벨용 DC/DC 컨버터를 제안하고, 두 전력변환기를 직렬로 연결한 고효율 멀티레벨 인버터 시스템을 제안한다. 제안된 멀티레벨 인버터는 H-bridge 구조에서 양방향 스위치를 사용한 구조로 총 18개의 스위치 소자와 3개의 독립 DC 전원을 이용하여 인버터 출력 13-Level 상전압을 출력할 수 있다. 이 구조는 기존 태양광 멀티레벨 인버터에 비해 동일 스위치 소자에서 높은 레벨을 출력함으로써 우수한 출력 파형을 생성할 수 있으며, 출력 단자가 중성점과 전기적으로 분리되어 시스템이 안정적이며 무효 전력을 효율적으로 제어 가능한 특징을 갖고 있다. 또한 제안된 토폴로지는 각 암마다 모듈화가 가능하여 스위칭 손실이나 열 문제 그리고 유지보수가 용이한 특징을 갖고 있다. 제안된 멀티레벨 인버터에 독립적인 3개의 DC 전압을 공급해주기 위한 멀티레벨용 DC/DC 컨버터는 2대의 Buck-Boost 컨버터를 대칭으로 결합한 구조로 출력전압은 승·강압이 가능하나 입력전압 대비 20% 출력을 발생하고 있다. 또한 인터리브 구조로 설계되어 인덕터 용량과 사이즈를 줄이고, 전압·전류 리플을 감소시킬 수 있는 특징을 갖고 있다. 본 제안한 방식의 타당성을 검증하기 위해 PSIM을 이용한 시뮬레이션 및 실험을 수행하였다.

2. 기존 태양광 멀티레벨 인버터

2.1 풀-브리지 DC 바이패스 인버터[6]

DC 바이패스를 갖는 풀-브리지 토폴로지는 그림 1과 같이 풀-브리지에 DC 링크에 두 개의 스위치와 클램핑 다이오드를 추가한 구조로 고효율과 낮은 누설 전류/EMI를 가질 수 있는 특징이 있다.

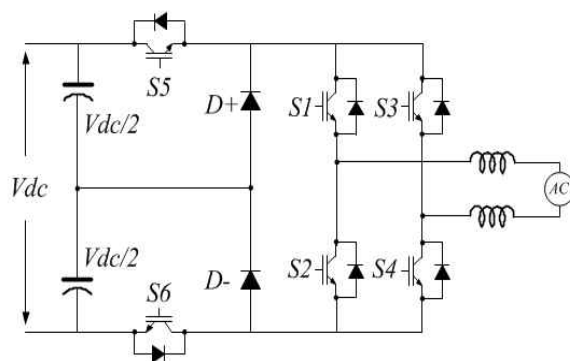


그림 1. DC 바이패스를 갖는 풀-브리지 구조
Fig. 1. Full-bridge with DC bypass(FB-DCBP) topology

주요 동작모드는 6개의 모드로 구분할 수 있으며 스위칭 조합에 의해 +Vdc, +Vdc/2, +0, -0, -Vdc/2, -Vdc를 출력할 수 있다. 스위치 S5와 S6은 고주파 스위칭을 하며, 스위치 S1, S2 그리고 S3, S4는 계통 주파수로 스위칭하고 스위치 S5, S6를 OFF 함으로서 0전압을 출력할 수 있다. DC 바이패스 스위치 S5, S6의 정격 전압은 DC Link 전압의 절반으로 다른 스위칭 소자에 비해 낮은 정격 전압을 가질 수 있지만 모든 영역에서 고효율을 얻을 수 없는 단점이 있다.

2.2 코너지 NPC 인버터[7]

코너지 NPC 인버터는 그림 2와 같이 하프-브리지에 양방향 스위치를 Neutral에 연결한 구조로 하나의 스위치 전압강하로 고효율과 낮은 누설 전류/EMI를 가질 수 있는 특징이 있다.

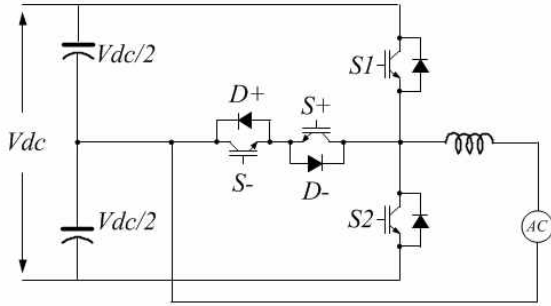


그림 2. 코너지 NPC 인버터 구조
Fig. 2. Conergy neutral point clamped inverter topology

주요 동작모드는 4개의 모드로 구분할 수 있으며 스위칭 조합에 의해 $+V_{dc}/2$, $+0$, -0 , $-V_{dc}/2$ 를 출력할 수 있다. 본 토폴로지는 스위칭 전부가 고주파 스위칭을 하고 스위치 S+와 D+를 통해 $+0$ 전압, 스위치 S-와 D-를 통해 -0 전압을 출력할 수 있다. 또한 기존 NPC 토폴로지에 비해 스위칭 손실이 적어 96%까지의 고효율을 얻을 수 있지만 S1, S2가 두 배의 정격 전압을 가져야 하며, 고주파 스위칭에 의해 누설 전류가 발생할 수 있는 단점을 갖고 있다.

2.3 REFU Inverter[8]

REFU 인버터는 그림 3과 같이 멀티레벨용 DC/DC 컨버터와 멀티레벨 인버터가 직렬 연결된 구조이다. DC/DC 컨버터는 두 개의 Boost 컨버터가 대칭으로 결합된 구조이며, 멀티레벨 인버터는 고효율을 이루기 위해 새로운 토폴로지를 이용하여 인버터 출력 3-레벨 암전압을 출력하고 있다.

멀티레벨용 DC/DC 컨버터는 2개의 스위치가 180° 위상차를 갖고 스위칭 함으로서 2배의 스위칭 주파수 효과를 갖고 있으며, 입력전압대비 120%의 출력 전압을 발생하고 있다. 멀티레벨 인버터는 각 암에 필요한 6개의 스위치 소자를 주문 제작한 전용 모듈로 사용하여 3-레벨 암전압을 발생하고 5-레벨 선간전압, 9-레벨 상전압을 출력한다. 적은 수의 스위치 소자를 사용하여 멀티레벨 인버터를 구현함으로써 고효율 동작이 가능한 특징을 갖고 있지만, 스

위치 S1, S2에 연결된 다이오드에 의해 단방향 스위치 동작으로서 무효전력 제어가 불가능한 단점을 갖고 있다.

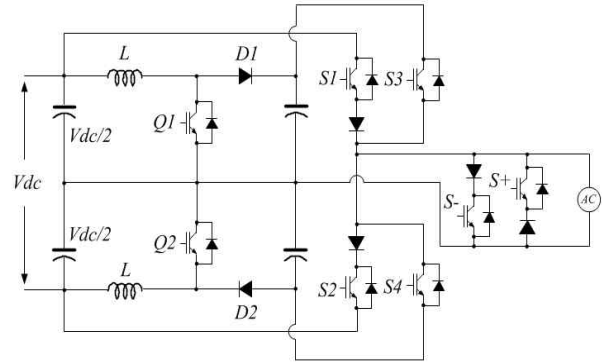


그림 3. REFU 인버터의 구조
Fig. 3. REFU inverter topology

3. 제안된 멀티레벨 인버터 시스템

본 논문에서 제안하는 고효율 멀티레벨 인버터 시스템은 3-레벨을 생성하는 새로운 타입의 백-부스트 구조의 멀티레벨용 DC/DC 컨버터와 3상 H-브리지에 양방향 스위치를 사용한 4-레벨 암전압을 출력하는 멀티레벨 인버터를 결합한 구조이다.

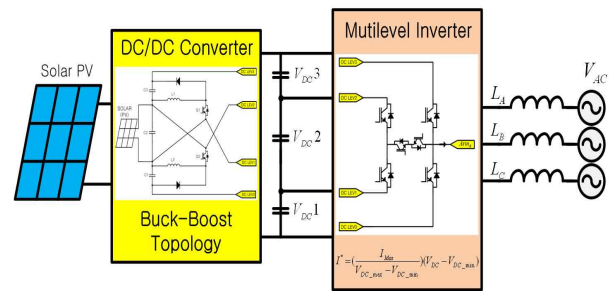


그림 4. 제안된 고효율 시스템 구성도
Fig. 4. The proposed high-efficiency system configuration

제안된 시스템은 컨버터와 인버터 모두 전류제어 모드를 수행하고, 최대 변조비를 유지하기 위한 알고리즘과 최소 THD를 위한 멀티레벨 스위칭에 의해 고효율 멀티레벨 인버터로 동작한다.

3.1 멀티레벨용 DC/DC 컨버터

멀티레벨 인버터를 구현하기 위해서는 다수의 DC 레벨 전압을 갖는 DC/DC 컨버터가 필수적이다. 제안된 DC/DC 컨버터는 두 대의 벡-부스트 회로를 대칭으로 결합한 구조로 3개의 독립전원을 출력할 수 있다.

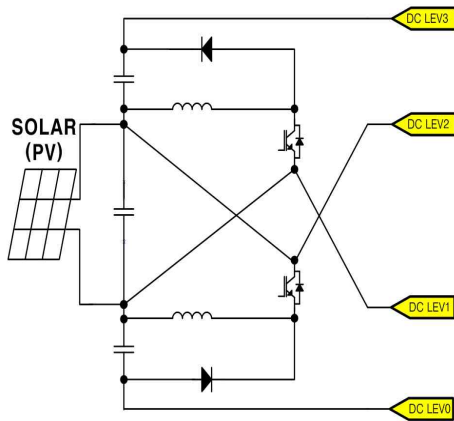


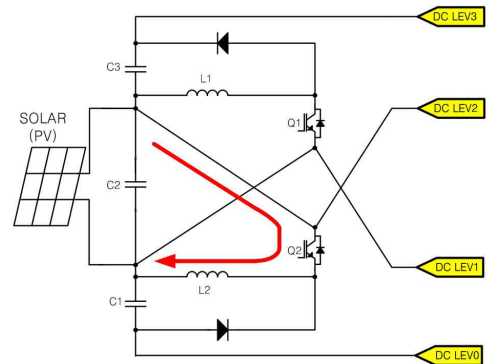
그림 5. 제안된 DC/DC 컨버터
Fig. 5. The proposed DC/DC converter

제안된 컨버터는 인터리브 구조와 IM(Integrated Magnetic) 인덕터를 사용함으로써 인덕터 용량 및 사이즈를 줄일 수 있고, 전압 전류 리플을 감소시킬 수 있다.

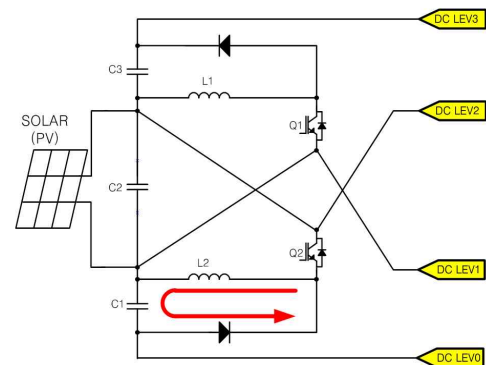
3.1.1 스위칭 동작에 따른 전압레벨

스위치 Q1, Q2 동작에 따라 3개의 출력전압을 생성한다. 레벨 1과 3은 벡-부스트 컨버터의 스위칭에 따라 승·강압 전압을 생성하며, 레벨 2는 입력과 동일한 전압에 해당한다. 그림 6 (a)와 같이 스위치 Q2가 ON인 경우에는 입력전압이 L2에 인가되어 에너지를 충전하고, 스위치 OFF시 L2에 저장된 에너지가 C1에 충전되어 레벨 1의 출력전압이 생성된다. 스위치 Q1도 Q2와 동일한 방법으로 전압을 생성하여, 총 3개의 독립된 전원을 생성할 수 있다.

스위치 Q2에 따른 전압 방정식을 살펴보면, 다음과 같다.



(a) Q2 = ON



(b) Q2 = OFF

그림 6. 스위치 Q2 ON/OFF시 전류 루프
Fig. 6. Current loop for switching Q2 ON/OFF

1) SW Q2=ON 시

$$\Delta i_{L2} = \frac{V_{23}}{L} DT \quad (1)$$

2) SW Q2=OFF 시

$$\Delta i_{L2} = \frac{V_1}{L} (1-D) T \quad (2)$$

인덕터 전류 연속 특성에 의해서 다음과 같은 스위칭 시비율에 따른 출력전압을 도출할 수 있다. 이는 일반적인 벡-부스트 컨버터와 동일한 결과임을 확인할 수 있다.

$$(\Delta i_L)_{open} + (\Delta i_L)_{close} = 0 \quad (3)$$

$$\therefore V_1 = \frac{D}{(1-D)} V_{23}$$

3.2 13레벨 멀티레벨 인버터

본 논문에서 제안하는 멀티레벨 인버터는 DC-Link 입력단에 3개의 커패시터로 전압을 분압하고, H-브리지 구조에 양방향 스위치를 추가하여, 4-레벨 암전압을 출력한다.

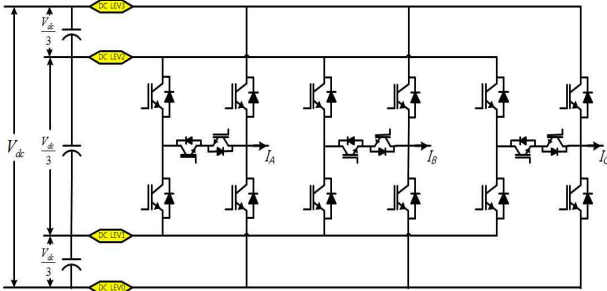


그림 7. 제안된 13레벨 멀티레벨 인버터
Fig. 7. Proposed 13-level multilevel inverter

제안된 멀티레벨 인버터 토폴로지는 출력단자가 중성점과 전기적으로 분리되어 있으며, 최소의 스위치 소자로 최대의 멀티레벨을 구현함으로써 효율적인 시스템 구성이 가능하다. 또한, 기존 각 암별로 스위치 소자를 전용 모듈로 모듈화 함으로서 스위칭 손실 및 열 문제를 해결할 수 있으며 유지 보수가 용이한 특징을 가질 수 있다.

3.2.1 스위칭 상태에 따른 출력 레벨

DC/DC 컨버터의 출력전압은 1상당 6개의 스위치 상태에 따라, 4-레벨의 암전압을 발생한다. 그림 8은 제안한 멀티레벨 인버터의 한 상 부분을 나타낸다.

모드1은 그림 8 (a)와 같이 0, 1 레벨을 출력하는 모드이며, 0-레벨은 전류가 양방향 스위치를 도통하지 않고 Q_{HD}만을 도통하며, 1-레벨은 Q_{LD}와 양방향 스위치를 도통함으로써 V_{dc}/3의 전압을 생성한다. 모드 2는 그림 8 (b)와 같이 1, 2 레벨을 출력하는 모드이며, 2-레벨은 Q_{LU}와 양방향 스위치를 도통함으로써 2V_{dc}/3의 전압을 출력한다. 모드3은 그림 8 (c)와 같이 2, 3 레벨을 출력하는 모드이고, 3-레벨은 양방향 스위치를 도통하지 않고, Q_{HU}만을 도통함으로써 V_{dc}의 전압을 출력할 수 있다. 각 모드별 동작을 통해서

각 스위치의 정격을 알 수 있으며, Q_{HU}와 Q_{HD}는 V_{dc}의 정격이 요구되며, Q_{LU}와 Q_{LD}, Q_{COMU}, Q_{COMD}는 V_{dc}/3의 정격내압이 요구된다.

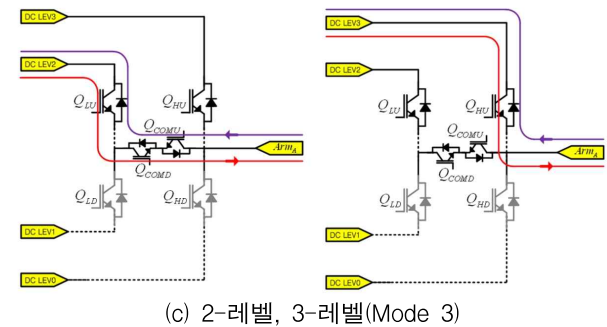
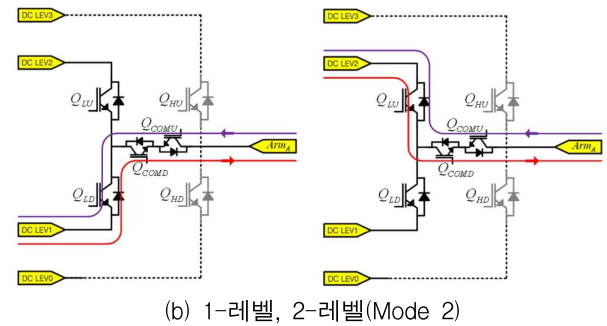
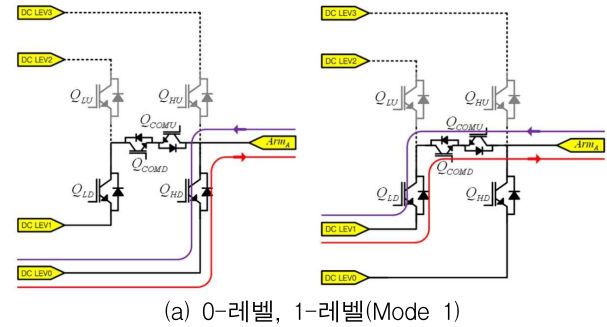


그림 8. 스위칭 상태에 따른 출력 레벨 수
Fig. 8. Number of output levels for switching state

3.2.2 멀티레벨 PWM 알고리즘

본 논문에서 제안된 멀티레벨 인버터를 구동하기 위해서는 제안된 토폴로지에 적합한 스위칭 알고리즘이 필요하다. 인버터 출력 13-레벨 상전압을 출력하기 위해서는 4-레벨 암전압을 출력해야 하며, 이는 3개의 모드에 따라 스위치를 ON/OFF하여 구현할 수 있다. 각 모드별 스위칭 패턴은 표 1에 정리되어 있다.

제안된 인버터의 4-레벨 암전압을 출력하기 위해서는 3.1절에 소개된 DC/DC 컨버터의 안정된 DC출력이 요구되며, 기존 3상 PWM 스위칭 알고리즘에 멀티레벨 PWM 알고리즘이 추가되어 3상 지령전압을 출력할 수 있다. 그림 9처럼 3개의 Vdc입력에 200V 전압을 인가하여 모드별 인버터 출력 암전압을 확인할 수 있다.

표 1. 모드에 따른 스위칭 패턴
Table 1. Switching pattern according to the mode

	Q _{LU}	Q _{LD}	Q _{HU}	Q _{HD}	Q _{COMU}	Q _{COMD}
Mode1	OFF	ON	OFF	/PWM	ON	PWM
Mode2	PWM	/PWM	OFF	OFF	ON	ON
Mode3	ON	OFF	PWM	OFF	/PWM	ON

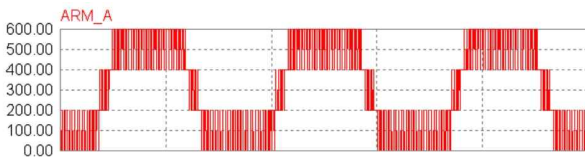


그림 9. 4-레벨 암전압 출력
Fig. 9. Output of the 4-level arm voltage

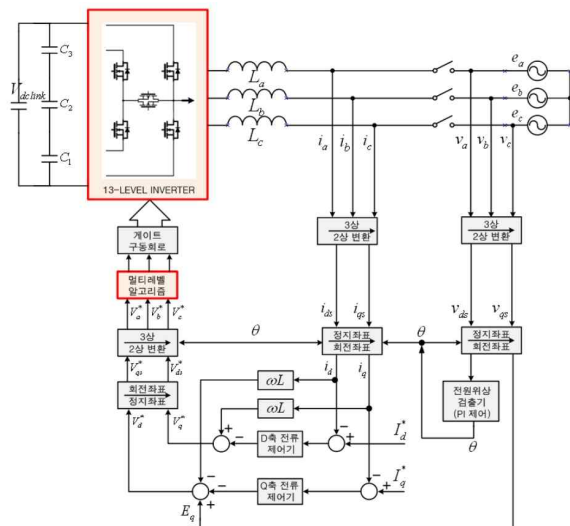


그림 10. 제안된 13레벨 멀티레벨 인버터 제어블럭
Fig. 10. Proposed 13-level multilevel inverter control block

그림 10은 적용된 일반적인 연계형 인버터 제어 블

록도이다. 위상각 검출을 위해 d-q 좌표계의 PI제어기를 적용하였고, 전류제어기는 그림 11과 같이 IP제어기를 사용하였다. 전류제어기로부터 전압 지령치는 3상 좌표계 변환 후, 최종 멀티레벨 PWM 알고리즘에 적용되어 스위치가 구동된다.

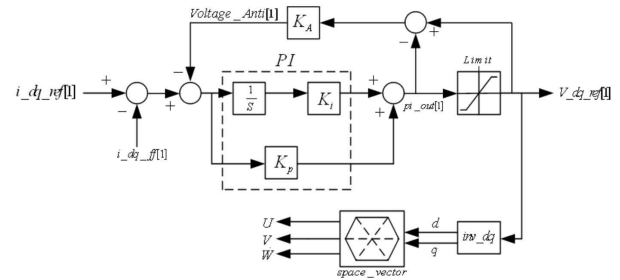


그림 11. IP 전류 제어기 블럭도
Fig. 11. IP current controller block diagram

4. 시뮬레이션 및 실험

4.1 DC/DC 컨버터

제안된 DC/DC컨버터를 검증하기 위하여 그림 12와 같이 시뮬레이션을 수행하였다. 입력 DC는 200V이며, 스위칭 함수는 DLL로 구성하였다.

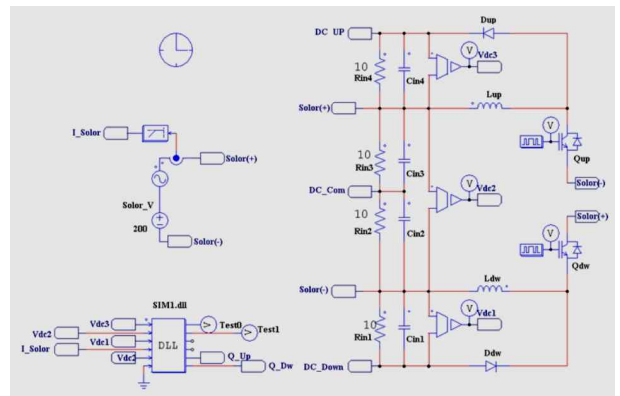


그림 12. 제안된 DC/DC 컨버터 시뮬레이션 회로도
Fig. 12. Proposed DC/DC converter simulation schematic

그림 13은 스위치 Q2의 ON, OFF에 따라서 L2에 에너지가 충전되고, 방전됨에 따라 레벨 1의 전압이 C4

양방향 스위치를 이용한 고효율 H-Bridge 멀티레벨 인버터 시스템

에 충전되는 파형을 나타낸다. 레벨 3의 파형 역시 같은 방법으로 전압을 생성하며, 따라서 레벨 1, 3의 전압을 듀티비에 따라서 전압을 출력할 수 있다.



그림 13. L2, C4에 대한 전압/ 전류 파형
Fig. 13. Voltage and current of L2 and C4

4.2 멀티레벨 인버터 시스템

3.2절에서 언급한 PWM알고리즘 및 제안한 인버터 시스템을 증명하기 위하여, 시뮬레이션을 수행하였다. 그림 14는 전압 지령치에 따른 출력 암전압을 나타내고 있다.

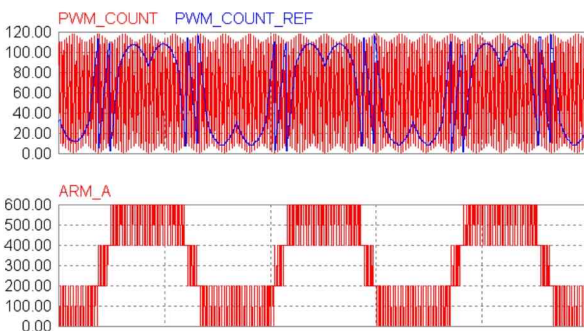


그림 14. 멀티레벨 인버터의 전압지령치 및 암전압
Fig. 14. Voltage reference and arm voltage for multilevel inverter

멀티레벨의 전압지령치는 일반적인 인버터의 전압 지령치 생성과 유사하지만, 입력 DC에 따른 레벨 크

기 조정 및 모드와 전압 크기별로 지령치를 가공해야 한다. 또한, 표1에 언급한대로, 스위치의 상태를 유지하면, 그림 15와 같은 13레벨의 출력파형을 생성할 수 있다.

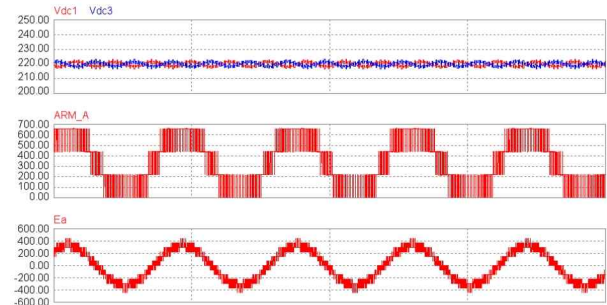


그림 15. 제안된 시스템 입력전압, 암전압, 상전압
Fig. 15. Inout voltage, arm voltage, phase voltage for proposed system

입력전압에 따른 출력전압의 THD를 분석하기 위해서, PSIM과 LabVIEW를 이용하여 FFT와 THD를 계산하였다. 실제 입력조건에 따른 THD는 Vdc2가 500V 일 경우에 가장 낮은 0.562%의 결과를 얻을 수 있었다.

표 2. 입력 조건에 따른 THD
Table 2. THD for input condition

Vdc1 = Vdc3 (V)	Vdc2 (V)	THD (%)
0	660	30
50	560	0.769
80	500	0.562
100	460	0.707
150	360	1.071
200	260	1.521

4.3 실험 및 고찰

4.3.1 DC/DC 컨버터 실험

제안된 DC/DC 컨버터의 동작을 검증하기 위하여 그림 16과 같이 프로토타입을 제작하여, 다음과 같은 조건에 실험을 진행하였다.

- 입력전압: 300V

- 스위칭 주파수: 16kHz
- 인덕터: 2mH
- 저항 부하: 45Ω

그림 17의 출력파형은 전압 방정식에 따라 출력전압 130V로 출력되며, 인덕터의 전류도 정상상태의 일정한 삼각파형을 확인할 수 있었다.

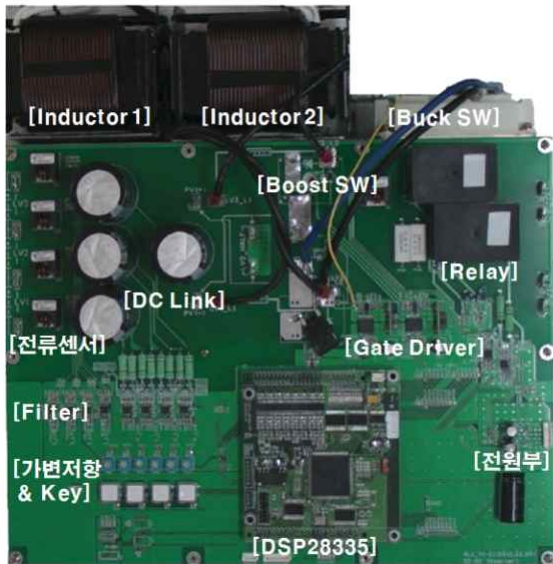


그림 16. DC/DC 컨버터 스택
Fig. 16. DC/DC converter stack for multilevel

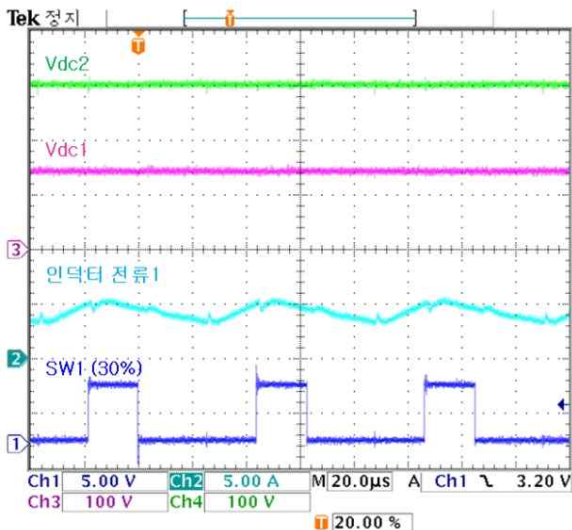


그림 17. L2, C4에 대한 전압/ 전류 파형
Fig. 17. Voltage and current of L2 and C4

4.3.2 멀티레벨 인버터 실험

멀티레벨 인버터 실험을 진행하기 위해 그림 18 같이 프로토 타입을 제작하였다. TMS28335 제어보드는 DC/DC 컨버터와 멀티레벨 인버터의 제어부분을 담당하고 있으며, TMS28035 제어보드는 모니터링 시스템용으로 사용된다. 또한 PWM 확장을 위하여 FPGA 모듈을 사용하였다. 18개의 3상 멀티레벨 인버터 스위치는 75A, 1200V의 정격을 가지는 MITSUBISHI사의 PM75CLB120 모델과 SEMIKRON사의 SK80GM063의 양방향 스위치를 사용하였다.

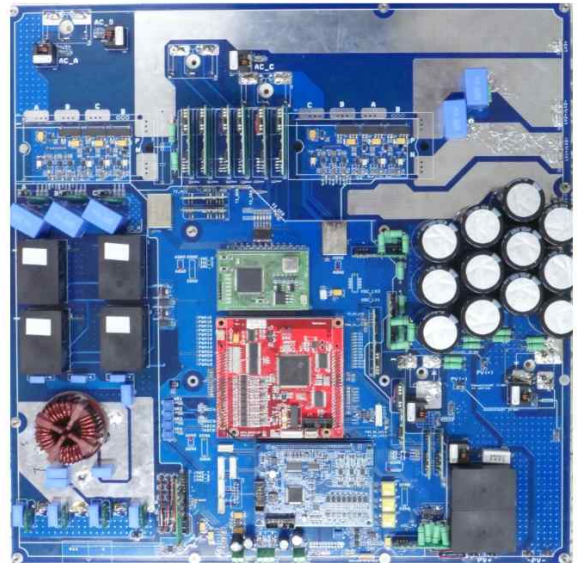


그림 18. 멀티레벨 인버터 시스템 스택
Fig. 18. Multilevel inverter system stack

그림 18과 같이 제작된 최종 시작품은 오른쪽에서 DC 입력을 받아 DC/DC 컨버터를 통해 3개의 독립적인 전원을 DC Link에 저장하게 되며, 이 전압은 2개의 IPM과 3개의 양방향 스위치를 통해 제안된 멀티레벨 인버터를 구현한다. 최종 출력되는 3상 PWM 멀티레벨 파형은 EMI 출력부를 통해 노이즈가 제거되어 릴레이를 통해 계통연계가 이루어진다.

그림 19는 연계전압 위상각에 따른 3상 전압 지령치를 나타내고 있다. 이는 4.2절의 시뮬레이션 파형과 동일하게 출력되며, 이 전압 지령치는 PWM 카운터와 비교되어, PWM을 생성한다.

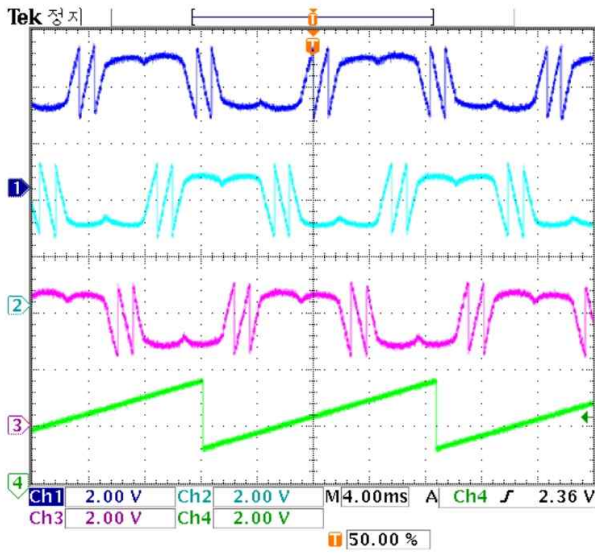


그림 19. 멀티레벨 3상 전압 지령치 및 위상각
Fig. 19. 3-phase voltage reference and theta

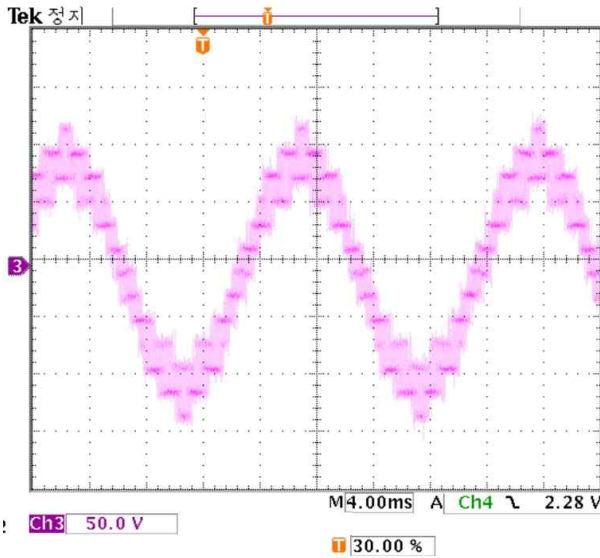


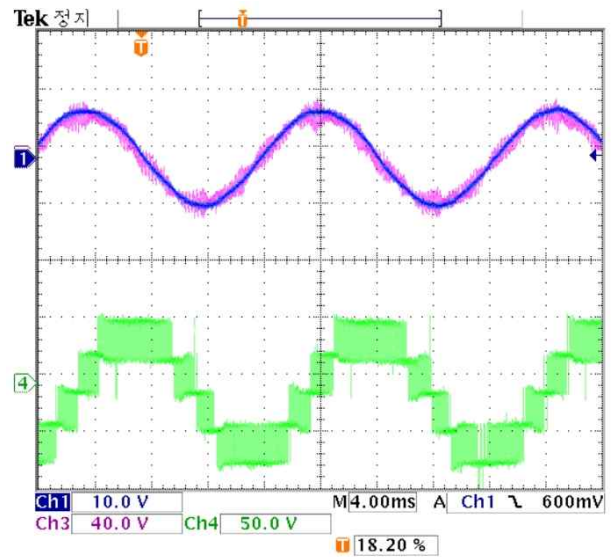
그림 20. 멀티레벨 인버터의 13레벨 출력 상전압
Fig. 20. 13-level phase voltage of multilevel inverter

그림 20은 멀티레벨 인버터 시스템의 출력 상전압을 확인하기 위하여, 출력 부하단에 R-L 부하를 연결하였으며, 13레벨의 상전압을 확인할 수 있었다.

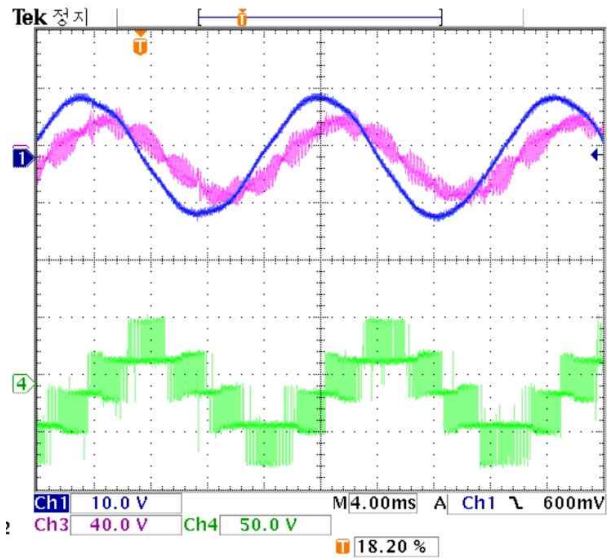
인버터의 연계모드를 확인하기 위하여 110Vac에서 계통연계를 수행하였다. 또한, 전류 지령치(I_d)를 가변

하여, 단위역률 및 지상, 진상 실험을 수행하였다.

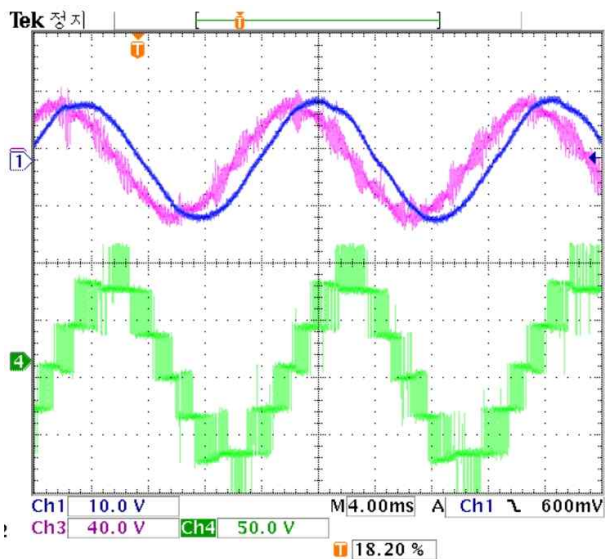
그림 21에서 채널 1은 연계전류, 채널 3은 연계전압, 채널 4는 선간전압 PWM 파형을 나타내고 있다. (a)는 전류 지령치(I_d)를 0으로 설정한 단위역률 상태로 연계 전압과 전류가 동상임을 확인할 수 있으며, (b)는 전류 지령치 I_d 를 양수로 증가시켰을 때의 전류 파형이다. 전류 지령치 크기에 따라 연계전압 파형보다 앞섬(Leading)을 확인할 수 있다. 반면 (c)는 전류 지령



(a) $I_d = 0$ (단위역률)



(b) $I_d = +6$



(c) $I_d = -6$

그림 21. 무효전력 제어 파형
Fig. 21. Reactive power control waveform

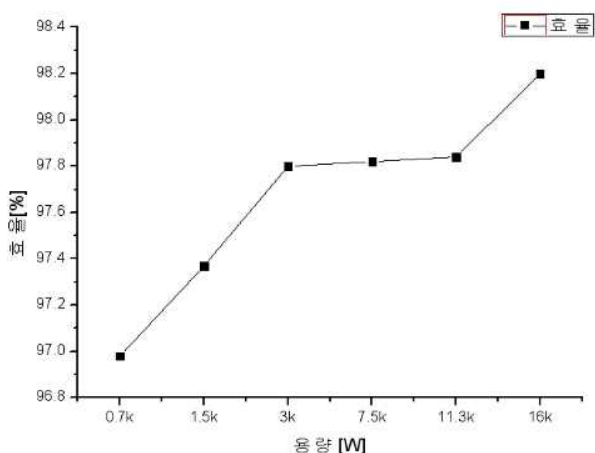


그림 22. 용량별 시스템 효율
Fig. 22. System efficiency for load condition

치(I_d)를 음수로 증가시켰을 때의 전류 파형으로 전류 지령치 크기에 따라 연계전압 파형보다 뒤짐 (Lagging)을 확인할 수 있다.

시스템 전체 효율은 YOKOGAWA사의 WT3000을 이용하여 효율을 측정하였다. 시스템 효율을 용량별 측정하여, 부하용량 16kW에서 최대 98.2%로 높은 효율을 확인하였다.

5. 결 론

본 논문에서는 고효율 멀티레벨 인버터 시스템 구현을 위한 멀티레벨용 DC/DC 컨버터와 13레벨 멀티레벨 인버터를 제안한다. 독립적인 3개의 DC 전압을 공급해주기 위한 멀티레벨용 DC/DC 컨버터는 2대의 벡-부스트 컨버터를 대칭으로 결합한 구조이며, 180° 위상차를 갖고 스위칭 함으로써 2배의 스위칭 효과를 낼 수 있다, 이로써, 인덕터 용량 산정 및 전압, 전류 리플 감소에 장점을 가지고 있다.

제안된 멀티레벨 인버터는 H-bridge 구조에서 양방향 스위치를 사용한 구조로 총 18개의 스위치 소자와 3개의 독립 DC 전원을 이용하여 인버터 출력 13-레벨 상전압을 출력한다. 본 논문에는 전압 및 모드별로 전압지령치를 생성하는 방법과 한 상의 6개의 스위치 상태를 정의하고, 이를 PSIM을 이용하여 시뮬레이션 하였다. 또한, 계통연계 실험을 통하여 전류 지령치에 따른 출력 특성을 확인하였다. 본 논문에서 제안한 고효율 멀티레벨 인버터 시스템은 기존 연계형 시스템보다 보다 높은 레벨수와 고효율을 위한 최대 변조비 알고리즘을 적용함으로써 고성능의 멀티레벨 인버터 시스템을 구현하였다. 따라서 태양광 발전과 계통 연계를 위한 새로운 인터페이스 회로에 적합하다고 사료된다.

이 논문은 2013년도 LG이노텍 핵심애로기술 개발사업의 지원에 의해 수행된 연구임.

References

- [1] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," IEEE Trans. Industry Applications, 1981.
- [2] T. A. Meynard and H. Foch, "Multi-level conversion: high voltage choppers and voltage-source inverters," IEEE Power Electronics Specialists Conf. 1992.
- [3] K. Corzine and Y. Familiant, "A new cascaded multilevel H-bridge drive," IEEE Trans. Power Electronics, 1996.
- [4] Calais, M., Agelidis, V.G. and Meinhardt, M., "Multilevel Converters for Single-Phase Grid Connected Photovoltaic Systems: Overview ". Solar Energy, 1999.
- [5] P. M. Bhagwat and V.R. Stefanovic, "Generalized structure

of a multilevel PWM inverter,” IEEE Transactions on Industry Applications, Vol. 19, No. 6, 1983.

[6] Gonzalez, R., Lopez, J., Sanchis, P. and Marroyo, L., “Transformerless Inverter for Single-Phase Photovoltaic System”, IEEE Transactions on Power Electronics, pp 693-697, 2007.

[7] Calais, M., Agelidis, V.G and Meinhardt, M., “Multilevel Converter for Single-Phase Grid Connected Photovoltaic Systems, pp 325-334, 1999.

[8] Hantschel, J., German Patent Application, Pulication Number DE102006010694 A11, 20 Septemver 2007.

[9] S. H. Lee, F. S. Kang, S. J. Park, “Modified Full-bridge based Inverter for Synthesizing Multilevel Output Voltage”, KIPE, vol. 14, no. 4, pp. 307-314, 2009. 8.

[10] Y. B. Byun, S. J. Park, Y. B. Choo, S. J. Kwon, C. U. Kim, “A Study on the Distortion Reducing of Output Voltage for UPS by Estimated Load Current”, Journal of KIIEE, vol. 12, no. , pp. 69-77, 1998. 2.

[11] S. H. Han, J. H. Park, H. G. Kim, H. N. Cha, T. W. Chun, E. C. Nho, “Dead Time Compensation of Grid-connected Inverter Using Resonant Controller”, Journal of KIPE, vol. 16, no 4, pp. 569-576, 2011. 12.

[12] S. Y. Joo, F. S. Kang, S. J. Park, C. U. Kim, “A novel hybrid multilevel inverter using DC-Link voltage combination”, Journal of KIIEE, vol. 18, no 2, pp. 68-74, 2004. 03.

[13] W. S. Choi, S. J. Park, “Design and Analysis of a Triple Output DC/DC Converter with One Switch for Photovoltaic Multilevel Single Phase Inverter”, Journal of KIIEE, vol.28, no. 8, pp. 82-89, 2014. 08.



황정구(黃貞九)

1985년 9월 5일생. 2011년 전남대 전기공학과 졸업. 2013년 동 대학원 전기공학과 졸업(석사). 2013년~현재 동 대학원 전기공학과 박사과정.



김선필(金善必)

1985년 4월 7일생. 2011년 한밭대 제어계측공학과 졸업. 2013년 동 대학원 제어계측공학과 졸업(석사). 2013년~현재 전남대 전기공학과 박사과정.



최우석(崔祐碩)

1978년 2월 12일생. 2003년 2월 밀양대 정보통신공학과 졸업. 2006년 8월 부산대 전자공학과 졸업(석사). 2006~2011년 도시환경ENG 태양광발전연구소 선임연구원. 2011년~현재 전남대 전기공학과 박사과정.



이상혁(李相赫)

1981년 7월 19일생. 2007년 2월 한밭대 제어 계측공학과 졸업. 2009년 2월 동 대학원 제어 계측공학과 졸업(석사). 2009년 3월~2012 8월 졸업(박사). 2013년 4월~현재 대성전기 PE그룹 선임 연구원.

◇ 저자소개 ◇



이화춘(李和春)

1980년 4월 30일생. 2006년 전남대 전기공학과 졸업. 2009년 동 대학원 전기공학과 졸업(석사). 2009년~현재 동 대학원 박사과정. 2013년~현재 LS산전 HVDC 벨브연구팀 주임연구원.



박성미(朴成美)

1963년 6월 20일생. 1986년 전남대 계산통계학과 졸업. 2001년 전남대 컴퓨터공학과 졸업(석사). 2011년 전남대 컴퓨터정보통신공학과 졸업(박사).



박성준(朴晟濬)

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 2002년 동 대학원 지능기계공학과 졸업(박사). 1996~2000년 거제대학 전기과 조교수. 2000~2003년 동명대학 전기공학과 조교수. 2003년~현재 전남대 전기공학과 교수.