

논문 2013-50-10-11

# 위치 인식이 가능한 WBAN 용 UWB 수신기

(UWB WBAN Receiver for Real Time Location System)

하 종 옥\*, 박 명 철\*, 정 승 환\*, 어 윤 성\*\*

(Jong Ok Ha, Myung Chul Park, Seung Hwan Jung, and Yun Seong Eo<sup>©</sup>)

## 요 약

본 논문에서는 무선 통신 및 근거리 위치 인식이 가능한 WBAN(wireless body area network) 용 UWB(Ultra-wide band) 수신기 회로를 제안한다. UWB 수신기는 에너지 검출 방식의 OOK(on-off keying) 변조가 가능하도록 설계가 되었다. 고속의 sampling 을 하기 위해서 4bit ADC 는 DLL(delay locked loop) 을 이용하여 sub-sampling 기법을 사용하도록 설계되었다. 제안된 UWB 수신기는 CMOS 0.18 $\mu$ m 공정을 이용하여 설계되었으며, 전원 전압 1.8V에서 61mA의 전류를 소모하면서 -85.7 dBm의 수신 감도, 42.1dB의 RF front-end 게인, 3.88 dB의 noise figure, 최대 4m 까지의 거리 감지 성능을 가지고 있다.

## Abstract

This paper presents a WBAN UWB receiver circuit for RTLS(real time location system) and wireless data communication. The UWB receiver is designed to OOK modulation for energy detection. The UWB receiver is designed for sub-sampling techniques using 4bit ADC and DLL.The proposed UWB receiver is designed in 0.18 $\mu$ m CMOS and consumes 61mA with a 1.8V supply voltage. The UWB receiver achieves a sensitivity of -85.7 dBm, a RF front-end gain of 42.1 dB, a noise figure of 3.88 dB and maximum sensing range of 4 meter..

**Keywords :** UWB, RTLS, Sub-sampling, WBAN

## I. 서 론

지난 2012년에 제정된 802.15.6 WBAN 표준과 더불어 인체와 관련된 무선 통신 기술들이 눈에 띄게 발전하고 있다. WBAN은 인체에 부착 및 삽입형으로 제작이 되어 최대 3m까지의 무선통신을 할 수 있는 근거리 무선 통신 시스템으로 소형화 및 저전력화가 필수적이며 의료용 영상 전송을 위한 고속의 전송속도까지 요구가 된다<sup>[1]</sup>. 따라서 본 논문에서는 이러한 고속의 전송속도가 가능하면서도 소형화 및 저전력이 가능한 UWB 수신기 및 위치 추적이 가능한 RTLS 응용 회로를 설

계 하였다.

위치인식을 위해 Impulse 형태의 UWB 신호를 이용하여 거리 측정을 하기 위해선 고속의 ADC 를 이용하여 신호의 위치를 찾아야 하는 문제가 있게 된다. 3 ~ 10 GHz 대역의 UWB Impulse 신호의 경우 ADC의 Sampling 주파수가 최소 12 ~ 40GHz가 되어야 하는데 현실적으로 이는 불가능하게 된다.

따라서 본 논문에서는 이러한 문제점을 해결하기 위해 일반적인 UWB 수신기 구조에 4bit ADC 및 DLL을 이용한 sub-sampling 방법으로 송수신 거리를 측정하는 회로를 제안한다.

## II. UWB 수신기 회로 설계

### 1. UWB 수신기 구조 및 동작

\* 학생회원, \*\* 정회원, 광운대학교 전자공학부  
(Kwang-woon University)

<sup>©</sup> Corresponding Author(E-mail: yseo71@kw.ac.kr)

접수일자: 2013년6월7일, 수정완료일: 2013년10월2일

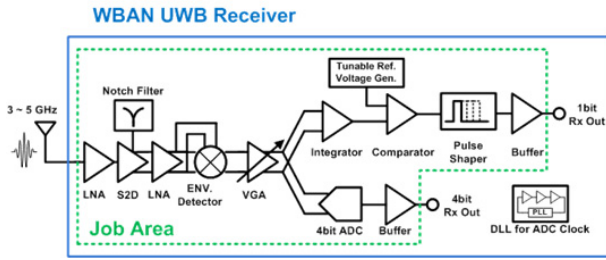


그림 1. WBAN UWB 수신기 구조도  
Fig. 1. WBAN UWB receiver architecture.

WBAN 분야에서 사용할 수 있는 UWB 수신기 구조는 저전력, 소형화가 가능해야 하며 또한 고속통신이 가능해야 한다. 본 논문에서는 이러한 점을 고려하여 회로 구조가 비교적 간단하며 별도의 주파수 합성기가 필요치 않는 비동기 방식의 IR-UWB 구조를 사용하였다<sup>[2]</sup>. 그림 1은 본 논문에서 제안하는 WBAN UWB용 수신기 구조를 나타내고 있다. UWB 수신기는 저잡음 광대역 이득을 가지는 저잡음 증폭기(low noise amplifier), 수신된 UWB 신호를 IF 신호로 복조 할 수 있는 envelope detector와 가변 이득 증폭기(variable gain amplifier) 로 구성이 되고 이후 적분기와 비교기를 거쳐 고속 데이터 통신을 위한 1 bit 출력 포트와 4 bit ADC 와 DLL 을 이용하여 수신되는 펄스 신호의 위치를 찾아내는 4bit 출력 포트로 구분되어지게 된다.

## 2. 저잡음 증폭기

그림 2는 수신기의 첫 번째 블록으로 전체 수신기의

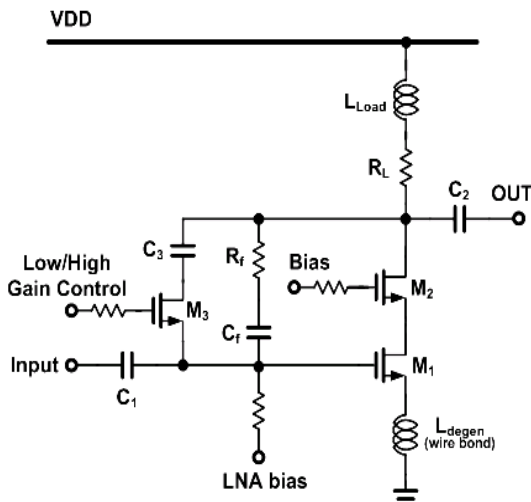


그림 2. 광대역 single-end 저잡음 증폭기 회로도  
Fig. 2. Wideband single-end LNA circuit.

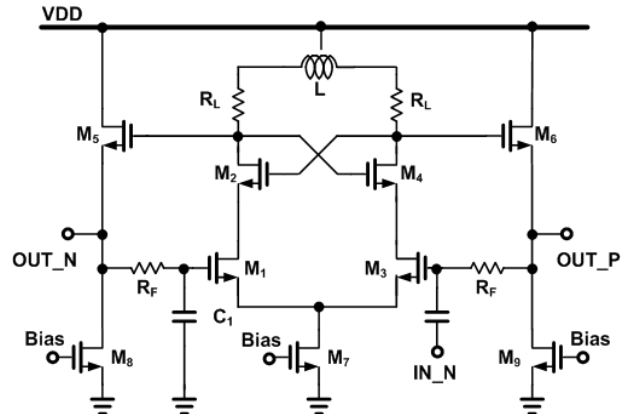


그림 3. Single to differential 저잡음 증폭기 회로도  
Fig. 3. Single to differential LNA circuit.

잡음 특성을 결정짓는 광대역 특성의 single-end 저잡음 증폭기 회로를 나타내고 있다. 일반적인 cascode 구조의 저잡음 증폭기에 광대역 매칭을 위한 resistive shunt feedback 구조와 광대역 이득 특성을 위한 shunt inductor를 사용하여 광대역 특성을 갖도록 설계가 되었다<sup>[3]</sup>. 설계된 저잡음 증폭기의 입력 impedance는 다음과 같이 정의할 수 있다.

$$Z_{in} = \frac{R_f + Z_{Load}}{1 + g_m Z_{Load}} \parallel \frac{1}{sC_{gs1}} \quad (1)$$

위 식에서 보는 바와 같이 feedback 저항인  $R_f$ 가 저잡음 증폭기의 이득에 나누어지게 되며 비교적 큰 저항을 사용하여 50 Ω 매칭이 비교적 쉬워지는 것을 알 수 있다.

수신기에서 single-ended 형태의 신호는 공통 잡음에 취약하기 때문에 완전한 차동형태로 설계를 하게 된다. 이때 외부 balun 등을 사용할 수도 있으나 제조 단가 및 balun의 손실 등에 의한 수신기 특성이 열화되는 문제가 있으므로 단일칩화 하여 설계 하였다. 그림 3은 설계한 single to differential 저잡음 증폭기 회로도로서 cross-coupled 구조를 사용하고 shunt inductor를 사용하여 광대역 특성을 얻을 수 있었다<sup>[4]</sup>.

## 3. Envelope detector and 가변 이득 증폭기

IR-UWB에서 사용하는 UWB 신호의 경우 0.5~ n sec의 매우 짧은 펄스폭을 가지고 있다. 이를 정확한 시간에 복조를 하기 위해서는 주파수 합성기를 이용한 동기화가 필요하나 이는 저전력 및 소형화하기에는 부적

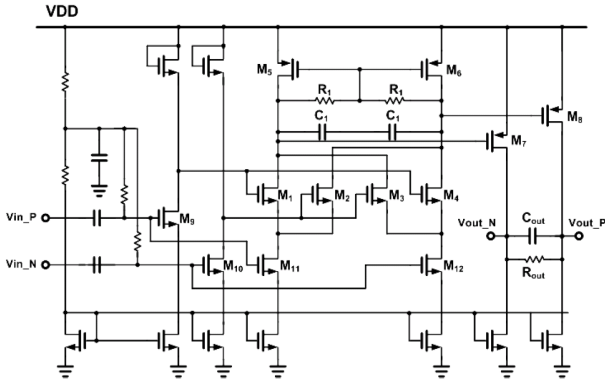


그림 4. Envelope detector 회로도  
Fig. 4. Envelope detector circuit.

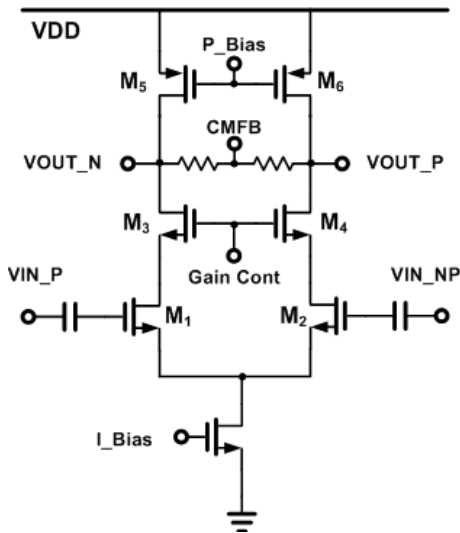


그림 5. RF 가변 이득 증폭기 회로도  
Fig. 5. RF variable gain amplifier circuit.

합하다. 따라서 본 논문에서는 active gilbert mixer를 self mixing 하는 방법을 사용하는 비동기방식을 사용하였다. 수신된 UWB 신호 자체를 self mixing 하기 때문에 별도의 주파수 합성기가 필요치 않으며 수신되는 신호와의 동기를 위한 회로도 필요치 않아 간단하게 수신 신호를 복조 할 수 있다.

수신되는 신호는 R1과 C1에 의해 1차 low-pass filtering이 된 이후 Rout과 Cout에 의해 2차 low-pass filtering 되게 된다.

Active gilbert mixer의 경우 passive mixer에 비하여 높은 변환 이득을 가지고 있지만 본 논문에서처럼 self mixing 을 하는 경우 일반적인 active mixer에 비하여 낮은 변환 이득을 갖게 된다. 따라서 envelope detector 출력단에 가변 이득 증폭기를 설계하여 충분한 이득을

가지고 증폭하여 수신단의 가변 범위를 향상 시켰다. 그림 5는 설계된 RF 가변 이득 증폭기를 보여주고 있다. 가변 이득 증폭기는 cascode 형태의 완전한 차동구조로 설계가 되었으며 선형적인 이득 조절을 위해 M3와 M4의 게이트 바이어스를 조절할 수 있도록 하였다 [5~6]. M1과 M2를 triode 영역에서 동작하도록 설계를 하게 되면 M1과 M2의 gm은 다음과 같이 유도 될 수 있다.

$$I_{ds1} = \frac{\mu_0 \cdot Cox \cdot W}{L} \left( (V_{gs1} - V_T) - \frac{V_{ds1}}{2} \right) V_{ds1} \quad (2)$$

$$g_m = \beta V_{ds1} \quad (3)$$

즉 M1과 M2를 triode 영역에서 설계를 하게 되면 transconductance가  $V_{ds}$ 에 비례하게 되므로 M3과 M4의 게이트 바이어스 전압을 선형적으로 조절하게 되면 증폭기의 이득 역시 선형적으로 가변할 수 있게 된다.

4. 1 bit data 통신용 path

Envelope에서 복조된 UWB 신호는 가변 이득 증폭기를 거치면서 펄스 형태의 신호로 바뀌게 된다. 이때 수신된 신호가 impulse 형태를 띠고 있으므로 비교적 수신기 내/외에서 발생하는 clock 같은 펄스 신호들에 취약하게 되므로 적분기를 이용하여 이러한 잡음들을 열화 시킬 수 있도록 하였다. 적분기를 통하여 개선된 신호는 비교기에 인가되는데 이때 기준 전압을 저장 array cell을 이용하여 공급전압의 1/2에서 가변 가능하게끔 설계하여 정확한 펄스의 위치를 판별하여 OOK 방식의 신호로 복원 가능하도록 설계하였다.

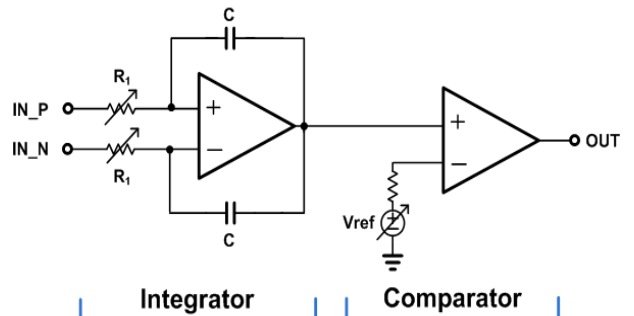


그림 6. 적분기 및 비교기 회로도  
Fig. 6. Integrator and comparator circuit.

5. 위치 인식을 위한 4 bit ADC path

수신된 펄스 형태의 신호를 찾기 위한 방법으로는 수신된 UWB 신호를 바로 sampling 하는 방식과 복조된 신호를 sampling 하는 방식이 있다. UWB 신호를 바로 sampling 하는 방식의 경우 3~10GHz의 주파수 대역을 사용하고 있는 UWB 신호를 검출하기 위해서 12~ 40 GHz로 sampling 하는 ADC를 설계해야하는데 현실적으로 이는 불가능에 가깝다. 따라서 본 논문에서는 수신된 UWB 신호를 envelope detector 를 통하여 복조한 신호의 위치 정보를 이용하여 송수신간의 거리를 측정하는 방법을 제안한다. 복조된 UWB 신호의 경우 5~10n sec의 펄스 신호이므로 수백 MHz 대역으로 ADC sampling 주파수가 수GHz 이어야 하지만 sub-sampling 기법을 이용하여 이를 극복하였다. Sub-sampling 기법은 동일한 주기로 들어오는 신호에 대해서 ADC의 sampling clock을 매주기마다 지연시켜 각기 다른 위치를 감지를 하여 모뎀을 통해 조합하는 방식을 말한다.

그림 7에서는 설계된 ADC 및 DLL block의 회로도이다. ADC는 4bit의 flash type 으로 설계가 되었으며 100MHz clock에서 동작 하도록 설계 되었다. DLL의 경우 총 40개의 위상 신호가 0.25n sec 간격으로 분배 되도록 설계 되었으며 마찬가지로 100MHz 로 동작하도록 설계 되었다.

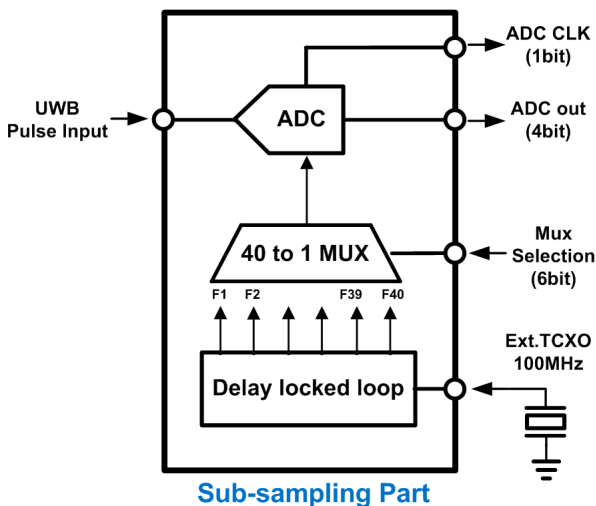


그림 7. Sub-sampling 기법을 이용하기 위한 ADC 및 DLL 회로 블록도  
Fig. 7. Block diagram of ADC and DLL for using sub-sampling technique.

III. 시뮬레이션 및 측정 결과

본 논문에서는 WBAN에서 사용할 수 있는 UWB 수신기를 설계 및 측정하였다. 설계한 UWB 수신기는 TSMC 0.18μm CMOS 공정을 이용하여 설계 되었다. 제작된 UWB 칩은 단일칩으로 제작이 되어 수신단의 저잡음 증폭기 및 가변 이득 증폭기의 성능은 측정할 수 없어서 시뮬레이션 결과로 대신하였다. 아래 그림 8은 설계한 UWB RF front-end의 주파수 특성을 나타내었다. 저잡음 증폭기 단은 3~5 GHz 대역에서 총 42.1 dB의 이득을 가지고 있으며 3.88 dB의 낮은 잡음 특성과 -10 dB 이하의 S11 을 갖고 있음을 확인하였다.

그림 9는 설계된 가변 이득 증폭기 단의 이득 특성으로 gate bias 전압에 따라 -30~30 dB 까지의 이득 범

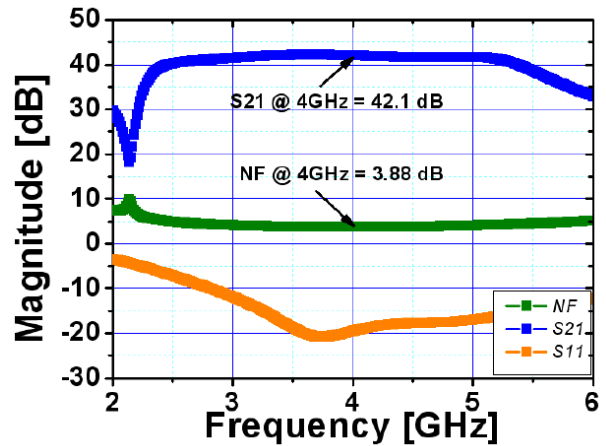


그림 8. 저잡음 증폭기 full chain의 설계결과  
Fig. 8. Design result of LNA full chain.

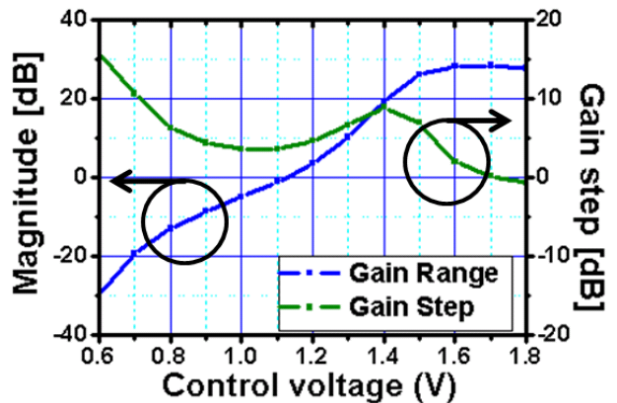


그림 9. 가변 이득 증폭기의 설계결과  
Fig. 9. Design result of VGA.

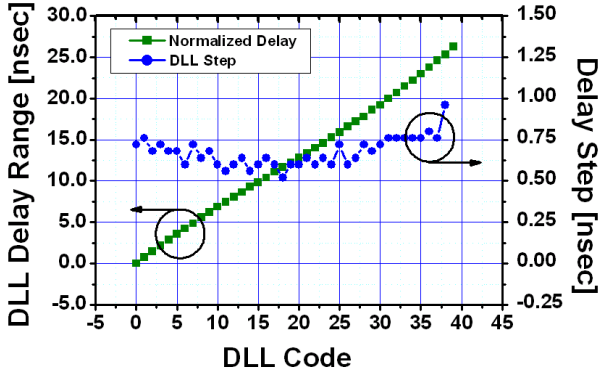


그림 10. DLL의 측정  
Fig. 10. Measured result of DLL.

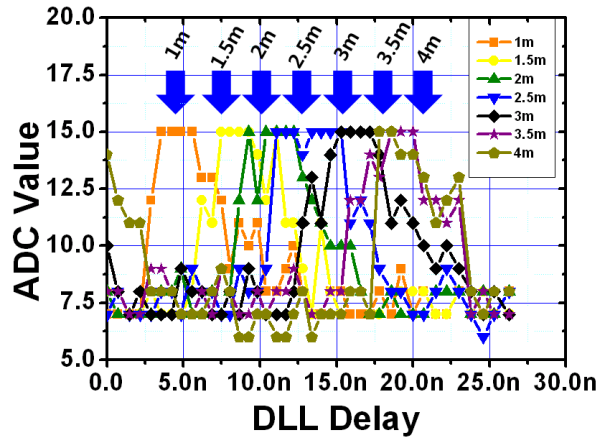


그림 12. sub-sampling 기법을 이용한 거리 측정 결과  
Fig. 12. Measured result of distance using sub-sampling technique.

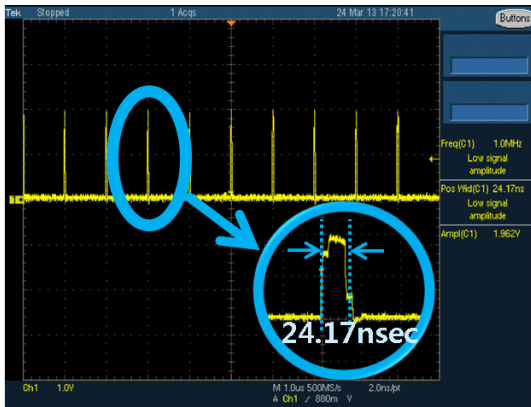


그림 11. 측정된 1 bit data 출력  
Fig. 11. Measured result of 1 bit data output.

위를 가지고 있게 설계가 되었음을 확인 하였다.

위의 그림 10은 측정된 DLL의 특성을 나타낸 것으로 총 40개의 위상이 delay 된 clock을 ADC 에 제공을 해주게 되며 총 26n sec까지의 지연이 가능하다. 그리고 이때 delay 간격은 0.6n sec 로 측정 되었다. 그림 11은 data 통신을 위한 1bit 출력단의 측정된 파형을 나타내었다. 1MHz의 PRF 신호에 대하여 24.17n sec의 펄스로 출력이 됨을 확인 하였다. 그림 12는 4bit ADC 와 DLL 을 이용하여 수신된 신호를 거리에 따라 측정된 그래프로 송수신 거리에 따른 수신 펄스의 위치를 확인할 수 있었다. 또한 송수신 거리에 따른 수신 신호의 파워가 달라지게되므로 가변 이득 증폭기를 가변하여 수신된 펄스의 크기를 조절하여 측정 하였다. 그림 13에서는 제작된 CMOS UWB 수신단의 bare 칩 사진이다. 아래 표 1에는 설계 및 측정된 WBAN 용 UWB 수신기의 성능을 정리 및 기존 발표된 논문들과 비교하였다. 송신 데이터의 감도는 송신된 UWB 신호를 step

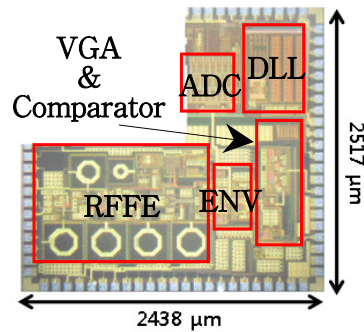


그림 13. 제작된 WBAN 용 UWB 수신기 bare 칩 사진  
Fig. 13. Fabricated UWB bare chip photo

표 1. 기존 설계된 UWB 수신기의 성능 비교  
Table 1. Performance comparison of the previous UWB receiver.

	[7]	[8]	this work
Technology	CMOS 90nm	CMOS 0.13μm	CMOS 0.18μm
Frequency	3~5 GHz	3~5 GHz	3~5GHz
Modulation	PPM	OOK	OOK
Data rate	16.7Mbps	100Mbps	25Mbps
Sensitivity	-99 dBm@0.65V -84dBm@0.5V	-50 dBm	-85.7 dBm
RTLS range	N/A	N/A	4m
Power	35.8mW	13.4mW	32.5mW(1bit) 109mW(4bit)

attenuator를 이용하여 감지 할 수 있는 최대의 수신 파워를 기준으로 측정된 결과이다.

#### IV. 결 론

본 논문에서는 WBAN 분야에서 사용할 수 있는 UWB 수신기를 제안하였다. 제안한 UWB 수신기는 0.18 $\mu$ m CMOS 공정을 사용하여 설계하였고 -85.7 dBm의 수신감도, 42.1 dB의 RF front-end 게인, 3.88 dB의 잡음 지수의 성능을 보이며 최대 4m까지의 거리를 측정 가능하다. 최대 data rate는 25Mbps 이며 소모 전력은 데이터 통신을 위한 1bit 모드일 경우 32.5 mW의 전력을 소모 하는 반면 거리 측정을 위해 4bit ADC 및 DLL을 이용하는 경우 109mW를 소모한다.

with Spectrum Tunable Transmitter and merged-Correlator Noncoherent Receiver”, IEEE Transactions on Microwave Theory and Techniques, vol.59, no.4, pp.1147-1156, Apr, 2011.

#### REFERENCES

- [1] IEEE Standard for Local and metropolitan area networks - Part 15.6:Wireless Body area Networks, IEEE Std 802.15.6-2012, vol., no., pp.1,271, Feb. 29, 2012.
- [2] Min Cheol Ha, Young Jin Park, Yun Seoung Eo., “A Non-Coherent IR-UWB Receiver in 0.18 $\mu$ m CMOS Process”, The Institute of Electronics Engineers of Korea 8th RF Integrated Circuit Technology Workshop, pp 372-373, Sep. 2008.
- [3] Gharpurey, R., “A broadband low-noise front-end amplifier for ultra wideband in 0.13- $\mu$ m CMOS,” Solid-State Circuits, IEEE Journal of , vol.40, no.9, pp.1983,1986, Sept. 2005.
- [4] Byung Jun Park, Min Cheol Ha, Jae Young Kim, Young Jin, Park, and Yun Seong Eo., “A Coherent IR-UWB CMOS Transceiver for 3-5GHz Application”, 2010 Asia Pacific Microwave Conference(APMC2010), TH3G-06, Dec 7-10, 2010.
- [5] H.D.Lee, K.A.Lee and S.C.Hong, “Wideband VGAs using a CMOS transistor in triode region”, 2006 36th European Microwave Conference, pp 1449-1452, Sep. 2006
- [6] Seung Hwan Jung, Min Cheol Ha, Young Jin Park, Yun SEong Eo, “A Non-Coherent UWB CMOS Receiver for WPAN Applications”, The Institute of Electronics Engineers of Korea 2007 SOC Conference, pp 256-259, May. 2007.
- [7] F.Lee and P.Chandrakasan, “A 2.5nJ/bit 0.65V Pulsed UWB Receiver in 90nm CMOS”, IEEE JSSC, vol. 42, no. 12, pp.2851-2859, Dec 2007.
- [8] L.Xia, K.Shao, H.Chen, Y.Huang, Z.Hong, P.Y.Chiang, “0.15-nJ/b 3-5GHz IR-UWB System

저 자 소 개



하 종 욱(학생회원)  
 2008년 2월 광운대학교  
 전자공학과 (공학사)  
 2010년 2월 광운대학교  
 전자공학과 (공학석사)  
 2010년 3월~현재 광운대학교  
 전자공학과 (박사과정)

<주관심분야 : 무선 통신 및 레이더 시스템을 위  
 한 CMOS RF/Analog 집적회로 설계>



정 승 환(학생회원)  
 2006년 2월 광운대학교  
 전자공학과 (공학사)  
 2008년 2월 광운대학교  
 전자공학과 (공학석사)  
 2009년 3월~현재 광운대학교  
 전자공학과 (박사과정)

<주관심분야 : 무선 통신 및 레이더 시스템을 위  
 한 CMOS RF/Analog 집적회로 설계>



박 명 철(학생회원)  
 2011년 2월 광운대학교  
 전자공학과 (공학사)  
 2011년 3월~현재 광운대학교  
 전자공학과  
 (석박통합과정)

<주관심분야 : 무선 통신 및 레이더 시스템을 위  
 한 CMOS RF/ Analog 집적회로 설계>



어 윤 성(정회원)-교신저자  
 1993년 2월 한국과학기술원 전기  
 및 전자공학 (공학사)  
 1995년 2월 한국과학기술원 전기  
 및 전자공학 (공학석사)  
 2001년 2월 한국과학기술원 전기  
 및 전자공학 (공학박사)

2000년 8월~2002년 8월 LG 전자기술원 RF  
 team 선임연구원  
 2002년 9월~2005월 8월 삼성종합기술원 Chip  
 Solution Center 책임 연구원  
 2004년 3월~2004년 4월 그리스 Athena Semi사  
 파견 공동연구  
 2005년 9월~현재 광운대학교 전자공학과 부교수  
 <주관심분야 : 초고주파 CMOS 송수신기 설계,  
 초고주파 CMOS 시스템 설계, CMOS 전력증폭  
 기 설계, UWB 송수신기 설계, 화합물 반도체>