
 논문

실리콘 용탕으로부터 직접 제조된 태양광용 다결정 실리콘의 SiC 오염 연구

이예능 · 장보윤[†] · 이진석 · 김준수 · 안영수 · 윤우영 *

한국에너지기술연구원 에너지융합소재연구단, *고려대학교 신소재공학부

SiC Contaminations in Polycrystalline-Silicon Wafer Directly Grown from Si Melt for Photovoltaic Applications

Ye-Neung Lee, Bo-Yun Jang[†], Jin-Seok Lee, Joon-Soo Kim, Young-Soo Ahn and Woo-Young Yoon*

Energy Materials and Convergence Research Department, Korea Institute of Energy Research, Daejeon 305-343, Korea

*Department of Materials Science and Engineering, Korea University, Seoul 136-7 Korea

Abstract

Silicon (Si) wafer was grown by using direct growth from Si melt and contaminations of wafer during the process were investigated. In our process, BN was coated inside of all graphite parts including crucible in system to prevent carbon contamination. In addition, coated BN layer enhance the wettability, which ensures the favorable shape of grown wafer by proper flow of Si melt in casting mold. As a result, polycrystalline silicon wafer with dimension of 156×156 mm and thickness of 300 ± 20 μ m was successively obtained. There were, however, severe contaminations such as BN and SiC on surface of the as-grown wafer. While BN powders were easily removed by brushing surface, SiC could not be eliminated. As a result of BN analysis, C source for SiC was from binder contained in BN slurry. Therefore, to eliminate those C sources, additional flushing process was carried out before Si was melted. By adding 3-times flushing processes, SiC was not detected on the surface of as-grown Si wafer. Polycrystalline Si wafer directly grown from Si melt in this study can be applied for the cost-effective Si solar cells.

Key words: Silicon, Wafer, Direct growth, Contamination, Silicon carbide

1. 서 론

최근 태양광 시장의 비약적인 성장에도 불구하고 타 신재생 에너지원에 비해 높은 발전단가와 초기투자비가 산업화의 걸림돌이 되고 있는 실정이다. 이를 해결하기 위해서는 발전단가 절감기술이 필수적이며, 결국 태양전지의 제조 단가를 감소 시키기 위한 다양한 연구들이 진행되고 있다[1-3].

리본 성장 기술(Ribbon Growth Technology)은 태양전지의 제조 단가를 줄이기 위한 기술로써 잉곳 및 웨이퍼 제조과정 중 발생하는 Kerf-loss를 줄이기 위해 고안된 방법이다. 대표적

인 리본 성장기술로는 EFG (Edge defined Film Fed Growth)와 같은 수직성장(Vertical growth)과 RGS (Ribbon Growth on Substrate)와 같은 수평성장(Horizontal growth)이 있으며, 응용된 실리콘으로부터 직접 웨이퍼로 성장시키는 기술이다. 일반적으로 수직성장법은 결정립이 매우 커서 높은 태양전지 효율을 기대할 수 있지만, 성장 속도가 매우 느려 생산성이 낮은 단점이 있다. 반면에 수평성장법은 수직성장법에 비해 성장 속도가 수백 배 빠르기 때문에 높은 생산성을 확보할 수 있으나, 결정립이 상대적으로 작기 때문에 높은 효율을 기대하기 어렵다[4-6]. 일반적으로 빠른 성장 속도를 가지기 위해서는 실

Received: April 1, 2013 ; Accepted: April 20, 2013

[†]Corresponding author: Bo-Yun Jang
(Korea Institute of Energy Research)
Tel: +82-42-860-3476, Fax: +82-42-860-3133
E-mail: byjang@kier.re.kr

Journal of Korea Foundry Society
2013. Vol. 33 No. 2, pp. 069-074
<http://dx.doi.org/10.7777/jkfs.2013.33.2.069>
ISSN 1598-706X

© Korea Foundry Society, All rights reserved.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

리콘 용고 시 고액 계면에서 발생하는 잠열이 실리콘과 고체-고체간 전도를 통해 제거되어야 하며, 큰 결정립을 가지기 위해서는 결정성장 방향이 리본이 성장하는 방향과 동일하게 제어되어야 한다[7,8].

따라서 수직성장법을 통해 제조할 수 있는 웨이퍼의 큰 결정립과, 수평성장법의 빠른 성장 속도를 가질 수 있는 새로운 리본 성장 기술을 개발하여, 공정에 대한 기초연구를 진행하였다. 본 공정의 기초연구를 통해 용융된 실리콘이 웨이퍼를 형성하면서 잠열 제거를 위해 접한 다공성 흑연의 기공에 침투하여 결과적으로 흑연과 강하게 접합되어 더 이상 공정이 진행될 수 없다는 것을 알게 되었다. 이를 해결하기 위해, 본 연구에서는 웨이퍼의 형상이 제조되는 부분에 BN 슬러리를 코팅하였다. 이와 같은 BN 코팅은 용융된 실리콘을 도가니 소재인 다공성 흑연과 격리시키는 역할을 한다. 만약 BN 코팅이 없다면, 용융된 실리콘이 고화되면서 흑연표면의 기공에 침입시 흑연과 기판의 분리가 불가능하게 될 것이다. 따라서, 10 μm 두께를 갖는 BN을 실리콘 용탕과 접촉하는 모든 면에 코팅하였다. 뿐만 아니라, BN 코팅은 실리콘의 젖음성을 향상시켜 웨이퍼 형상유지가 보다 용이하도록 한다. 액상 실리콘은 일반 금속과 달리 매우 높은 표면장력을 가지고 있어, 기판과 같이 평판형상을 유지시키는 것이 매우 어렵다. 따라서, 접촉면과의 젖음성은 매우 매우 중요한 역할을 한다. 결국, 실리콘 용탕이 BN 코팅층에 잘 젖음으로서, 제조부의 모든 고화시 균일한 형상을 유지하게 되는 것이다[9,10]. 이와 같은 기능들에도 불구하고, BN 코팅은 공정 중 추가적인 결함을 발생시킬 수 있으며, 이는 BN 자체의 오염과 BN 슬러리 내부에 존재하는 다른 오염물질이 될 것이다. 제조된 실리콘 웨이퍼 표면에 오염된 BN 파우더는 단순한 브러싱을 통해 대부분 제거되었다. 하지만, 본 공정의 기초연구를 수행한 결과, BN 자체오염뿐만 아니라 추가적인 오염이 발생한 것을 알 수 있었으며, 이 오염물질은 위에서 언급한 브러싱으로는 제거되지 않았다. 따라서, 본 논문에는 제조된 실리콘 웨이퍼에 존재하는 이 오염물에 대한 구체적인 규명과 제거공정 결과를 정리하였다.

2. 실험 방법

실리콘 웨이퍼를 제조하기 위해 본 연구에서 개발된 직접제조 장치는 Fig. 1에 나타내었다. 직접제조 장치의 구성은 실리콘 원료의 투입과 용융된 실리콘에 직접적으로 가스 가압을 해줄 수 있는 원료 주입부, 실리콘을 용융시키는 용융부, 실리콘 웨이퍼가 제조되는 제조부, 그리고 실리콘 웨이퍼의 연속적인 제조를 위한 이송부로 나눌 수 있다. 또한 용융부 및 제조부는 1.85 g/cm³의 밀도값을 가지는 다공성 흑연재질로 되어 있으며, 용융된 실리콘이 다공성 흑연의 기공에 침투하는 것을 방지하고 실리콘의 젖음성을 향상시키기 위해 용융부 및 제조부 표면에 BN 슬러리를 코팅하였다.

실리콘 웨이퍼를 제조하기 위한 공정 흐름도는 Fig. 2에 나

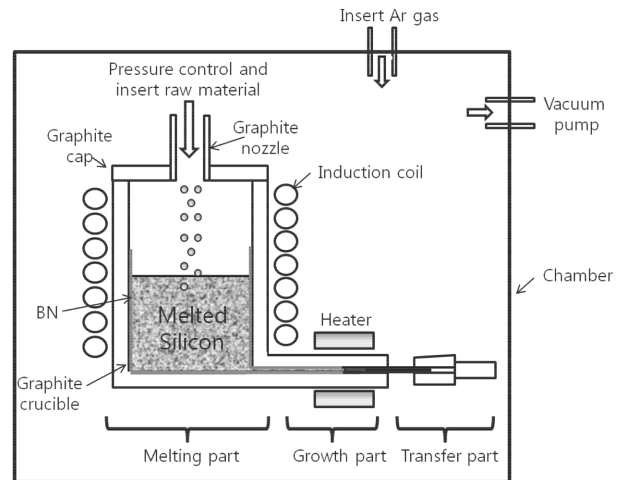


Fig. 1. Schematic diagram of silicon wafer growth system.

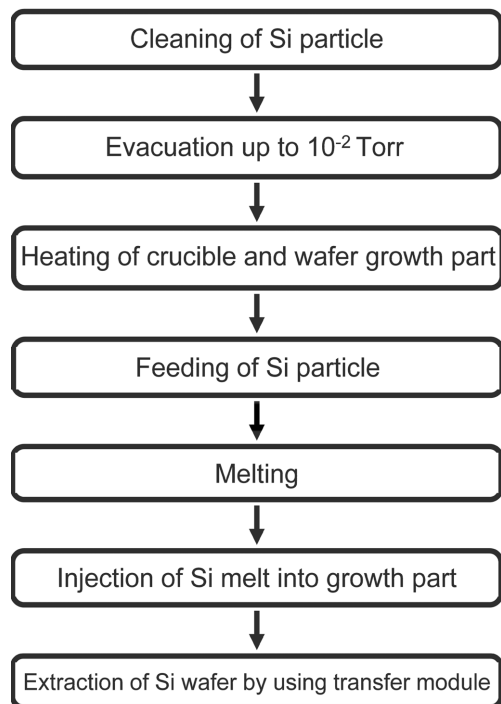


Fig. 2. Flow chart of silicon wafer growth.

타내었다. 최초 표면의 흡착된 불순물을 제거하기 위해 실리콘을 세척한 후 원료 주입부에 잠입시킨다. 챔버에 존재하는 흡착 불순물과 산소를 제거하기 위해 진공 분위기를 10⁻² Torr까지 유지한 후 챔버 내부에 Ar 가스를 1~5 slm(L/min)으로 주입한다. 또한 실리콘을 용융시키기 위한 용융부는 전자기 유도 용융을 사용하여 298 K/min의 승온속도로 1723 K까지 가열시켜주며, 웨이퍼가 제조되는 제조부 가열은 저항방식을 사용하여 1873 K(설정온도기준)까지 가열 한다. 실제 제조부 온도는 이보다 낮을 것으로 여겨진다. 용융부 및 제조부가 완전히 가열되

면 원료 주입부를 통해 용융부로 실리콘을 채운다. 용융부 내 실리콘이 완전히 용융되면 원료 주입부로 Ar 가스를 주입하여 780 Torr까지 가압하게 되며, 용융부 내부의 압력상승에 의해 용융된 실리콘은 성형부로 토출하게 된다. 제조부 내 토출된 실리콘은 제조부 끝 단에서 고-액 계면을 형성하게 되고 이송부의 더미바와 결합하게 된다. 최종적으로 이송부가 이동하며 제조부 끝 단에서 연속적으로 용융된 실리콘이 고-액 계면을 형성하면서 웨이퍼로 제조된다.

제조된 리본형 웨이퍼는 OM (BX60MF, Olympus, Japan), FE-SEM (S-4800, HITACHI, Japan) 및 EDX (Energy Dispersive X-ray Spectroscopy)를 이용하여 단면의 미세구조 및 불순물을 관찰하였고, XRD (DMAX-2500, RIGAKU, Japan) 로 표면의 물성을 분석하였다.

3. 실험 결과 및 고찰

3.1 실리콘 웨이퍼 특성

Fig. 3은 본 연구에서 개발된 공정을 통해 제조된 실리콘 웨이퍼의 (a) 외형 및 (b) 단면 사진을 나타낸 것이다. 외형 사진의 경우, 제조된 실리콘 웨이퍼 표면의 BN을 브러싱 공정을 통해 제거한 후 모서리를 폴리싱한 사진이다. 단면 사진의 경우, 웨이퍼의 중심에서 절단하여 절단면을 폴리싱 한 후 측정된 광학현미경 사진이다. 그림 (a)에서 보이는 바와 같이, 본 공정을 통해 제조된 웨이퍼는 156 × 156 mm의 크기를 가지고 있었으며, 눈으로 확인할 수 있는 기공이나 크랙 등은 확인되지 않았다. 일반적으로, 실리콘은 고화되면서 부피팽창을 하고, 이러한 부피팽창은 웨이퍼 표면의 거칠기를 증가시키는 원인으로 작용한다. 또한, 불 균일한 부피팽창은 공정 중 크랙 등 웨이퍼 파손의 원인이 되기도 한다. 하지만, 그림에서 보이는 바와 같이 웨이퍼 표면은 대부분 균일한 형태를 나타내었다. 이와 함께, 그림의 좌측에 일부 덴드라이트 구조가 관찰되었으며, 이는 용융부에서 거리가 먼 쪽에서 부분적으로 급냉이 발생한 것에 기인한다. 하지만, 이와 같은 초기 덴드라이트는 실리콘의 고화가 평형상태에 다다를 경우 발생하지 않는 초기현상이므로 최종 웨이퍼의 품질에는 영향을 미치지 않는다. 절단된 웨이퍼의 단면의 높이 측정을 통해, 본 공정에서 제조된 웨이퍼는

약 300 μm 의 두께를 가지고 있었다는 것을 알 수 있었다. 그림에서 보이는 바와 같이 웨이퍼 두께는 대체적으로 균일하였으며, 웨이퍼 전체에 대한 두께 오차는 20 μm 이었다. 결론적으로, 본 공정을 통해 156 × 156 mm 크기와 300 μm 의 두께를 갖는 양질의 웨이퍼를 제조할 수 있었다.

3.2 실리콘 웨이퍼의 오염

하지만, 위의 Fig. 3의 표면에서 브러싱 공정을 수행했음에도 불구하고 표면 오염물이 관찰되었으며, 이에 대한 자세한 연구를 수행하였다. Fig. 4는 제조된 실리콘 웨이퍼 (a) 단면 OM 이미지, (b) 확대된 불순물의 SEM 이미지, (c) 불순물에 대한 EDX 분석결과, 그리고 (d) 동일 웨이퍼의 XRD 패턴을 나타낸 것들이다. Fig. 4(a)에 보이는 바와 같이, 웨이퍼 표면에서 집중적으로 불순물이 관찰된 것을 볼 수 있으며, 웨이퍼 내부에도 부분적으로 분포되어 있는 불순물이 관찰되었다. 이들은 실리콘 용탕과 제조부의 BN 사이의 반응으로 생성된 오염물로 판단된다. Fig. 4(b)는 웨이퍼 표면에 가까이 위치한 웨이퍼 내부에서 관찰된 불순물 부분을 확대하여 측정된 것이며, 그림에서 보이는 바와 같이 다각형의 입자들이 관찰되었으며, 대부분 주상형태를 나타내고 있었다. 그림에 보이는 사각형 부분에 대한 Point-EDX 측정결과를 Fig. 4(c)에 나타내었다. 실리콘 웨이퍼를 제조하기 위해 기본소재로 사용된 실리콘(Si) 48 at% 이외에 탄소(C) 45 at%와 소량의 산소(O) 7 at% 성분들이 관찰되었다. 산소의 경우, 실리콘 시편의 자연산화막 수준이므로, SiO₂ 오염물로 여겨지지 않는다. 반면, 탄소는 상대적으로 많은 양으로 존재하고 있다. 제시된 탄소량은 기판내에 존재하는 절대량은 아니지만, 그림에서 보이는 불순물 외부의 측정결과와 비교할 때, 이 불순물이 다량의 탄소를 포함하고 있다는 점은 부인할 수 없다. 이와 같은 탄소는 일차적으로 제조부인 흑연에서 침투할 가능성이 있으나, 본 연구에서는 제조부 뿐만 아니라 용융부에도 BN 코팅을 수행하였으므로, 흑연으로부터의 직접적인 오염은 아닌 것으로 판단된다. 따라서, 이 탄소 오염물은 BN으로부터 발생한 것으로 추측된다. 이 불순물을 보다 자세히 규명하기 위하여 XRD 분석을 진행하였다(Fig. 4(d)). 본 XRD 분석은 표면의 오염물만을 관찰하기 위해, Theta = 0.3° 로 고정하고 2Theta를 변화시키면서 측정된 결과이다. 결과 패턴에는 웨이퍼 표면에 형성된 BN 코팅에 의해 웨이퍼 내부까지 X-ray가 투과되지 않았기 때문에 실리콘에 해당하는 피크는 관찰되지 않았으며, BN 및 SiC에 해당하는 피크들만이 관찰되었다. 따라서, 본 공정에서 발생한 오염은 탄소가 아닌 SiC로 판명되었으며, SiC는 다각형의 긴 기둥모양을 이루는 주상의 미세구조를 갖는다고 알려져 있다[11]. 이와 같은 SiC 불순물은 태양전지로 적용될 경우, 광전변환효율 저하의 중요한 원인을 제공할 수 있다. 따라서, 본 연구에서는 SiC 오염을 제거하기 위해, 그 오염원에 대한 연구를 진행하였다. 일반적으로 SiC는 약 2073 K 이상의 고온에서 합성되는 것으로 알려져 있으나[12], 본 공정에는 그 보다 낮은 온도에서 형

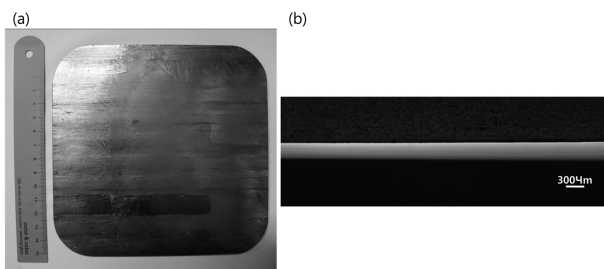


Fig. 3. (a) Surface photo image and (b) cross-sectional OM image of as-grown silicon wafer.

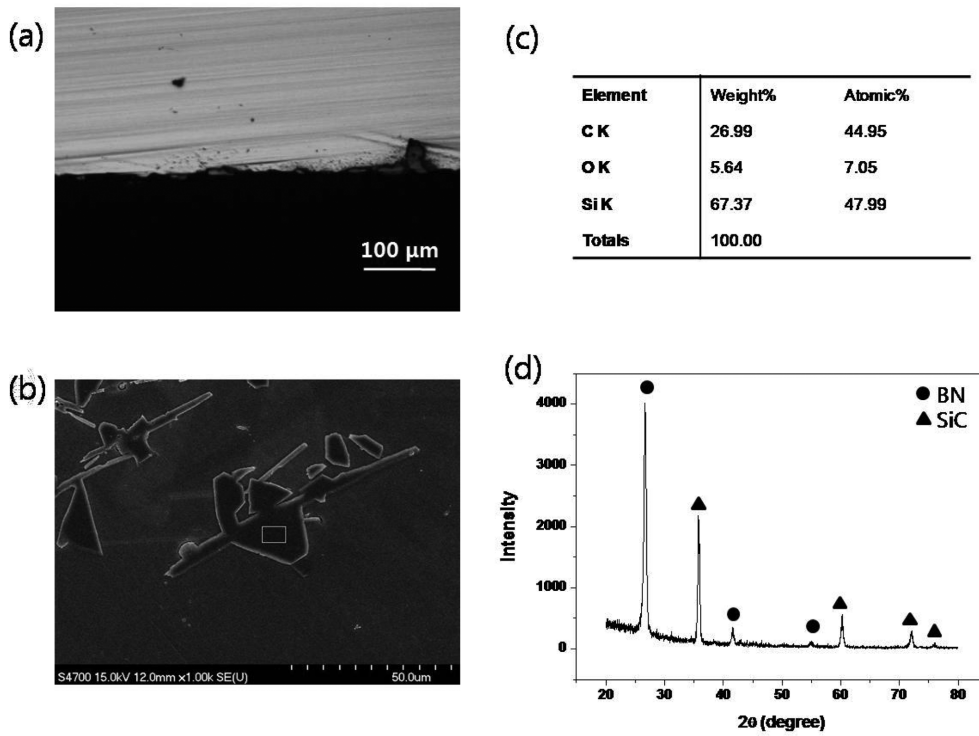


Fig. 4. (a) Cross-sectional OM image of as-grown silicon wafer, (b) SEM image and (c) EDX analysis of the observed impurity in wafer and (d) XRD pattern of as-grown silicon wafer.

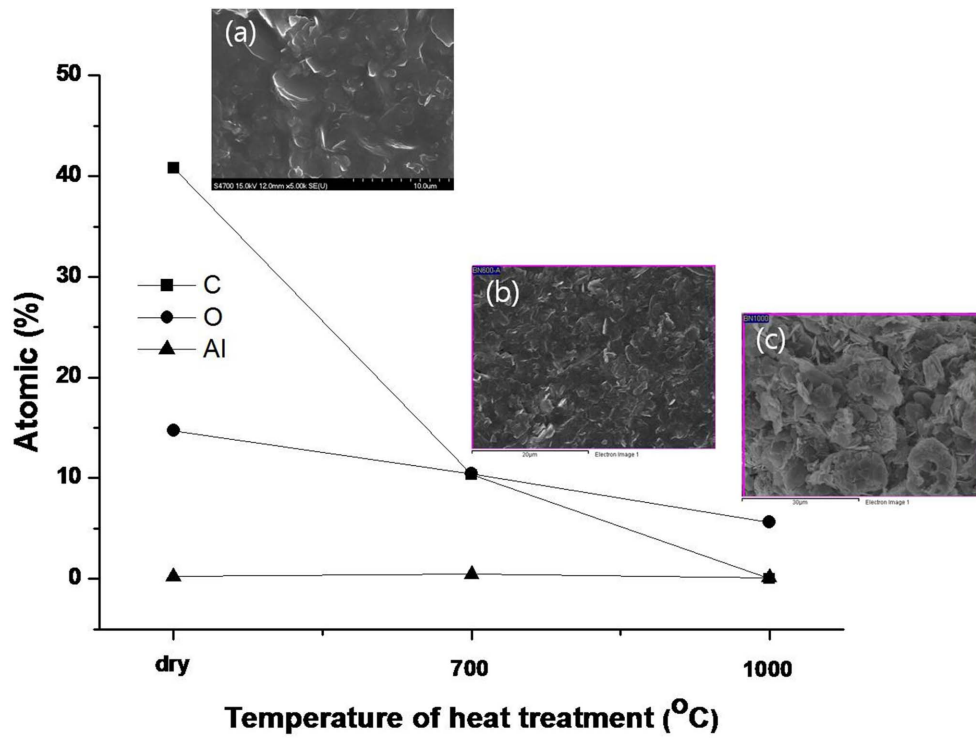


Fig. 5. Atomic ratios of carbon, oxygen and aluminum of boron nitride slurry (a) dried, heated at (b) 973 K and (c) 1273 K (SEM images shows dried or heated boron nitride).

성되었다. 이에 대한 추가적인 연구가 필요하지만, 이는 제조부의 흑연에서 발생한 무기탄소가 아닌, BN내부에 존재하는 유기탄소가 보다 낮은 온도에서 실리콘과 반응한 것으로 추측된다. 결론적으로, 본 공정에서 표면오염은 BN 및 SiC가 대부분인 것으로 판명되었으며, 이는 모두 BN 슬러리로부터 발생한 것들로 추측된다. 특히, SiC 형성원인인 탄소의 근원을 찾기 위해 BN의 분석을 수행하였다.

Fig. 5는 본 공정에 사용된 BN 슬러리를 (a) 건조한 후, (b) 973 K, 그리고 (c) 1273 K에서 열처리한 후 측정된 EDX 분석결과 및 각각의 SEM 이미지를 나타낸 것들이다. 비록, EDX 결과가 BN내부의 절대적인 성분비를 나타내지는 못하지만, 본 분석결과를 통해 열처리에 따른 불순물 함유량의 경향성 파악은 가능하였다. 건조는 대기 중에서 373 K의 온도로 20 min 동안 진행하였으며, 열처리는 튜브 퍼니스를 이용하여 Ar 분위기에서 278 K/min의 가열속도로 각각 973 K과 1273 K 까지 올린 후 20 min 동안 유지, 서냉 시켰다. 그래프에서 보이는 바와 같이, B 및 N을 제외하고 탄소, 산소 및 알루미늄이 관찰되었다. 건조만을 했을 경우, 40 at%의 탄소가 존재하는 것을 확인할 수 있으며, 산소 15 at% 및 알루미늄 1 at%가 존재하였다. 따라서, 위에서 언급한 SiC를 형성하는 탄소는 BN 슬러리로부터 나온 것으로 판명되었으며, 확인 결과 슬러리에 포함된 바인더에 기인한 것으로 판명되었다. 이러한 탄소는 대부분 유기탄소로 존재하며, 이 유기탄소가 상대적으로 낮은 온도에서 실리콘 용탕과 반응하여 SiC를 형성하는 것으로 확인되었다. 따라서, 본 공정에서 이러한 탄소원인을 제거하기 위해서는 건조공정으로는 부족한 것을 알 수 있었으며, 이를 위해 BN 슬러리 내 바인더를 열처리를 통해 제거하고자 하였다. 그림 (b) 및 (c)에 보이는 바와 같이 BN 슬러리를 건조한 후 973 K 및 1273 K에서 열처리하여 분석을 수행하였다. 열처리 온도가 증가할수록 탄소와 산소의 양이 감소하였으며, 특히 탄소의 양은 급격히 감소하여 1273 K의 경우 거의 관찰되지 않았다. 산소의 경우 약간의 감소하는 경향성을 보였으나 큰 차이는 보이지 않았다. 주목할 것은 비록 소량이지만 알루미늄이 지속적으로 관찰되었으며, 이는 태양전지로 적용 시 전지효율을 감소시키는 원인으로 작용하여 필히 제거해야 한다. 알루미늄 오염의 제거연구는 추 후 진행될 예정이며, 이에 대해 곧 발표될 것이다. SEM 이미지들에서도 이러한 경향성은 나타나고 있다. 건조한 시편의 경우, 파우더들 사이에 유기물로 추측되는 것들이 관찰되었으나, 열처리 온도가 증가됨에 따라, 파우더의 형태가 뚜렷해 지는 것을 알 수 있었다. 결론적으로, 제조된 실리콘 웨이퍼의 SiC 오염원인 탄소는 BN 슬러리에서 공급되는 것을 확인하였으며, 이를 제거하기 위해서는 BN 슬러리의 최소 1273 K의 열처리가 필요하다는 것을 알 수 있었다. 본 연구에서는 실리콘을 용융하기 위해 1273 K 이상으로 용융부 및 제조부를 가열하지만, 이러한 공정은 BN내의 탄소를 완벽하게 제거하기에는 부족하였다. 따라서, BN내에 잔존하는 탄소를 완벽하게 제거하기 위해, 실리콘의 용융공정 전에

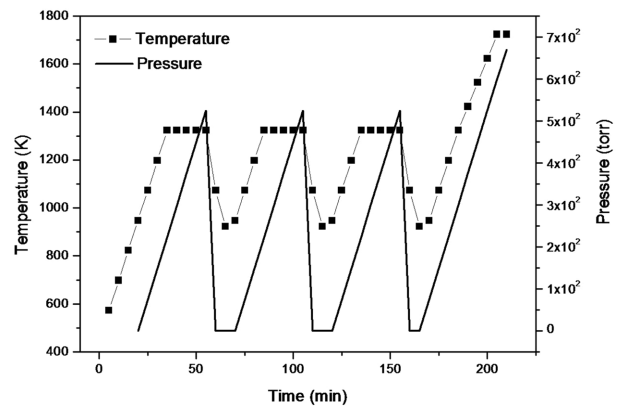


Fig. 6. Working temperature and pressure profile of additional flushing process.

아르곤 플라싱(Flushing)공정을 추가 수행하였으며, 자세한 공정에 대한 설명은 다음과 같다.

Fig. 6은 웨이퍼 제조 전 용융부의 열처리 공정시간에 따른 온도와 공정압력을 나타낸 것이다. 초기 1323 K까지 298 K/min 승온속도로 온도를 상승시켰으며, 동시에 5 slm의 Ar 가스를 도가니 내부에 불어주었다. BN으로부터 유기탄소가 충분히 휘발되도록 20 min 동안 온도를 유지한 후, 재 진공분위기를 형성하여 휘발된 유기탄소를 제조부 외부로 제거하였다. 진공 형성 중 온도가 급격히 떨어지는 구간은 유도가열 중 발생할 수 있는 코일부근의 아크를 방지하기 위해서 인가전류를 차단했기 때문이다. 이와 같은 BN의 바인더 내 탄소를 제거하기 위한 플라싱 공정을 총 3회 반복 진행한 후, 동일한 승온속도로 1273 K 까지 온도를 상승시켜 실리콘을 용융시킨 후 실리콘 웨이퍼를 제조하였다. 이와 같은 플라싱 공정 추가로 인해, 제조된 실리콘 웨이퍼 내에 SiC가 형성되지 않을 것으로 예측되었다.

Fig. 7은 BN내부에 존재하는 탄소를 제거하기 위한 열처리 공정 과정을 거친 후 제조된 웨이퍼의 (a) 단면 OM 이미지 및 (b) XRD 패턴을 나타낸 것들이다. Fig. 7(a)를 보면 Fig. 4(a)와 비교해서 웨이퍼 상부 및 하부에서 관찰할 수 있는 SiC는 거의 없었으며, 웨이퍼 내부에도 거의 존재하지 않았다. 광학현미경을 통해 관찰할 수 없는 SiC가 있는지 확인하기 위해서 XRD 분석을 진행하였고, Fig. 7(b)에 나타내었다. 표면의 오염물만을 관찰하기 위해 Fig. 4(d)와 동일하게 $\Theta = 0.3^\circ$ 로 고정하고 2Θ 를 변화시키면서 측정하였다. 결과 패턴에서 실리콘에 해당하는 피크는 4(d)와 동일하게 관찰되지 않았으며, BN에 해당하는 피크만이 관찰되었다. 여기서 주목할 점은 SiC 피크가 관찰되지 않았다는 것이다. 즉, 탄소오염원인 BN 코팅 내 바인더를 열처리 과정을 통해 제거함으로써 유기탄소가 발생하지 않았고, SiC가 형성되지 않았음을 알 수 있다. 결과적으로 BN 슬러리 내 존재하는 바인더는 다량의 유기탄소를 함유하고 있으며, 실리콘 용탕과 반응하여 SiC를 형성하기 때문에 BN 코팅 후 실리콘 용융 이전에 추가적인 열처리 과정을 통해서 바인더를 제거하여 유기탄소의 오염을 방지

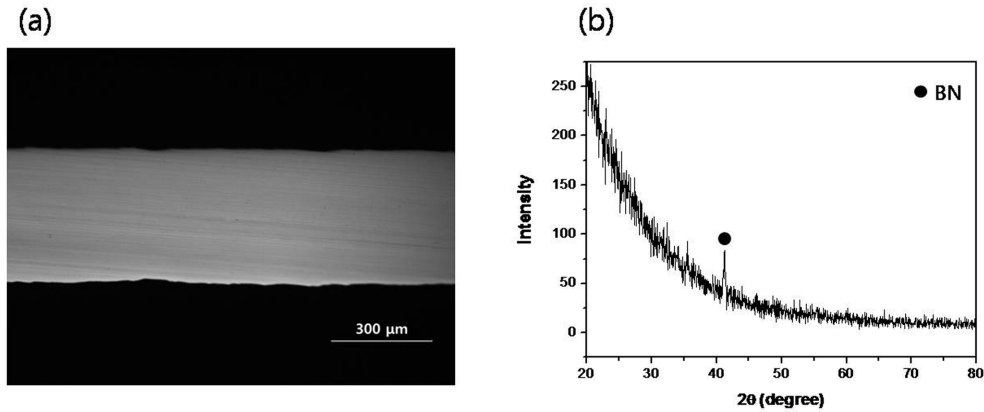


Fig. 7. (a) Cross-sectional OM image and (b) XRD pattern of silicon wafer grown with additional flushing process.

하는 것이 중요하다.

4. 결 론

본 연구에서는 리본 성장 기술 중 큰 결정립과 빠른 성장 속도를 위한 새로운 리본 기술을 개발하였고, 용융된 실리콘과 다공성 흑연의 격리와 실리콘의 젖음성을 향상시키기 위해 BN 코팅을 진행하여 실리콘 웨이퍼를 제조하기 위한 기초연구를 진행하였다. 그 결과 제조된 웨이퍼 내 존재하는 오염물을 확인할 수 있었고, 이 오염물에 대한 구체적인 규명과 제거를 위한 연구 결과를 정리하였다. 단면의 SEM 분석 결과 웨이퍼 상부 및 하부에 다량의 불순물을 관찰하였고, 불순물에 대한 EDX 및 XRD 분석을 통해 주상의 미세구조를 갖는 SiC로 존재하는 것을 알 수 있었다. SiC 생성 원인을 규명하기 위해 BN 슬러리에 대해 약 373 K에서 건조만을 진행한 결과 BN 내 다량의 탄소가 함유된 것을 관찰 할 수 있었다. 따라서, 웨이퍼 내 SiC 형성 원인은 BN 내 존재하는 탄소로부터 기인하는 것으로 판명되었다. 이와 같은 BN내 탄소는 약 1273 K에서 추가 열처리 공정을 거쳐야지만 존재하지 않는 것을 확인할 수 있었다. 총 3회에 걸친 BN 내 유기탄소 제거의 공정을 진행한 결과 제조된 웨이퍼 상부 및 하부에서 SiC 가 관찰되지 않은 것을 확인 할 수 있었다. 이러한 결과들로부터, BN 코팅으로 인해 발생된 SiC 불순물을 제거한 156 × 156 × 0.3t mm의 실리콘 웨이퍼를 성공적으로 제조할 수 있었다. 추후 본 공정에서 제조된 웨이퍼를 이용한 태양전지 제조연구를 수행할 계획이며, 이러한 웨이퍼는 태양전지의 저가화에 중요한 역할을 할 것으로 기대된다.

감사의 글

본 연구는 2012년 지식경제부의 재원으로 한국에너지기술연구원(KETEP)의 신재생 에너지 기술개발 사업의 지원을 받아 수행한 연구과제입니다(No. 20103020010060).

참고문헌

- [1] Kim BG, Lim JY, Chu H, Oh BJ, Park JH, Lee JS, Jang BY, An YS and Lim DG, J. KIEEME, "Improving Efficiency of Low Cost EFG Ribbon Silicon Solar Cells by Using a SOD Method", **24** (2011) 240-244.
- [2] Lee JS and Kim KH, "Solar Cell Engineering", Greenpress, seoul (2007) 2-18.
- [3] Jang BY, Kim JS and Ahn YS, J. Ceram. Soc., "Low-cost Silicon Technologies for Photovoltaics" **13** (2008) 41-42.
- [4] Schönecker A, Laas LJ, Gutjahr A and Wyers GP, Workshop on Crystalline Silicon Solar cell Materials and Proceses, "Ribbon-Growth-on-Substrate: Status, Challenges and Promises of High Speed Silicon Wafer Manufacturing", **12** (2002) 7-14.
- [5] Ko SJ, Jang BY, Kim JS, Ahn YS and Nahm S, J. Korean Phys. Soc., "Horizontal Direct Growth of Polycrystalline Silicon Ribbon", **57** (2010) 97-102.
- [6] Mohammad SN, Sobhan MA and Qutubuddin S, Solid-State Electron., "THE INFLUENCE OF GRAIN BOUNDARIES ON THE PERFORMANCE EFFICIENCY OF POLYCRYSTALLINE GALLIUM ARSENIDE SOLAR CELLS", **32** (1989) 827-834.
- [7] Nakajima K and Usami N, "Crystal Growth of Si for Solar Cells", Springer, Sendai (2009) 97-119.
- [8] Hahn G and Schönecker A, J. Phys: Condens. Matter, "New crystalline silicon ribbon materials for photovoltaics", **16** (2004) R1615-R1648.
- [9] Lee GH and Lee ZH, J. Cryst. Growth, "Fabrication of polycrystalline Si wafer by vacuum casting and the effect of mold coating materials", **233** (2001) 45-51.
- [10] Cröll A, Lantzsch R, Kitanov S, Salk N, Szofran FR and Tegetmerier A, Cryst. Res. Technol., "Melt-crucible wetting behavior in semiconductor melt growth systems", **38** (2003) 669-675.
- [11] Ahn JP, Master Thesis, Inha University, "Effects of Boron and Carbon Addition on the Densification and Mechanical Property of Silicon Carbide", (2008) 33-38.
- [12] Sudarshan TS and Maximenko SI, Microelectron. Eng., "Bulk growth of single crystal silicon carbide", **83** (2006) 155-159.