저 가격형 UPS를 구성하기 위한 단상 부스트 컨버터의 고 역률 제어

Power Factor Correction of Single-phase Boost Converter for Low-cost Type UPS Configuration

박 종 찬^{*}·손 진 근[†] (Jong-Chan Park·Jin-Geun Shon)

Abstract -A novel AC to DC PWM converters with unity input power factor are proposed to overcome the above shortcoming. The main function of these converters is to shape the input line current to force it exactly in phase with the input AC voltage. Therefore, the input power factor can be improved to near unity and the input current harmonics can be eliminated. In this paper, half-bridge converter with two active switches and two diodes are utilized for low-cost type UPS configuration. By having only two semiconductors in the current path at any time, losses can be reduced over the conventional boost topology. Also, this converter provides controllable dc-link voltage, high power factor, and low cost type converter by simple power circuits. Simulation results show that the proposed half-bridge converter/inverter control technique can be applied to single-phase low-cost type UPS systems successfully.

Key Words : Half-bridge converter, Half-bridge inverter, Low-cost type UPS, PWM(pulse width modulation) converter, Unity power factor

1. 서 론

직류전원의 공급 장치로 사용되고 있는 AC/DC의 변환기 는 일반적으로 다이오드에 의한 브릿지 정류기가 많이 사용 된다. 이러한 회로의 구성에서는 전압 평활용 DC 커패시터 부착 방식의 다이오드 정류기를 주로 사용하게 된다. 그러 나 이러한 정류방식은 교류 입력전압의 피크치 부근에서만 입력 전류가 흐르기 때문에 전류의 파형이 펄스형태로 되면 서 입력 측에 낮은 역률과 함께 많은 고조파를 함유하게 된 다. 이 때문에 주변의 전원계통에 연결되어 있는 각종 전자 기기에는 전자기적 간섭(EMI)과 소음, 추가적인 열손실과 기기의 오동작을 초래하는 등 많은 악 영향을 끼치게 된다 [1-3].

이러한 영향에 따라 이미 미국이나 유럽연합 등 선진국에 서는 소 용량의 전원장치에 대하여 IEC1000-3-2 등의 고조 파 지침을 제정하여 규제관리기준으로 삼고 있는지 이미 오 랫동안 진행되고 있으며, 이와 관련된 연구가 지속적으로 진 행되어 다양한 형태의 컨버터가 날로 새롭게 제안되고 있다 [3-5].

본 논문에서는 이러한 컨버터의 일환으로 저 가격형의 단 상 UPS를 구성하기 위한 입력 역률보상 및 입력전류의 고

* 시니어회원 : 오산대학교 전기시스템제어과 교수·공박
* 교신저자, 정회원 : 가천대학교, 전기공학과 교수·공박
* E-mail : shon@gachon.ac.kr
접수일자 : 2013년 6월 28일
수정일자 : 2013년 8월 19일
최종완료 : 2013년 8월 21일

저 가격형 UPS를 구성하기 위한 단상 부스트 컨버터의 고 역률 제어

조파 저감을 위한 단상 AC/DC 부스트 컨버터의 새로운 방 식을 제안하였다. 전통적으로 사용되고 있는 기존의 부스트 컨버터에 대한 전력회로의 구성은 정류전력의 제어부에 대 하여 오직 한 개만의 제어 스위칭 소자만으로 PWM을 수행 할 수 있는 기법이 주류를 이루어 왔다. 그러나 이러한 방 법은 직렬 다이오드가 매 스위칭구간마다 전력호름의 통로 로 작용하여 전압강하에 기여하게 되어 전력의 손실증가와 함께 고전압/대전류의 스트레스를 견뎌야 하므로 스위칭 소 자의 신뢰성 유지에 문제점을 노출시키는 단점이 있었다 [5-6].

이러한 단점을 극복하기 위하여 기존 다이오드와의 동일 위치에 제어 스위치 네 개를 사용하여 PWM을 수행하는 풀 -브리지 형태의 컨버터를 채용하는 방식도 많이 사용된다. 이러한 풀-브리지 컨버터는 DC전압의 제어와 함께 입력단 의 전류를 정현과에 근접한 파형으로 만들면서도 고 역률제 어를 동시에 수행할 수 있는 장점이 있지만 이는 제어기의 구성이 복잡하고 가격이 비싸지며 4개의 스위칭 드라이브회 로와 보호회로 및 공백시간(deadtime)의 방지회로 등을 구 성해야한다는 문제점이 지적되고 있다[7].

따라서 본 논문에서는 이러한 두 방식의 단점을 극복하기 위하여 혼합형태의 저 가격형 하프-브리지 PWM 컨버터를 새롭게 구성하여 단상 UPS 인버터에 적용하고자 한다. 이 때의 하프-브리지 방식은 두 개의 다이오드와 두 개의 메인 스위치를 구성하여 부스트 컨버팅 기능과 고 역률 및 입력 전류제어를 동시에 수행하면서 특히 전압을 체배형으로 승 압(voltage-doubler)토록 하여 단상 UPS 전력회로와 연동토 록 한다. 이러한 토폴로지는 기존의 저 가격형 하프-브리지 컨버터에 커패시터의 분압에 의한 전압 체배를 통하여 UPS 의 인버터 구성시 저 가격형의 하프-브리지 인버터 구성을 용이하도록 하여 컨버터부에서 뿐만 아니라 인버터부에서도 스위칭 소자를 두 개를 줄일 수 있게 하여 가격과 신뢰성을 동시에 높일 수 있는 장점을 갖도록 하는 것이다. 이러한 회로 구성에 대하여 이론적인 가능성과 제어기법을 제시하 여 PSIM에 의한 모의실험을 통하여 입력 측의 단위 역률제 어와 고조파 전류저감 성능, 기타 제어특성 등의 타당성을 검토하기로 한다.

2. 기존의 부스트 컨버터의 동작과 특성고찰

그림 1과 그림 2는 다이오드 정류기가 포함된 단상 부스 트 컨버터의 전력회로 구성과 이의 회로에 대한 제어 블럭 다이어그램을 각각 나타낸 것이다. 교류전압은 다이오드 풀 -브릿지 정류기를 통하여 정류되고 주 스위칭소자인 IGBT, 인덕터 L_s, 그리고 직류 링크단 다이오드 D_s 등에 의하여 부스트 동작을 수행하게 되며 캐패시터 C 에 의하여 출력 리플 전압을 감소시키게 된다. IGBT의 스위칭 소자는 적정 한 듀티비 D의 가변에 의하여 PWM기능을 그림 2의 블록 다이어그램과 같은 형태로 제어된다. 즉 DC전압의 지령에 의한 전압제어기와 AC입력에 대한 정현과 전류 지령에 의 하여 전류제어기가 작동되면서 PWM에 의한 PFC(Power Factor Correction) 및 부스트 기능이 수행되게 된다.









그러나 이러한 스위칭 동작은 단지 한 개의 스위치 S₁ 만 으로 제어하기 때문에 스위칭 효율이 높을 수 있으나, DC 연계(link)부의 고전압 대전류의 스트레스를 견뎌야 하므로 내용량이 큰 역 저지 전압소자를 채용하여야 하며, 이 때문 에 메인 스위치는 용량이 커지게 되며 가격이 비싸지는 단 점을 갖게 된다. 또한 직렬 다이오드 D_s 가 매 스위칭마다 전력흐름의 통로로 작용하여 3개의 반도체 소자에 대한 전 압강하(정류단 다이오드 두 개 및 D_s)에 기여하게 되어 전 력손실의 증가를 초래하게 된다.

이러한 회로에 대한 입력 측에서의 전류 파형은 그림 3과 같이 크게 불연속전류모드(DCM) 및 연속전류모드(CCM)로 구분할 수 있다. 그림 3의 좌측 파형은 DCM 제어방식에 의 한 전압/전류 파형을 나타낸 것이다. DCM은 영 전류 시점 에서 스위칭하게 되므로 스위칭 손실을 최소화할 수 있는 장점 및 전류/전압의 검출 없이도 주 소자를 스위칭하게 되 면 입력전류의 피크 값이 입력전압을 추종하게 되어 전류의 평균값이 정현파 형태로 갖추어가도록 하게 된다. 그러나 이 방식은 높은 전류/전압 스트레스를 주 소자에 인가하게 되므로 대용량 급에는 적용이 힘들어 주로 소 용량 급에서 많이 사용하게 된다.



(a) 불연속전류모드(DCM) (b) 연속전류모드(CCM)



또한 그림 3의 우측파형은 CCM 제어방식의 입력 전압/ 전류 파형을 나타낸 것이다. 입력 전류와 전압을 검출하여 전류가 전압을 추종하도록 두 개의 제어루프를 구성해야 하 므로 제어가 까다로우며 추가적으로 전류센서가 필요함과 동시에 다이오드가 턴-오프할 때 발생하는 역 회복현상 때 문에 노이즈 및 효율저하의 문제점을 발생시키게 되므로 주 로 대용량 급에서 일부 사용되고 있는 실정이다.



그림 4 풀-브릿지 형태의 단상 부스트 컨버터 Fig. 4 The boost converter of full-bridge type.

이와 같이 그림 1과 같은 단상 부스트 컨버터의 단점을 극복하기 위하여 그림 4와 같이 스위칭소자 네 개를 사용하 여 PWM을 수행하는 풀-브리지 형태의 컨버터를 채용하여 사용하기도 한다. 이러한 풀-브리지 컨버터는 DC전압을 제 어하면서 입력단의 전류를 정현파에 근접한 파형으로 제어 하면서도 고 역률제어를 동시에 수행할 수 있는 장점이 있 지만 제어기의 구성이 복잡하고 스위치 및 드라이브 회로의 추가적 구성으로 가격이 비싸지게 되며 공백시간(deadtime) 의 문제 등을 처리해야 한다는 단점이 제기 되기 때문에 또 다른 간단한 회로의 구성을 필요로 하게 된다.

3. 저가형 하프-브릿지 컨버터의 구성과 제어

3.1 기존의 부스트형 하프-브릿지 컨버터

그림 1과 그림 4의 회로구성과 같이 고 역률 제어를 위한 AC/DC PWM 컨버터는 메인 스위치의 신뢰성 향상 및 가 격적 측면에서 유리한 회로라 할 수 없다. 이러한 단점을 극복하기 위한 수단으로 하프-브릿지 형태의 혼합형 컨버터 의 토폴로지가 그림 5와 같이 다양한 형태로 제시되고 있 다. 이러한 토폴로지는 DC 출력전압 및 고 역률제어가 가능 하면서 간단한 전력회로의 구성과 고효율이 가능하다는 장 점이 있다.



(a) The same ground reference circuit



(b) The different ground reference circuit

그림 5 하프-브릿지 컨버터의 구성

Fig. 5 Boost converter of half-bridge power circuit.

그림 6(a)~(d)의 회로 구성은 그림 5(a)와 같이 동일한 접지형태로 구성된 하프-브리지 컨버터에 대하여 모드 1 ~ 모드 4까지의 동작을 각각 나타낸 것이다.

모드 1: 전압이 정(+)의 반주기 동안에 *S*₁이 턴-온 된다. 인덕터의 전류는 *S*₁과 *S*₂의 역병렬 다이오드 *D*₄를 통하여 흐르게 되며 자기(magnetic)에너지를 인덕터에 저장하게 된 다. *D*₁과 *D*₂는 역바이어스가 되며 *C*의 에너지를 부하에 공 급하게 되며 이의 관계는 식 (1)과 같다.

$$V_s - L_s \frac{di_s}{dt} = 0 \tag{1}$$

모드 2: 전압이 정(+)의 반주기 동안에 *S*₁이 턴-오프 되면 서 인덕터에 저장되었던 에너지와 교류 입력전압이 *D*,과 *C*, 부하 및 S₂의 역병렬 다이오드를 통하여 전원으로 전류가 흐르게 된다. 이때의 전압 방정식은 식(2)와 같다.

$$V_s + L_s \frac{di_s}{dt} - V_{DC} = 0 \tag{2}$$

모드 3: 전압이 부(-)의 반주기 동안에 S₂가 턴-온 된다. 인 덕터의 전류는 S₂와 S₁의 역병렬 다이오드를 통하여 흐르게 되며 자기 에너지를 인덕터에 저장하게 된다. 다시 D₁과 D₂

는 역바이어스가 되며 *C*의 에너지를 부하에 공급하게 된다. 모드 4: 전압이 부(-)의 반주기 동안에 *S*₂가 턴-오프 되면 서 인덕터에 저장되었던 에너지와 교류 입력전압이 *D*₂와 *C*, 부하 및 *S*₁의 역병렬 다이오드를 통하여 전원으로 리턴되면 서 전류가 흐르게 된다. 이때의 전압 방정식은 식(2)와 같다.



그림 6 동일 접지 하프-브릿지 컨버터의 동작모드 Fig. 6 Operation Mode with the same ground half-bridge converter.





그림 7은 그림 6과 같이 동일한 접지형태의 컨버터가 아니라 두 개 스위치의 접지가 다른 그림 5(b)의 토폴로지에 대한 동작모드를 각각 나타낸 그림이다. Mode 1에서는 전

압이 정(+)의 반주기 동안에 S_1 이 턴-온 되면서 D_1 이 도통 하여 인덕터에 자기 에너지를 축적한다. Mode 2에서는 Mode 1에서 축적된 에너지와 공급된 전압이 더해져서 S_2 의 역병렬 다이오드와 D_1 이 도통하게 된다. Mode 3에서는 전 압이 부(-)의 반주기 동안에 S_2 가 턴-온 된다. 인덕터의 전 류는 S_2 와 D_2 를 통하여 흐르게 되며 자기 에너지를 저장하 게 된다. Mode 4에서는 Mode 3에서 축적된 에너지와 공급 된 전압이 더해져서 D_2 와 부하 및 S_1 의 역병렬 다이오드를 통하여 전류가 흐르게 된다.

3.2 제안된 전압체배형 하프-브릿지 컨버터

본 논문에서는 가격이 낮고 회로가 복잡하지 않으면서도 스위칭 소자를 신뢰성 있게 구성할 수 있는 전압체배형 하 프-브릿지 컨버터에 대한 DC전압 제어 및 고 역률/전류제 어를 수행하고자 한다. 이의 컨버터는 그림 8과 같은 저 가 격형 단상 무정전전원장치를 구성하기 위하여 제어된다. 그 림 8과 같이 저 가격형으로 시스템을 구성하고자 할 때는 UPS 인버터에서 하프-브릿지 회로를 사용하여 소자의 개수 를 줄이게 되며 이때의 전압사용은 DC링크 전압의 1/2만을 사용하기 때문에 AC/DC 컨버터부에서 전압의 승압이 이루 어져야 하며, 이를 위하여 그림 9와 같은 소자의 갯 수가 적 은 하프-브릿지 형태의 저 가격형 전압체배형의 컨버터를 채용하여 DC전압제어와 함께 고 역률 제어 및 입력전류의 고조파 저감을 제어할 수 있다.





Fig. 8 Circuit schematic of Low-cost type 1-phase UPS.





Fig. 9 Circuit schematic of voltage doubler half-bridge converter.

그림 9에 대한 동작 모드는 그림 5에서 표시한 회로구성 및 동작모드에 대한 설명과 유사하다. 즉 입력전압 V_S 가 정 (+)의 반주기 동안에 D_1 과 S_1 을 동시에 도통시켜 인덕터에 자기에너지를 축적시킨 후 S_1 을 턴-오프시켜 전원과 축적된 에너지에 의해 승압된 전압을 D_a 를 통하여 C_a 에 저장시키 게 된다. 또한 입력전압 V_S 가 정(-)의 반주기 동안에 S_2 와 D_2 를 동시에 도통시켜 인덕터에 자기에너지를 축적시킨 후 S_2 를 턴-오프시켜 전원과 축적된 에너지에 의해 승압된 전 압을 D_b 를 통하여 C_b 에 저장시키게 하며 이러한 체배형 전 압으로 단상 UPS의 하프-브릿지 인버터와 연계시켜 시스템 을 구성하게 된다.

4. 모의실험 및 결과 고찰

저 가격형 단상 UPS를 구성하기 위한 고 역률 PWM 컨 버터의 토폴로지를 그림 9와 같이 구성하여 그 제어특성을 모의실험을 통하여 고찰하여 보았다. 이러한 컨버터는 2개 의 다이오드와 2개의 IGBT소자로 구성된 하프-브릿지 컨버 터의 형태를 가지게 하면서, 추가로 D_a 와 D_b 의 다이오드와 두 개의 커패시터를 부착하여 전파 브릿지 다이오드 정류기 보다 2배 높은 DC 전압을 얻을 수 있도록 전압체배형 컨버 터를 구성하여 전압제어 및 입력 역률제어가 가능하도록 모 의실험을 수행하였다. 이때의 컨버터 주요 사양은 표 1과 같다.

| 표 | 1 | 단상 PWM 컨버터의 사양 | |
|-------|---|--|--|
| Table | 1 | Specification of single phase PWM converter. | |

| 정격 용량 | 5 [kW] |
|-------------|-----------------------|
| 정격 입력전압 | 220 [Vac] |
| 정격 출력전압 | 700 [Vdc] |
| 입력 역률 | 0.99 (전부하시) |
| 입력 전류 고조파 | 5% 이하 (전부하시) |
| 스위칭 주파수 | 15 [kHz] |
| DC-Link 콘덴서 | 450V 2200[uF] x 2개 직렬 |

그림 10은 저 가격형 단상 UPS에 대한 하프-브리지 PWM 컨버터의 DC전압 제어 및 고조파 저감의 고 역률과 전류제어를 수행하기 위한 제어 블럭도를 나타낸 것이다. V_{DC}전압제어기의 오차 보상기 제어결과와 입력측 PLL의 조합에 의하여 입력전류 지령(I_a^*)을 생성하고 이의 피드백 전류를 비교하여 PI제어를 수행한 후 PWM을 스위칭 하도 록 제어 블럭을 구성하였다.



- 그림 10 전압 체배형 하프-브릿지 컨버터 제어 블럭도
- Fig. 10 Control diagram of voltage doubler half-bridge converter.

그림 11은 하프-브리지 PWM 컨버터에 대한 모의실험의 결과파형을 나타낸 것이다. 이의 파형은 700[V_{DC}]의 전압 지령에 대하여 【출력 DC전압, 가변부하에 따른 DC 부하전 류, 정현파 입력전압, 제어된 정현파 입력전류】파형을 각각 나타낸 것으로 만족할 만한 제어 결과를 얻을 수 있었다. 그림 12는 그림 13은 입력단 인덕터를 1.5[mH]로 선정하여 그림 11과 동일한 컨버터의 조건에서 제어된 가변 입력전류 의 파형을 FFT한 결과를 각각 나타낸 것이다. 3차 고조파 성분이 약간 나타났으나 거의 모든 고조파가 제거되고 단위 역률로 제어되고 있음을 확인할 수 있다.



그림 11 전압 체배형 하프-브릿지 컨버터의 출력파형

Fig. 11 Ouput Waveform of voltage doubler half-bridge converter.





Fig. 12 Input current and FFT of proposed converter.

또한 그림 13은 하프-브리지 전압체배형 컨버터에 대한 모의실험의 결과파형을 나타낸 것이다. 이의 파형은 그림 11과 동일조건에서 【가변부하에 따른 DC 부하전류, A 커 패시터의 분압 전압, B 커패시터의 분압 전압, B 커패시터

저 가격형 UPS를 구성하기 위한 단상 부스트 컨버터의 고 역률 제어

의 충방전 전류, 제어된 정현파 입력전류】파형을 각각 나타 낸 것으로 만족할 만 한 제어 결과를 얻을 수 있었다.

그림 14는 UPS를 구성하기 위한 제안된 하프-브리지 컨 버터 및 하프-브리지 인버터의 파형을 각각 나타낸 것이다. 이의 파형은 그림 11과 유사조건에서 부하가변에 따라 【단 상 하프-브리지 인버터의 출력전류 파형, DC 연계부의 입출 력 전류, 역률제어를 위한 교류 입력전류의 지령치, 추종치 (Real), DC Bus부 전압】을 각각 나타낸 파형으로 모든 파 형에 대하여 만족할 만 한 제어 결과를 얻을 수 있었다.



그림 13 제안된 컨버터의 전압 체배와 전류파형

Fig. 13 Voltage doubler and input current waveform of proposed converter.



그림 14 제안된 컨버터 및 인버터의 전압 및 전류파형 Fig. 14 Voltage and input current waveform of proposed converter and inverter.

6.결론

본 논문에서는 단상 UPS를 개발하고자 할 때 가격이 낮 고 회로가 복잡하지 않으면서도 스위칭 소자를 신뢰성 있게 구성하기 위한 하프-브릿지 형태의 PWM 컨버터를 제안하 였다. 스위칭 소자의 갯수를 줄여서 가격이 낮은 형태의 UPS를 구성하고자 할 때는 인버터와 컨버터에서 하프-브릿 지 회로를 선택하는 것이 우선 고려사항이다. 따라서 하프-브릿지 인버터를 사용하고자 할 때에는 DC연계부의 전압을 1/2로 분압을 하여야 하기 때문에 그 전 단계에서 그만큼의 승압이 필요하다.

따라서 본 논문에서는 AC/DC 컨버터부에서의 승압을 위 하여 전압 체배형 하프-브릿지 컨버터를 제안하고 이에 따 른 DC 전압제어 및 고 역률 제어, 그리고 입력전류의 고조 파 저감 기법을 모의실험 하였다. 제안된 회로에서의 모의실 험 결과는 목적하고자 하는 기능과 성능을 충분히 수행하였 다고 판단하였으며, 이의 결과에 따라 향후 개발하고자 하는 저가형 UPS의 제품개발에 적용할 수 있으리라 사료된다.

감사의 글

이 연구는 2013학년도 가천대학교 지원(GCU-2013-R244) 에 의한 결과임

참 고 문 헌

- International Standard IEC 1000–3–2, Electromagnetic compatibility (EMC), First Edition, 1995.
- [2] R. Martinez and P. N. Enjeti, "A high-performance single-phase rectifier with input power factor correction", IEEE Trans. on PE, vol. II, no. 2, pp. 311–317, 1996,
- [3] J. C. Salmom, "Circuit topologies for single-phase voltage-doubler boost rectifiers", IEEE Trans, on PE, vol. 6, pp. 521–529, 1993,
- [4] J. S. Lai, and F. Z. Peng, "Multilevel converters-a new breed of power converters", IEEE Trans., 1A-30, no.3, pp. 509–551,1996
- [5] F. A. Huliehel, F. C. Lee, and B. H. Cho, "small-signal modeling of single-phase Boost high power factor converter with constant frequency control," in IEEE Power Electronics Specialists Conf. Rec., pp. 475–482, Junr 1992.
- [6] R. B. Ridley, "Average small-signal analysis of the Boost power factor correction circuit," Virginia Power Electronics Specialists Centre Publication Series, vol. V, pp. 79–91, 1994.
- [7] 손진근 외 4명, "3차 고조파 주입에 의한 단상 PWM 컨버터의 고역률 제어", 조명·전기설비학회 논문지, 제 13권 3호, pp. 25-33, 1999.
- [8] F. Botterón, H. Pinheiro "A Three-Phase UPS That Complies With the Standard IEC 62040-3", IEEE Trans. Ind. Electron., vol. 54, no. 4, pp.2120 - 2136, Aug. 2007.
- [9] 손진근, 김동준, 전희종, "Zigbee 무선통신을 이용한 UPS DC링크 커패시터의 고장 모니터링 시스템 개발", 전기학회 논문지, 제61P권 1호, pp. 41-46, 2012. 03.





박 종 찬 (朴 鍾 讚)

1955년 12월 19일생. 숭실대학교 전기공 학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 전기공학 과 졸업(박사). 1992년 ~ 현재 오산대학 전기시스템제어과 교수. Tel: 031) 370 - 2672 E-mail: jcpark@osan.ac.kr



손 진 근 (孫 珍 劤)

1990년 숭실대학교 전기공학과 졸업. 1992/1997년 동 대학원 전기공학과 졸업 (석사/박사). 2002. 2~2003. 2 일본 가고 시마대학 전기공학부 Post-doc. 2009. 1~2010. 2 Michigan State University 방문교수. 2013년 당학회 협력이사. 1997 년-현재, 가천대학교 전기공학과 교수. Tel: 031) 750 - 5711 E-mail: shon@gachon.ac.kr