

공통 DGS를 이용한 발진기의 소형화 설계

임종식^{1*}

¹순천향대학교 전기공학과

Design for Miniaturization of Oscillators using Common DGS

Jongsik Lim^{1*}

¹Department of Electrical Engineering, Soonchunhyang University

요 약 본 논문에서는 공통 결함접지구조(common defected ground structure, CDGS)를 이용하여 설계한 초고주파 발진기에 대하여 기술한다. 먼저 일반적인 스텐브 공진기를 사용하여 발진기를 설계하고, 이를 종래처럼 DGS를 삽입하여 소형화하는 방법을 이용하였다. 최종적으로 DGS 공진기 부분을 반으로 접은 공통 DGS 구조를 이용하여 크기를 대폭 줄인 발진기를 설계하였다. 종래의 DGS를 이용한 경우보다 더욱 소형화된 회로를 얻기 위하여 공통 DGS 구조를 삽입하였다. 공통 DGS 구조를 이용하기 위하여 접혀진 신호선로는 3차원적인 신호선 비어홀(signal via-hole)로 서로 연결된다. 한 설계예로 2.1GHz대에서 소신호 트랜지스터와 공통 DGS 구조를 이용하여 소형화한 발진기를 설계하였다. 설계한 발진기는 표준형 회로에 비하여 11mm만큼 감소한 크기를 가졌다. 제작한 회로를 실제로 측정한 결과 6.7dBm의 출력과 $-133\text{dBc/Hz}@1\text{MHz}$ 의 위상잡음 특성을 얻었다. 출력의 크기는 소형화 이전과 유사한데, 이로써 제안한 발진기 구조의 타당성이 검증된다.

Abstract In this paper, a design of size-reduced microwave oscillator using common defected ground structure (common DGS) is described. At first, an oscillator is designed using the normal stub resonator, and the conventional DGS patterns are inserted for the first trial of size-reduction. Finally, the DGS resonator section is folded by half size in order to adopt the common DGS, and this produces the proposed size-reduced oscillator. Common DGS pattern is inserted for a better size-reduction than when conventional DGSs are used. The folded transmission line is connected using the 3-dimensional signal via-holes. For an example of design, a 2.1GHz oscillator is designed and fabricated using a small signal transistor and common DGS, which shows the size-reduction of 11mm. The measurement shows 6.7dBm of output power and $-133\text{dBc/Hz}@1\text{MHz}$ of phase noise. The measured performances are so similar to those of the oscillators before size-reduction and prove the proposed size-reduction method of oscillators using common DGS.

Key Words : Oscillators, DGS, Common DGS

1. 서론

통신 및 방송 분야에 필요한 각종 무선 시스템이 최근에 급격한 발전을 이루고 있다. 기술적으로 무선 시스템의 발전 방향은 성능의 개선 또는 시스템의 크기 감소 및 경량화의 큰 축으로 이루어진다. 무선 시스템의 기술적 진화는 시스템 구성 요소인 개별 무선회로의 성능 개선 및 소형화에 기인하는 바가 크다. 따라서 개별 회로 단위에서 성능개선이나 소형화를 위한 기술개발이 뒤따라야

지속적 발전이 가능하다.

각종 무선시스템을 직접적으로 뒷받침하는 초고주파 회로의 소형화 또는 성능개선에 대한 연구가 활발하게 이루어지고 있는데, 이에 관하여는 무수히 많은 연구결과가 있어 일일이 소개하기가 불가능할 정도이다. 전술하였듯이 기술개발의 큰 방향은 기존보다 성능을 개선하거나 또는 유사한 성능일 경우에 소형화 및 경량화를 이룩하고 이로 인하여 가격 경쟁력을 얻는 것이 주류를 이룬다.

최근 무선회로 분야에서 회로의 소형화를 얻는 방법

*Corresponding Author : Jongsik Lim(Soonchunhyang Univ.)

Tel: +82-41-530-1332 email: jslim@sch.ac.kr

Received April 22, 2013

Revised May 8, 2013

Accepted May 9, 2013

가운데 하나로 초고주파 전송선로 소자의 접지면에 의도적인 결함 패턴을 삽입하는 방법이 많이 연구되고 있다 [1-5]. 접지면에 삽입된 결함패턴은 증가적으로 추가적인 인덕턴스(inductance)와 커패시턴스(capacitance)를 발생 시키므로 전송선로의 전기적 길이를 증가시킨다. 따라서 회로내에서 정합을 이루는 전송선로 소자의 전기적 길이를 맞추기 위하여 물리적 길이를 줄여야 하므로 결과적으로 회로가 소형화하게 된다[6,7]. 이러한 소형화 원리는 이미 선행논문들에서 PBG (photonic bandgap)나 DGS (defected ground structure)를 이용한 방법으로 널리 알려져 있다[1-7].

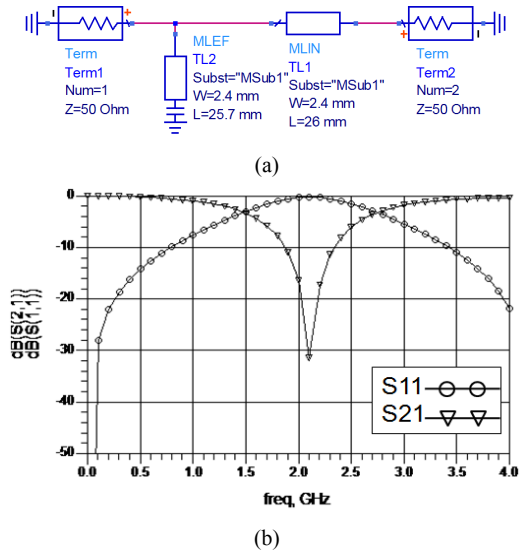
본 연구에서는 선행 연구중 DGS를 이용하는 소형화 방법을 더욱 개선시키고자 하는 기술적 방향으로 공통 DGS를 이용한 무선회로 설계에 대하여 기술한다. 공통 DGS는 종래의 DGS 전송선로를 반으로 접고 DGS를 겹쳐진 접지면서 삽입하여 공통으로 사용하기 때문에 회로의 소형화에 더욱 유리한 구조이다. 본 논문에서는 하나의 응용 설계 사례로 공통 DGS를 이용한 초고주파 대역 발진기의 소형화 설계에 대하여 언급한다. 기존의 방법인 단순한 평면형 DGS 삽입에 따른 회로의 소형화가 1차적인 소형화 결과를 보여주지만, 공통 DGS를 사용함으로써 추가적인(2차적인) 회로의 소형화를 얻을 수 있음을 본 논문은 보여줄 것이다. 또한 기존에는 대표적인 수동 초고주파 회로인 초고주파 여파기에 공통 DGS를 이용한 소형화가 시도된 적이 있으나[7], 본 논문에서는 상대적으로 설계가 어려운 능동 초고주파 회로에도 공통 DGS를 이용한 소형화가 시도된다는 의미가 있다.

2. 발진기 설계에 대한 개략적인 고찰

먼저 소형화 설계를 시도하기에 앞서서 본 장에서는 종래에 발진기를 설계하는 일반적인 방법을 간략하게 고찰하기로 하였다. 여기서 설계된 발진기는 본 논문에서 제안하는 소형화된 발진기와의 비교대상의 역할을 한다. 종래의 일반적인 소신호 발진기 설계에서는 간단한 공진기인 $\lambda/4$ 의 길이를 갖는 개방된 셉트 스텐트(stub)가 많이 사용되었다.

예로써 Fig. 1은 2100MHz에서 설계한 $\lambda/4$ 공진기 스텐트와 S-parameter로 표현된 전기적 특성을 보여주고 있다. 비유전율(ϵ_r)이 2.2이고 두께가 31mils인 유전체 기판을 이용하여 마이크로스트립 전송선로 소자로 2.1GHz 대에서 스텐트 공진기를 설계한 결과, Fig. 1(a)와 같은 회로가 설계되었다. Fig. 1(b)는 설계된 스텐트 공진기를

advanced design system (ADS)에서 시뮬레이션한 결과를 보여준다. 스텐트 공진기의 S21 특성이 약 -39dB인데, 이로써 스텐트 공진기가 간단한 구조이면서도 공진기로서의 기능을 잘 수행하고 있음을 알 수 있다.



[Fig. 1] Stub resonator circuit (a)schematic (b)S-parameters

소신호 발진기의 설계 이론은 이미 기존 참고문헌들에 잘 소개되어 있으며, 또한 본 논문의 목적이 발진기 설계에 대한 이론적, 수식적 이론 및 증명을 제시하는 것은 아니므로, 발진기 설계에 대한 이론적 고찰은 대표적인 참고문헌의 결과를 따르기로 하겠다 [8]. 선행연구에 따르면 발진기 설계에 필요한 기본적인 피드백 회로(feedback circuit)의 구현을 위해 다음 식 (1)-(3)을 이용해서 발진기 설계를 위한 정합점(matching impedance point)을 결정한다. 이 식에서 Γ_L 은 트랜지스터의 입력 측에서 부하회로(공진기 회로)를 바라본 임피던스에 해당하는 반사계수이고, $\Gamma_{out}(Z_{out})$ 은 트랜지스터의 출력 측에서 출력단을 바라본 임피던스와 그에 해당하는 임피던스이다. 그리고 Z_T 는 소신호 발진기 설계과정에서 선택하는 발진기 출력단 정합을 위한 임피던스이다 [8].

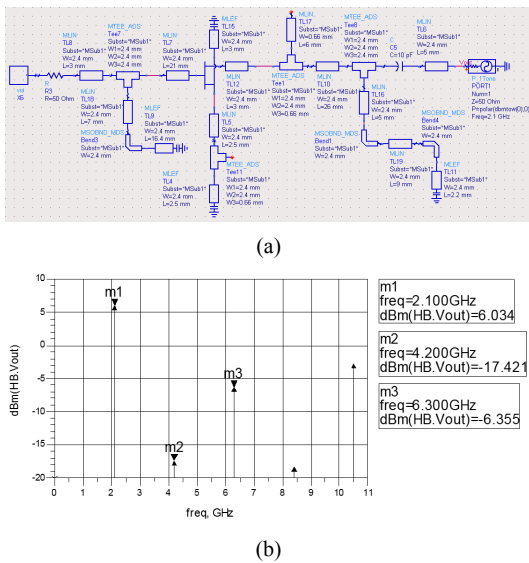
$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_L} \quad (1)$$

$$Z_{out} = Z_0 \frac{1 + \Gamma_{out}}{1 - \Gamma_{out}} \quad (2)$$

$$Z_T = \frac{-R_{out}}{3} - jX_{out} \quad (3)$$

상기에서 설계한 공진기를 사용하여 발진기를 설계해 보았다. 입력측 gate 단자에 바이어스 전원을 인가할 경우 발진 조건을 만족하는 소스궤환(source feedback) 선로의 길이가 너무 길어지기 때문에, 소스 단자에 전원을 인가하는 구조를 취하였다.

스터브 공진기를 이용한 소신호 발진기의 회로도 및 시뮬레이션 결과를 Fig. 2에 나타내었다. 초고주파용 트랜지스터중 하나인 FHX35LG를 이용하여 종래의 방법으로 발진기를 설계하여 보았다. 설계된 발진기는 3.6V의 드레인 인가전압(V_{DD}), 0.4V의 소스측 인가전압(V_{SG}), 그리고 10mA의 바이어스 전류(I_{DS}) 조건을 필요로 하였다. Fig. 2(b)는 설계된 발진기의 출력 전력이 6.03dBm임을 보여준다.



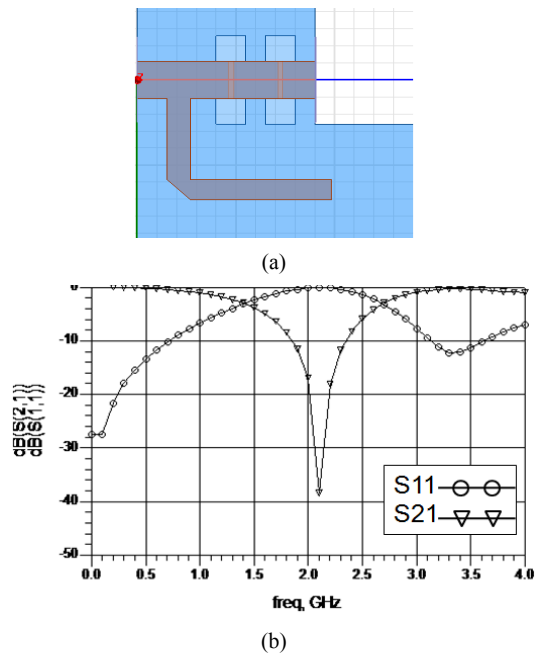
[Fig. 2] Oscillator using the normal stub resonator (a)schematic (b)output spectrum

3. 공통 DGS를 이용한 발진기의 설계

3.1 종래의 DGS를 이용한 소형화 설계

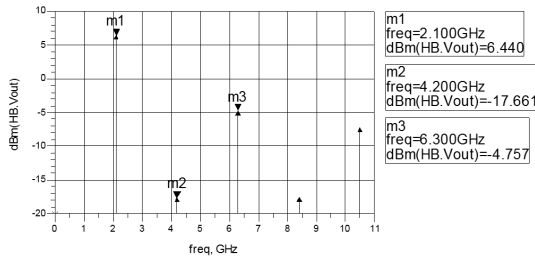
위에서 설계된 기본형 발진기에 평면형 DGS와 같은 주기성 구조를 접지면에 삽입하여 소형화할 수 있다. 본 연구에서는 최종적으로 공통 DGS를 이용하여 소형화된 발진기를 제시하고자 하는데[9], 그 전단계로 이미 선행 연구에서 발표되었던, 단순한 DGS를 이용하여 소형화시키는 종래의 방법으로 발진기를 먼저 설계하고, 이를 공통 DGS를 이용하여 소형화하여 설계한 최종 발진기와 비교하고자 한다.

Fig. 1(a)의 공진기 회로는 트랜지스터의 게이트(gate) 단자쪽에 연결되는데, 이 회로에서 선폭(W)가 2.4이고 길이(L)가 26mm인 직렬 선로(Fig. 1(a)에서 MLIN으로 표시됨)가 사용되었음을 알 수 있다. 이 길이가 비교적 길게 연결되어 있으므로 여기에 평면형 DGS를 삽입하는 종래에 발표된 방법을 이용하면, 동일한 전기적 길이를 유지시키면서 물리적 길이를 축소할 수 있다. 이것에 해당하는 레이아웃을 Fig. 3(a)에 보였는데, 이 회로의 전기적 특성을 Ansys社의 HFSS(high frequency structure simulator)로 시뮬레이션하여 Fig. 3(b)에 나타내었다. Fig. 3(b)에 보인 DGS로 소형화시킨 공진기의 S-파라미터 특성이 소형화 이전인 Fig. 1(b)와 동일함을 알 수 있다. 여기에 사용된 DGS의 사각형 결합면은 3mm x 3mm의 크기를 가지며, 두 결합면 사이에 연결 슬롯의 폭은 0.5mm이다. DGS를 삽입한 결과 길이가 26mm였던 직렬선로의 길이를 8mm만큼 줄인 18mm로 감소시킬 수 있었다.



[Fig. 3] Size-reduced resonator using the conventional DGS (a)layout (b)S-parameters

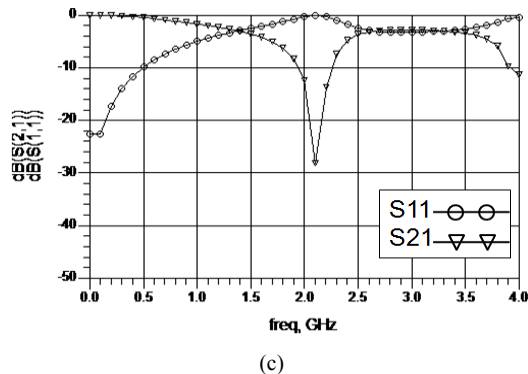
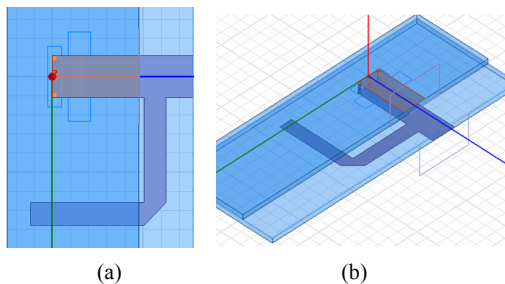
종래 발표된 방법대로 평면형 DGS를 삽입하여 소형화한 공진기로 발진기를 설계하고 그 특성을 시뮬레이션하여 Fig. 4에 나타내었다. 동일한 바이어스 조건에 대하여 6.46dBm의 출력 특성을 얻었다. 이로써 평면형 DGS를 삽입하여도 회로의 소형화라는 1차적인 목적을 얻을 수 있음을 알 수 있다.



[Fig. 4] Output spectrum of the oscillator using the conventional DGS

3.2 공통 DGS를 이용한 소형화 설계

이처럼 종래의 평면형 DGS를 이용한 발진기의 소형화 설계도 성공적인 결과를 보여주지만, 이제 본 절에서는 DGS 선로를 반으로 접은 3차원적인 공통 DGS 구조를 이용하여 추가적으로 발진기를 더 소형화시킬 수 있음을 보인다. 상기에서 보인 바와 같이 종래의 단순한 DGS 구조는 평면형 구조를 갖는다. 만약에 Fig. 3(a)에 보인 두 DGS 패턴 사이의 중앙 부분을 접어서 두 개의 DGS가 하나의 공통 DGS 구조를 갖도록 하면, DGS를 구성하는 접지면은 공통 접지면이 되고 공진기가 차지하는 길이는 절반이 되므로 회로의 소형화에 더욱 유리하게 된다.

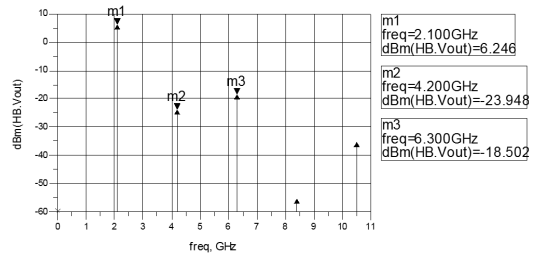


[Fig. 5] Size-reduced resonator using the common DGS (a)layout (b)3-dimensional view (c) S-parameters

Fig. 5는 DGS 부분을 접어서 형성한 공통의 DGS 공진기에 대한 레이아웃, 3차원 구조도, 그리고 S-파라미터 특성을 보여주고 있다. Fig. 5(c)를 보면 공통 DGS를 사용하더라도 여전히 공진기로서의 S21 특성을 유지하고 있음을 알 수 있다. 한편 공통 DGS 구조에서는 마이크로 스트립 선로가 접혀 상하 두 면에 걸쳐 연결되는 구조를 취해야 하므로 신호선 비어홀(signal via-hole)이 사용된다[10]. 이 때 신호선 비어홀이 접지면에 접촉되어서는 안되므로 일정 크기의 윈도우(window)를 설정하여 그 안에 신호선 비어홀을 통과시켜야 한다.

상기와 같이 공통 DGS 구조를 이용하여 더욱 소형화된 공진기를 설계한 결과 종래의 DGS만을 삽입한 공진기에 비하여 다시 3mm가 줄어든 회로를 얻었고, 결과적으로 최초 기본형 공진기 회로에 비하여 11mm의 소형화를 얻었다.

이제 공통 DGS를 적용한 공진기 회로를 이용하여 소형화된 발진기를 설계하고 그 특성을 시뮬레이션하여 Fig. 6에 제시하였다. 동일한 바이어스 조건에 대하여 6.25dBm의 출력 특성을 얻었는데, 상기 두 개의 발진기 특성과 비교할 때 소형화에 따른 성능상의 열화가 없이 대등한 출력을 얻었음을 의미한다.

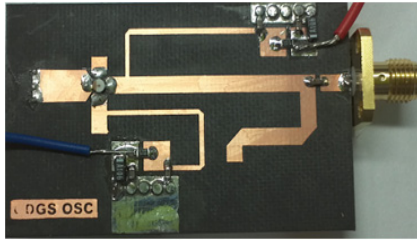


[Fig. 6] Output spectrum of the oscillator using the common DGS

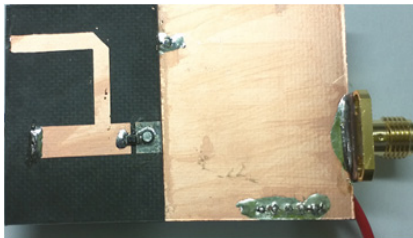
4. 소형화된 발진기의 제작 및 측정

이제 공통 DGS를 이용하여 소형화된 발진기의 성능을 실험적으로 검증하기 위하여 발진기를 실제로 제작하고 그 성능을 측정하여 보았다. Fig. 7은 제작한 발진기 회로의 윗면과 아랫면 사진을 보여주고 있다. 공통 DGS 구조를 구현하기 위하여 공진기 회로 부분을 접었기 때문에 사진으로는 공통 DGS의 모습이 보이지는 않으나, Fig. 5에서 설명한 것처럼 윗면 기판과 아랫면 기판 사이의 공통 접지면에 구현되어 있다. 두 기판면의 마이크로 스트립 전송선로들은 신호선 비어홀을 통하여 서로 상하로 수직 연결되어 있다. 공진기 회로를 접었기 때문에 전

체적인 크기는 표준형에 비하여 11mm만큼 감소하였다.

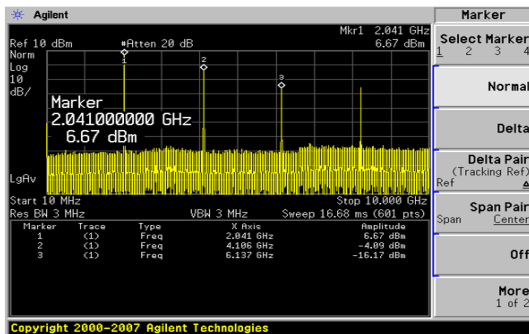


(a)

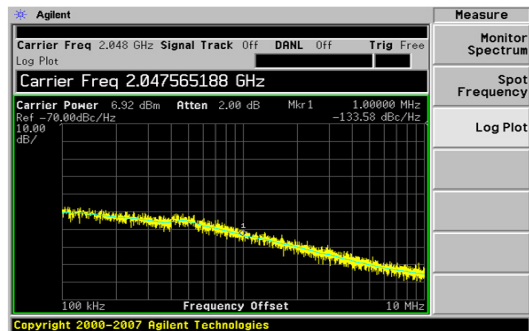


(b)

[Fig. 7] Fabricated oscillator using the common DGS (a)top view (b)bottom view



(a)



(b)

[Fig. 8] Measured performances of the size-reduced oscillator using the common DGS (a)output spectrum (b)phase noise

제작한 발진기의 성능을 동일한 바이어스 조건을 인가하여 측정하여 Fig. 8에 보였다. 측정결과 출력 특성이 6.67dBm이었으며, 위상잡음 특성은 -133dBc/Hz@1MHz이었다. 이로써 공통 DGS를 이용하여 회로를 크게 소형화했음에도 불구하고 발진기의 출력특성에서 주목할 만한 성능상의 열화가 없음이 측정을 통해서 확인되었다.

5. 결론

본 논문에서는 공통 DGS를 이용하여 발진기를 소형화설계하고, 실제로 회로를 제작 및 측정하여 그 성능을 검증하였다. 공통 DGS를 삽입하여 소형화한 발진기를, 표준형 설계법에 따른 발진기 및 종래의 평면형 DGS를 삽입하여 소형화한 발진기와 비교한 결과, 제안된 구조가 가장 작은 크기로 소형화되었으면서도 성능이 유사함을 시뮬레이션 및 측정을 통하여 보였다.

공통 DGS를 이용하여 소형화한 발진기는 표준형 설계에 비하여 11mm가 감소한 크기를 가졌으며 또한 종래의 평면형 DGS를 이용하여 삽입한 경우보다도 3mm가 더 감소된 크기를 가졌다. 공통 DGS를 이용하여 소형화한 발진기의 출력 전력은 6.67dBm이었는데, 비교대상인 두 발진기의 출력특성인 각각 6.4dBm과 6.25dBm이었다. 이로써 공통 DGS를 이용한 마이크로파 회로의 소형화가 능동회로에도 충분히 적용될 수 있음을 실험적으로도 확인하였다.

이로써 본 연구에서 검증된, 공통 DGS를 이용한 회로의 소형화하는 방법은 능동, 수동 회로에 관계없이 모든 종류의 마이크로파 회로에 적용이 가능하다고 판단되며, 본 연구팀은 이에 대한 연구를 지속적으로 실시할 예정이다.

References

- [1] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D Photonic Bandgap Structure for Microstrip Lines," IEEE Microwave Guide Wave Letters, vol. 8, no. 2, pp. 69-71, Feb. 1998.
DOI: <http://dx.doi.org/10.1109/75.658644>
- [2] T. Yun and K. Chang, "Uniplanar One-Dimensional Photonic-Bandgap Structures and Resonators," IEEE Trans. Microwave Theory Tech., vol. 49, no. 3, pp. 549-553, Mar. 2001.
DOI: <http://dx.doi.org/10.1109/22.910561>

- [3] C. Jung, H. Yoon, K. park, J. Lim, H. Choi, and D. Ahn, "A Design of Kuroda Low-pass Filter using DGS", Journal of the Korea Academia-Industrial Cooperation Society, vol. 10, no. 4, pp. 765-770, Apr. 2009.
DOI: <http://dx.doi.org/10.5762/KAIS.2009.10.4.765>
- [4] D. Ahn, J. Park, C. Kim, J. Kim, Y. Qian, and T. Itoh, "A Design of the Low-Pass Filter Using the Novel Microstrip Defected Ground Structure," IEEE Trans. Microwave Theory Tech., vol. 49, no. 1, pp. 86-93, Jan. 2001.
DOI: <http://dx.doi.org/10.1109/22.899965>
- [5] M. Hwang, S. Oh, J. Koo, C. Park, J. Lim, Y. Jeong, K. Choi, and D. Ahn, "An Active Resonator Using Defected Ground Structure with Islands," Proceedings of the 2007 Asia Pacific Microwave Conference, Dec. 2007, pp. 2677-2680.
DOI: <http://dx.doi.org/10.1109/APMC.2007.4554697>
- [6] J. Lim, J. Park, Y. Lee, D. Ahn, and S. Nam, "Application of Defected Ground Structure in Reducing the Size of Amplifiers," IEEE Microwave and Wireless Component Letters, vol. 12, no. 7, pp. 261-263, Jul. 2002.
DOI: <http://dx.doi.org/10.1109/LMWC.2002.801139>
- [7] J. Lee, J. Lee, J. Lim, and D. Ahn, "Design of A Miniaturized Low Pass Filter Using Common Defected Ground Structure", Journal of the Korea Academia-Industrial Cooperation Society, vol. 12, no. 5, pp. 2298-2304, May 2011.
DOI: <http://dx.doi.org/10.5762/KAIS.2011.12.5.2298>
- [8] D. M. Pozar, Microwave Engineering, 3/e, John Wiley and Sons, Inc., New York, pp. 143-148, 2005.
- [9] Y. Lee, J. Lim, J. Park, D. Ahn, S. Nam, "A Novel Phase Noise Reduction Technique in Oscillators Using Defected Ground Structure," IEEE Microwave and Wireless Component Letters, vol. 12, no. 2, pp. 39-41, Feb. 2002.
DOI: <http://dx.doi.org/10.1109/7260.982870>
- [10] F. P. Casares-Miranda, C. Viereck, C. Camacho-Pe-alosa, and C. Caloz, "Vertical microstrip transition for multilayer microwave circuits with decoupled passive and active layers," IEEE Microwave and Wireless Component Letters, vol. 16, no. 7, pp. 401-403, Jul. 2006.
DOI: <http://dx.doi.org/10.1109/LMWC.2006.877144>

임 종 식(Jongsik Lim)

[종신회원]



- 1991년 2월 : 서강대 전자공학과 (공학사)
- 1993년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 2003년 2월 : 서울대 대학원 전기컴퓨터공학부 (공학박사)
- 1993년 2월 ~ 2005년 2월 : 한국전자통신연구원 선임연구원
- 2005년 3월 ~ 현재 : 순천향대학교 전기공학과 재직중

<관심분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등