

발열 위치에 따른 잉곳의 방향성 응고 평가

전호익^{1*}, 조현섭²

¹해전대학교 전문사관과, ²청운대학교 공과대학 전자공학과

Estimation of Directional Solidification Ingot with Heating Position

Ho-Ik Jun^{1*} and Hyun-Seob Cho²

¹Department of Non-Commissioned Officer, Hyejeon College

²Department of Electronics Engineering Chungwoon University

요 약 본 논문은 열 해석 시뮬레이션과 주조로의 구조 변경을 통한 실리콘 잉곳의 방향성 응고에 대한 연구이다. 열 해석 시뮬레이션에 의한 결과, 용융은 유지 시간이 80분일 때 실리콘이 전체적으로 고르게 용융 온도에 도달하였고 냉각은 상부 냉각 온도가 1,400℃와 60분 냉각 시 가장 좋은 결과 값을 나타내었다. 제작된 웨이퍼가 기존의 상용 웨이퍼보다 결정립계에서의 에칭이 훨씬 적게 이루어졌다. FTIR 측정결과 산소와 탄소 모두 모두 임계값 이하의 불순물로 존재함을 확인하였다. NAA 분석 결과 총 18가지 금속 불순물이 검출 되었지만, 농도 분포는 같은 위치에서 위와 아래의 차이는 크게 나지 않고, 어떤 특정한 위치에서 한쪽으로 집중되거나 어떤 경향성 없이 전체의 샘플의 모든 부분에서 농도가 거의 일정하게 분포를 나타냈다.

Abstract This paper is the study for the directional solidification of the ingot through the thermal analysis simulation and structural change of casting furnace. With the results of thermal analysis simulation, the silicon as a whole has reached the melting temperature as the retention time 80 min. The best cooling conditions showed at the upper cooling temperature 1,400℃ and cooling time 60min. The fabricated wafers showed the superior etching result at the grain boundary than that of existing commercial wafers. The FTIR measurements of oxygen and carbon impurities were not in the critical value for solar conversion efficiency. The NAA analysis of metal impurities were also detected the total number of 18 different metals, but the concentration distribution showed no significant positional deviations in the same position from the top to the bottom.

Key Words : Solidification, Ingot, Carbon, FTIR, NAA

1. 서 론

고유가시대 친환경 대체에너지로 급속히 성장하고 있는 태양전지의 핵심소재인 다결정 실리콘 잉곳에 대해 큰 관심을 가져 왔으며, 선진국들의 집중적인 투자와 보급으로 전 세계적으로 태양전지 시장이 21세기 들어 매년 최소 30% 이상의 급신장세로 매우 빠르게 성장되고 있다[1]. 실리콘 태양전지는 크게 단결정, 다결정과 비정질 실리콘 태양전지로 나눌 수 있다. 단결정 실리콘 태양전지는 순도가 높고 결정 결함이 적어 고효율의 태양전

지를 제조할 수 있으나 비용이 높고, 다결정 실리콘 태양전지는 상대적으로 낮은 변환효율을 갖지만 저비용으로 생산이 가능하다. 비정질 실리콘 태양전지는 박막형으로 가격이 낮은 장점이 있지만, 변환효율이 낮고 빛 조사에 의한 광 열화 현상이 발생하는 문제점을 나타내고 있다 [2]. 경제적인 면에서 이점이 많은 다결정 실리콘 태양전지가 현재 상용화 되고 있는 실리콘 태양전지의 60% 이상을 이루고 있다. 다결정 실리콘 잉곳의 제작 방법으로 Silso법, HEM(Heat Exchanger Method)법, Bridgman법, 도가니 피복법, Polxy법과 EMC(Electromagnetic Casting)

본 논문은 해전대학교 2012년도 교내연구비 지원에 의해 수행되었음.

*Corresponding Author : Ho-Ik Jun(Hyejeon College)

Tel : +82-41-630-5234 e-mail: report@hyejeon.ac.kr

Received March 15, 2013

Revised March 29, 2013

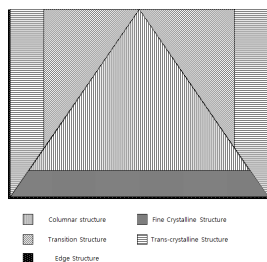
Accepted April 11, 2013

법 등이 있다[3-4]. 최근 들어 웨이퍼의 두께가 점점 얇아짐에 따라 공정 진행 중 결정립계를 따라서 깨짐 현상이 발생하고 있다. 이러한 실리콘 웨이퍼의 품질 저해 주요 원인 중 하나로 작용하는 결정 결함의 발생을 최소화 하면서 생산이 저비용이면서, 변환효율을 높이고, 대량의 잉곳의 제작을 위하여 방향성 응고에 대한 연구가 많이 진행되고 있다[5-6]. 본 논문에서는 현재 사용되고 있는 방향성 응고법의 문제점을 보완하기 위하여 내부 열전달 및 유동 특성에 대한 열 해석을 통하여 용기 측면부가 용융 시에는 열에 노출되고, 응고 시에는 열이 차단되어 방향성 응고가 될 수 있는 독립적인 구조를 제작하여 시험 생산된 잉곳의 분석을 통하여 방향성 응고에 대한 새로운 방향을 제시하고자 한다.

2. 실험 방법

2.1 지향성 주조에 의한 실리콘 응고 정제의 해석

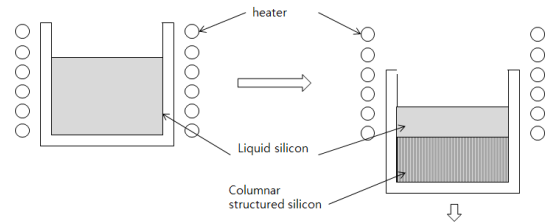
다결정 잉곳의 방향성 응고 기술은 응고 과정에서 생긴 많은 결정들에 의한 grain boundary의 형성으로 인해서 전기적, 기계적으로 효율 저하를 야기하기 때문에 이를 해결하기 위하여 결정의 방향이 도가니 바닥으로부터 위쪽으로 수직하게 자란 주상정 특성을 갖는 잉곳을 필요로 한다. 실리콘 결정이 형성될 때 고액 계면에 따라 다양한 형태의 결정들이 형성되는데 그 예로 다음 Fig 1 과 같이 도가니 안에서의 결정 형성 방향이 나타나 있다.



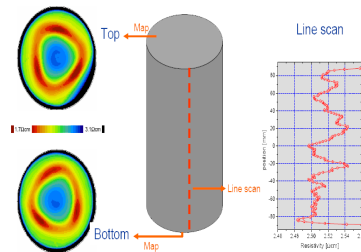
[Fig. 1] Ingot form decision of direction

이 방식은 폴리 실리콘을 용융시킨 후, 냉각 시는 로 바닥과 용기가 동시에 하강하면서 실리콘을 응고시키는 방식이다. 응고방식은 지향성 응고이지만 용기가 하강하므로 로 바닥만이 아니라 용기 측면부도 냉각이 이루어지게 되어 Fig 2와 같이 로바닥 주변의 개방부로 열이 누설되면서 밀면과 주위 측면부 높이 방향으로 온도구배가 발생하게 된다. 이 방식은 폴리 실리콘을 용융시킨 후, 냉

각 시는 로 바닥과 용기가 동시에 하강하면서 실리콘을 응고시키는 방식이다. 응고방식은 지향성 응고이지만 용기가 하강하므로 로 바닥만이 아니라 용기 측면부도 냉각이 이루어지게 되어 로바닥 주변의 개방부로 열이 누설되면서 밀면과 주위 측면부 높이 방향으로 온도구배가 발생하게 된다. 이때 발생하는 온도차로 인해 고상에서 액상으로 배출하는 불순물 농도에 차이가 발생하고, 결정의 방향성에도 문제가 발생할 수 있다.

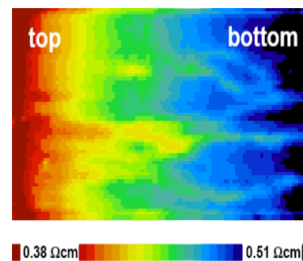


[Fig. 2] Domestic General casting furnace schematic

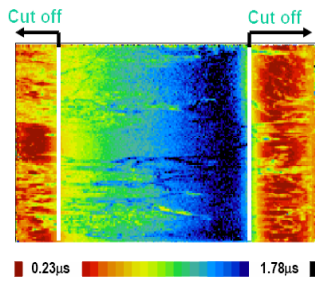


[Fig. 3] At the height of the base and propaganda aspects of wealth occurs in the direction of the temperature gradient

문제점을 살펴보면 Fig 5에서와 같이 잉곳 내 저항차이의 구배가 발생하고, 이러한 이유로 저항차이에 따른 carrier life time 감소로 인하여 잉곳 수율이 저하되는 현상을 초래할 수 있다.



[Fig. 4] Temperature range due to the impurities content of margin is the difference between the ingot caused my resistance



[Fig. 5] Resistance due to the differences in carrier life time due to reduced degradation of ingot yield

2.2 지향성 응고 해석 모델

현재 국내에서 많이 이용되어지고 있는 미국에서 들어 온 모델의 보완점을 살펴보면 용기 측면부가 용융 입열에만 노출되고 응고 시에는 입열 및 냉각에 독립되는 구조를 가져야 하며, 상부 입열 및 하부 방열의 1차원 열전달 해석을 담보할 수 있는 구조여야 한다. 냉각 속도의 제고가 용기 전체에 온도 경사를 주지 않아야 하며, 온도 제어 및 열관리가 간편해야 한다. 정확한 내부 열전달 및 유동 특성에 대한 해석의 선형으로 시행착오를 최소화하여 고도의 온도 균일성 확보를 통한 최상의 공정조건 탐색이 요구되어진다. 실리콘의 주조응고 현상에 대한 이론적 이해 및 거동 해석에 충실하게 기반하여 실리콘 용융 속도와 히터의 입열량과의 관계, 상부 히터 입열량과 하부 방열량이 냉각 속도에 미치는 영향, 냉각 속도, 잉곳의 고상, 액상 경계면과의 관계와 불순물과의 상관관계 등을 고려하여 casting furnace 설계를 해야 한다. 액상의 내부 에너지(E_L)은 고상의 내부 에너지(E_S)보다 크기 때문에, 액상이 고상으로 변태하는 데에는 $E = E_L - E_S$ 의 내부 에너지 변화가 필요하기 때문에 그 만큼의 열을 빼앗아 가지 않으면 응고가 시작되지 않으므로 냉각속도는 다음 식으로 표현된다.

냉각 속도

$$R = \frac{Q_T - Q_B}{\rho_s \times H_s} \times 60,000 [mm/min]$$

ρ_s : 실리콘의 밀도 [kg/m³]

H_s : 실리콘의 용해잠열 [J/kg]

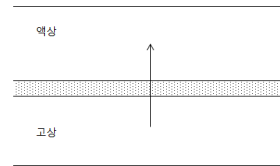
관류열량

$$Q_B = \frac{T_m - T_0}{\frac{s}{\lambda_s} + \frac{l_c}{\lambda_c} + \frac{1}{h}} W/m^2$$

h : 복사 및 대류열전달율 [W/m²K]

2.3 응고 진행 모델

Fig 6은 응고 진행 모델을 도식화한 것이다. 평형응고에 있어서 결정화한 고상의 용질 농도는 고상라인에 따라 변화하지만, 고상 내부에서는 일정하다. 단, 실제의 응고에서는 농도차이가 발생한다.

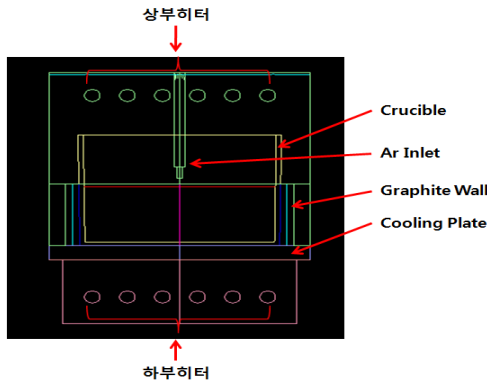


[Fig. 6] Progress in the solidification model

고상액상 경계면을 평평하게 유지하면서 지향성 응고를 진행해갈 때, 정상 경계 영역이 생성되기까지를 초기 천이라고 부르는데 어느 정도의 길이가 필요하다. 이 길이는 성장 속도가 늦어지면 크게 된다. 초기 천이 영역 내에서는 계면에서의 액상의 농도는 처음의 C_0 로 시작하여 정상 응고에 달했을 때의 값인 C_0/k 까지 증가한다. 국소적으로 평형이 이루어진다고 가정하여 상태도에서 볼 때, 처음에 응고하는 고상의 조성은 kC_0 이고, 정상상태에서의 조성은 C_0 가 된다. 계면 온도는 C_0 조성에 대응하여 T_s 로 한다. 정상상태에서는 계면의 진행에 따른 고상과 액상의 용해도 차이에 의한 용질의 플럭스는 고상 액상 경계면에서의 농도 경사에 의한 확산의 플럭스와 동일하다. 이 경우의 농도는 지수관계수로 표현된다. 최종단계에서 확산경계층의 두께가 잔류액상 영역의 길이와 동일하게 되면 액상 중으로의 확산은 용기 벽의 존재로 인해 방해 받는다. 이와 같이 고상 액상 경계면에서의 액상의 농도는 증가하기 시작하여 C_0/k 보다도 큰 값으로 된다. 이에 따라 고상의 농도는 C_0 보다도 크게 되기 시작하여 최종 천이가 생성된다.

2.4 시뮬레이션 조건

실리콘 원료의 용융과 냉각시간을 최적화하고 용융된 실리콘의 냉각에 따른 온도의 경사가 수평방향으로는 발생하지 않고 수직방향으로만 일정하게 유지되도록 하여 일정한 결정 성장 방향과 결정 내 불순물 농도 분포를 균일하게 하기 위하여 시뮬레이션을 실시하였다. 상부 히터의 영향을 받는 부분은 quartz crucible과 graphite wall로 설정하고, 하부히터의 영향을 받는 부분은 cooling plate를 설정하였으며 hot zone의 내부 구조도는 Fig 7에 나타내었다.



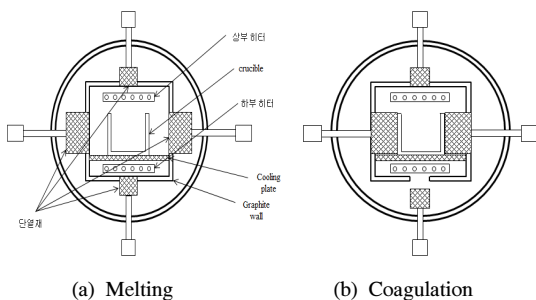
[Fig. 7] The interior structure of hot zone

2.5 Pilot plant 실험

시물레이션 결과를 토대로 하여 제작된 Pilot plant의 기본 사양은 Table 1과 같이 제작된 Pilot plant의 개략적인 구조는 Fig 8에 나타내었다. 최대 사용온도가 1,600℃ 이면, 단열재 외벽온도를 300℃미만으로 볼 때, 단열재의 두께는 60mm로 설계하였다. 히터의 용량은 전체 주조로 재료의 열량과 방산열량을 고려하여 설계하였다. 제작된 pilot plant을 이용하여 실제 잉곳 제작 실험을 사용된 다결정 실리콘 덩어리는 순도 99.9%(3N)를 사용하였다. quartz 도가니는 □ 215×300mm를 이용하였고, 다음 두 가지 조건으로 제작하였다.

[Table 1] Basic specification of Pilot plant

구분	사양
사용온도	Max. 1,600℃
Silicon 정제량	150kg
Carbon Mould	□ 580×400H mm
분위기	Ar
진공 챔버	2중 수냉벽 구조
발열체	Carbon Rod Heater(150kW)

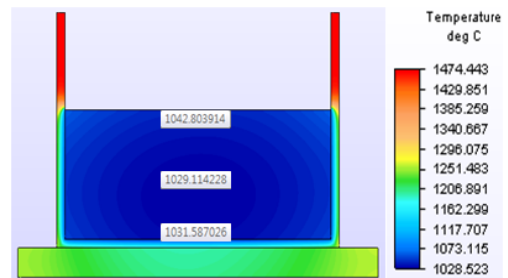


[Fig. 8] Frame of pilot plant

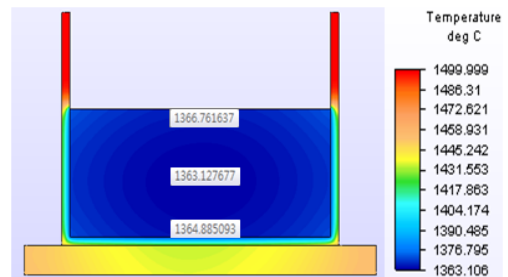
3. 실험 결과 및 고찰

3.1 열 해석 시물레이션

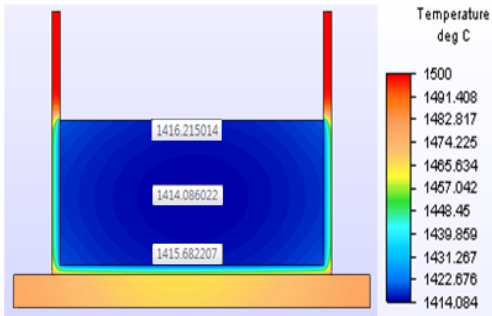
용융 해석 조건-1의 결과는 실리콘의 온도 분포는 Max. 1,324℃, Min. 1,315℃로 9℃정도의 온도편차를 보이고 있으며, 상부와 하부는 대략 7℃의 온도 편차를 나타내었고, 실리콘의 용융점인 1,414℃까지 이르지 못하였다. Fig 9에 나타나듯이 용융 해석 조건-2의 결과는 승온 완료 후 유지 시간이 60분일 때 실리콘 온도분포는 Max. 1,367℃, Min. 1,363℃로서 10℃의 온도 편차를 보이고, 실리콘 잉곳의 온도가 전체적으로 용융 온도에 도달하지 못하였다. 유지 시간이 80분일 때의 온도 분포는 Max. 1,416℃, Min. 1,414℃로서 2℃의 온도 편차를 보이고, 실리콘이 전체적으로 고르게 용융 온도에 도달하였다. 유지 시간이 120분일 때 Si 온도분포는 Max. 1,468℃, Min. 1,467℃로서 1℃의 온도 편차를 보이며, 고른 용융 상태임을 알 수 있지만 실리콘의 용융온도가 필요 이상으로 과승온 되었음을 나타내고 있다. 이를 통해 Si의 용융이 완전히 이루어지기 위해서는 용융온도까지 승온 완료 후 최소 80분 이상의 유지시간을 확보해야 함을 알 수 있었다.



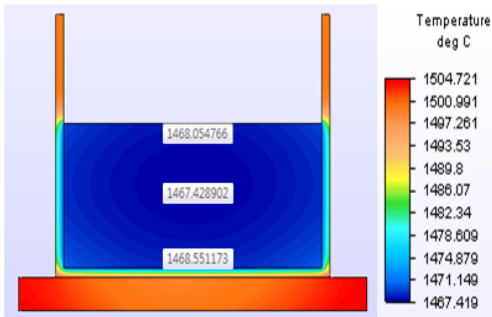
(a) Heating time 160 min after a lapse of



(b) After the completion of 60 minutes temperature temperature maintenance

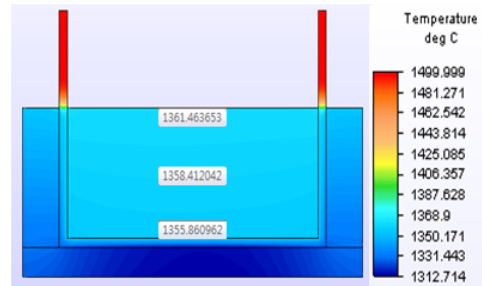


(c) After the completion of 80 minutes temperature maintenance

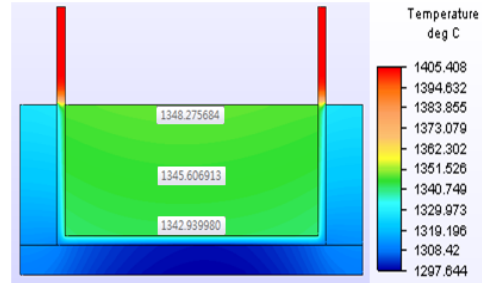


(d) After the completion of the 120 minutes to maintain temperature
[Fig. 5] Melting analysis of condition

석영 도가니와 흑연 내벽은 초기온도 1,500℃로 440분 동안 같은 온도로 유지하는 조건의 결과는 실리콘 잉곳 하부가 80분 이후부터 냉각이 진행됨을 알 수 있다. 해석 완료 후 실리콘 온도 분포는 Max. 1,355℃, Min. 1,349℃로 6℃의 온도 편차를 보이고, 실리콘 상부와 하부의 온도 편차는 6℃를 보였다. 석영 도가니와 흑연 내벽은 초기온도 1,500℃로 380분 동안 유지한 후 60분 동안 1,400℃로 냉각하는 조건의 결과는 Fig 6에 나타나듯이 상부 냉각 온도와 시간을 찾은 결과 최종 1,400℃로 60분 냉각시 가장 좋은 결과 값을 나타내었다. 상부 냉각을 적용하기 전 silicon의 온도분포는 Max. 1,361℃, Min. 1,355℃로 6℃의 온도편차를 보였다. 해석 완료 시간인 440분 후 si의 온도분포는 Max. 1,348℃, Min. 1,343℃로 5℃의 온도 편차를 보이고, 실리콘 상부와 하부의 온도 편차는 약 5.5℃를 나타내었다. 실리콘 상부의 온도가 1,350℃에 근접했고 440분 동안 응고 완료가 된 것으로 나타났다.



(a) The interpretation time 380 minutes elapsed



(b) The interpretation time 440 minutes elapsed
[Fig. 9] Analysis of Solidification

4. 결 론

현재 사용되고 있는 방향성 응고법의 문제점을 보완하기 위하여 내부 열전달 및 유동 특성에 대한 열 해석을 통해 용융은 유지 시간이 80분일 때의 온도 분포에서 Max. 1,416℃, Min. 1,414℃에서 2℃의 온도 편차를 보이고, 실리콘이 전체적으로 고르게 용융 온도에 도달하였으며 냉각은 상부 냉각 온도가 1,400℃와 60분 냉각시 가장 좋은 결과 값을 나타내었다. 이러한 결과를 바탕으로 순도가 높은 실리콘 원재료를 이용하여 불순물 농도를 제어하고 웨이퍼로 가공한 후, dopant를 첨가하여 carrier life time 측정을 통하여 태양전지의 변환 효율을 예상하고 실제 태양전지 셀을 제작함으로써 앞으로 더 나은 기술을 발전시킬 수 있을 것이라 생각한다.

References

[1] Ministry of Knowledge Economy, Korea Energy Management Corporation New & Renewable Energy, 2010 New & Renewable Energy, Ministry of Knowledge Economy, 2010

- [2] D. L. Staebble and C. R. Wronsi, Recersible conductivity changes in discharge-produced amorphous Si J. Appl. Phys. Lett., vol. 31, 292-294, 1977
- [3] Lee Jun Shin, Kim Gyeong hae, Solar Cell Engineering, Green book publishing, 96-100, 2007
- [4] J.W. Shur, B.K. Kang, S.J. Moon, W.W. So, D.H. Yoon, Growth of multi-crystalline silicon ingot by improved directional solidification process based on numerical simulation, Solar Energy Materials & Solar Cells, 95, 3159-3164, 2011
- [5] Dae il Kim, Young Kwan Kim, Characteristics of structural defects in the 240kg silicon ingot grown by directional solidification process, Solar Energy Materials & Solar Cells, 90, 1666-1672, 2006
- [6] Nam-ihn Cho, Inho Chon, solutions, "Anisotropic etching characteristics of single crystal silicon by KOH and KOH-IPA" Journal of the Korean Vacuum Society, 11(4), 249-255, 2002

조 현 섭(Hyun-Seob Cho)

[종신회원]



- 1992년 2월 : 원광대학교 대학원 전기공학과 (공학석사)
- 1996년 2월 : 원광대학교 대학원 전기공학과 (공학박사)
- 1996년 1월 ~ 1997년 1월 : Department of Electrical and Computer Engineering, University of California Irvine(UCI) 연구원
- 1998년 1월 ~ 현재 : 한국전력기술인협회 고급감리원 (전력감리)
- 1998년 10월 ~ 현재 : 중소기업청 기술경쟁력 평가위원
- 1997년 3월 ~ 현재 : 청운대학교 교수

<관심분야>

전기공학, 공장자동화, 응용전자

전 호 익(Ho-Ik Jun)

[정회원]



- 1986년 2월 : 단국대학교 대학원 전자공학과 (석사)
- 1998년 2월 : 단국대학교 대학원 전자공학과 (박사)
- 1992년 3월 ~ 현재 : 해전대학 국방전자부사관과 부교수

<관심분야>

공장자동화 알고리즘 설계