

병렬 연결된 전송선로를 이용한 비대칭 전력 분배기

Unequal Power Divider using Parallel Connection Transmission Line

권상근*, 김 영*⁰, 윤영철**

Sang-Keun Kwon*, Young Kim*, and Young-Chul Yoon**

요 약

본 논문에서는 병렬 연결된 전송선로를 이용하여 고 비율 비대칭 전력 분배기를 설계하였다. 병렬 연결된 전송선로는 마이크로스트립 기술로 구현하기 어려운 낮은 임피던스의 전송선로를 높은 임피던스 전송선로로 구현하는 방법이다. 비율 비대칭 분배기 구현 시 사용되는 낮은 임피던스를 구현하기 위하여 병렬 연결된 전송선로를 이용함으로써 구현을 쉽게 할 수 있었다. 이러한 설계방법의 타당성을 보이기 위해서 중심 주파수 1 GHz 에서 10:1 비율의 비대칭 전력 분배기를 제작하였고, 이것의 특성은 시뮬레이션과 거의 동일함을 확인하였다.

Abstract

In this paper, a high dividing ratio unequal power divider using parallel connection transmission line is presented. Because a very low impedance transmission line can't implement a microstrip technology, this can fabricate a parallel connection transmission line with high impedance. When we design a high dividing ratio divider, we need the very low impedance line. The parallel connection transmission line could be implemented to obtain a low impedance line characteristic. To validity this approach, we are implemented a 10:1 unequal divider at center frequency 1 GHz. The performances of power divider agree with simulation results.

Key words : Parallel connection transmission line, Unequal divider, High dividing ratio, Wilkinson divider

I. 서 론

통신 시스템에 사용되는 송수신 신호의 처리에 필요한 분배기와 결합기는 시스템 구현에 필수적인 요소이며, 필요에 따라서 비대칭으로 신호를 분배하여 사용하기도 한다. 이때 사용되는 비대칭 분배기는 분배비율에 따라서 선폭이 작아서 마이크로스트립 기술로 구현하기가 어려운 문제를 갖고 있다. 분배 비

율에 따라서 구현하기 어려운 높은 임피던스 전송선로는 그라운드 식각 구조 (Defected Ground Structure) [1], 오픈 또는 단락 스테브를 이용한 전송선로 [2], 두 개의 단락된 결합 전송선로 [3], 그리고 양면에 병렬 스트립 전송선로 [4] 등 다양한 방법으로 높은 임피던스 전송선로를 구현하는 방법을 제시하고 있다. 또한, 병렬로 오픈 스테브를 연결한 구조 [5], 병렬 커패시터를 연결한 구조 [6] 등은 낮은 임피던스 전송선

* 금오공과대학교 전파통신과(Department of Radio Communication Engineering, Kumoh National Institute of Technology)

** 관동대학교 전자정보통신공학부(Department of Electronics & Information Communication Eng., Kwandong University)

· 제1저자 (First Author) : 권상근(Sang-Keun Kwon)

0 교신저자 (Corresponding Author) : 김 영(Young Kim, tel: +82-54-478-7506, email: youngk@kumoh.ac.kr)

· 접수일자 : 2013년 3월 12일 · 심사(수정)일자 : 2013년 3월 12일 (수정일자 : 2013년 4월 22일) · 게재일자 : 2013년 4월 30일
<http://dx.doi.org/10.12673/jkoni.2013.17.2.202>

로를 짧은 전송선로와 병렬 캐패시터의 주기적 연결을 통해서 구현하는 방법도 사용되고 있다.

본 논문에서는 비대칭 분배기를 설계하는데 있어서 구현 가능한 높은 임피던스 전송선로를 결정하고 그것에 의해서 결정할 수 있는 낮은 임피던스 값을 참고문헌 [5],[6],[7]을 설계한 방법으로 결정하였고, 이렇게 결정된 낮은 임피던스 선로는 높은 임피던스의 병렬연결 전송선로로 구현하는 방법을 제시한다. 이러한 접근 방법의 이론적인 배경과 그것을 통해서 중심주파수 1 GHz에서 동작하는 10:1 비대칭 분배기를 설계, 구현 그리고 측정하였다.

II. 분배기 설계 이론

2-1 병렬연결 전송선로 [8]

그림 1은 단일 전송선로를 병렬 연결된 전송선로의 등가회로로 나타낸 것이다. 이 회로들이 등가적으로 동작하기 위해서는 두 전송선로의 파라미터 값이 동일하면 된다. 즉, 단일전송선로와 병렬연결 전송선로의 Y-파라미터 값을 구하여 그 값이 동일한 값이 되도록 조건을 찾아본다.

먼저 단일 전송선로의 어드미턴스 파라미터를 구하면 다음과 같다.

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL} = \begin{pmatrix} -jY \cot \theta & jY/\sin \theta \\ jY/\sin \theta & -jY \cot \theta \end{pmatrix} \quad (1)$$

여기서 Y는 전송선로의 어드미턴스 값이고, θ 값은 전송선로의 전기적 길이를 나타낸다.

또한, 병렬연결 전송선로의 어드미턴스 파라미터를 구하면 다음처럼 표현된다.

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL1} = \begin{pmatrix} -jY_{1p} \cot \theta_1 & jY_{1p}/\sin \theta_1 \\ jY_{1p}/\sin \theta_1 & -jY_{1p} \cot \theta_1 \end{pmatrix} \quad (2)$$

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL2} = \begin{pmatrix} -jY_{2p} \cot \theta_2 & jY_{2p}/\sin \theta_2 \\ jY_{2p}/\sin \theta_2 & -jY_{2p} \cot \theta_2 \end{pmatrix} \quad (3)$$

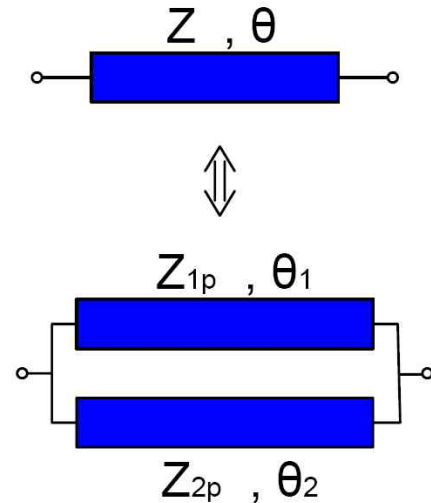


그림 1. 단일 전송선로와 병렬연결 전송선로의 등가회로
Fig. 1. Equivalent circuit of a conventional transmission line with parallel connection transmission line.

여기서 Y_{1p} 과 Y_{2p} 는 병렬연결 전송선로의 어드미턴스 값이고, θ_1 , θ_2 값은 병렬연결 전송선로의 전기적 길이를 나타낸다. 또한, $\theta_2 < 90^\circ < \theta_1$ 을 만족한다.

위의 식으로부터 등가 조건을 만족시키려면 다음과 조건을 만족하면 된다.

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL} = \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL1} + \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{TL2} \quad (4)$$

식 (4)로부터 두 전송선로의 관계식을 구하면 다음과 같다.

$$Y_{1p} = Y \frac{\sin \theta_1 \cos \theta_2}{\cos \theta_2 - \cos \theta_1} \quad (5)$$

$$Y_{2p} = -Y \frac{\cos \theta_1 \sin \theta_2}{\cos \theta_2 - \cos \theta_1} \quad (6)$$

$$\frac{Y_{1p}}{Y_{2p}} = -\frac{\tan \theta_1}{\tan \theta_2} \quad (7)$$

여기서 Y, Y_{1p} 과 Y_{2p} 는 전송선로의 어드미턴스 값을 나타낸다.

2-2 비대칭 분배기[6]

높은 분배 비율을 갖는 비대칭 전력분배기 ($P_3/P_2=k^2$) 설계 시, 분배 비율이 높으면 높은 임피던스 값의 구현이 문제가 되기 때문에 이러한 문제점을 해결하기 위해서는 마이크로스트립 기술로 구현이 가능한 높은 임피던스 값을 결정하고 그것에 의해서 나머지 다른 임피던스 값을 결정하는 것이다. 이와 같은 개념으로 설계하기 위해서 그림 2에서 저항이 있는 지점에서 포트 2와 3을 바라본 입력 임피던스 값(Z_3 와 Z_4)의 값을 다음과 같이 정의한다.

$$Z_3 = \frac{Z_o}{k}, Z_4 = \frac{Z_o}{k^3} \quad (8)$$

또한, 전력 분배 비율에 의해서 Z_1 과 Z_2 임피던스 관계와 포트 1에서의 임피던스 Z_o 와의 관계를 정리 하면 다음과 같이 표현된다.

$$Z_1 = k^2 Z_2 \quad (9)$$

$$Z_o = \frac{Z_1 Z_2}{Z_1 + Z_2} \quad (10)$$

위의 식 (8)-(10)을 이용하면 전송선로의 특성 임피던스 값을 다음과 같이 구할 수 있다. 이때 사용된 전송선로의 전기적인 길이는 모두 90° 이다.

$$Z_{o1} = \sqrt{(1+k^2)/k} Z_o \quad (11)$$

$$Z_{o2} = \sqrt{(1+k^2)/k^5} Z_o \quad (12)$$

$$R_{iso} = (1+k^2) Z_o/k^3 \quad (13)$$

또한, 포트 2와 3의 임피던스 값을 Z_o 와 정합시키기 위해서 임피던스 변환기를 사용해야하며 이때 사용되는 임피던스 값은 다음과 같이 계산된다.

$$Z_{o3} = Z_o/\sqrt{k} \quad (14)$$

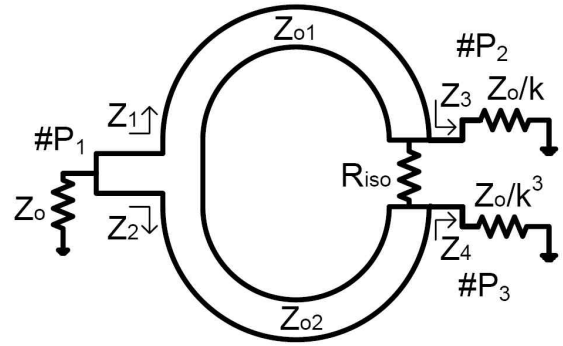


그림 2. 비대칭 전력 분배기 회로도
Fig. 2. Schematic of unequal power divider.

$$Z_{o4} = Z_o/k\sqrt{k} \quad (15)$$

위의 식을 이용하여 전력 분배 비율이 $k^2=10$ 인 비대칭 분배기를 설계하면, 각 전송선로의 임피던스와 저항 값은 $Z_{o1} = 93.25 \Omega$, $Z_{o2} = 9.33 \Omega$, $Z_{o3} = 28.12 \Omega$, $Z_{o4} = 8.89 \Omega$, 그리고 $R_{iso} = 17.39 \Omega$ 으로 구할 수 있다. 이 값들을 보면 Z_{o1} 의 높은 임피던스 값은 마이크로스트립 기술로 구현이 가능하지만, Z_{o2} 와 Z_{o4} 값은 너무 작아 마이크로스트립으로 구현하기가 어려운 것을 알 수 있다.

III. 시뮬레이션 및 실험결과

여기서는 먼저 병렬연결 전송선로와 기존 전송선로와의 특성을 살펴보았다.

비대칭 분배기에 사용되는 $Z_{o2} = 9.33 \Omega$ 의 전송선로를 앞의 식 (5)-(7)을 이용하여 $\theta_1 = 30^\circ$, $\theta_2 = 150^\circ$, $Z_{o21p} = 37.3 \Omega$ 그리고 $Z_{o22p} = 37.3 \Omega$ 으로 계산되었다. 그림 3에서는 이 두 전송선로의 특성을 비교한 특성 그래프이다. 이 그래프를 살펴보면 중심주파수 1GHz에서 S_{21} 전달특성은 마이크로스트립의 손실을 나타내어 그 값이 동일하며, 반사계수 S_{11} 은 50dB이하의 값을 모두 나타내기 때문에 동일한 특성을 갖고 있다고 판단된다. 이것은 중심주파수에서의 특성을 의미하며, 중심주파수의 10%이내에서만 그 특성이 동일함을 보여주고 있다. 그림 3과같이 병렬연결 전송선로가 기존 전송선로의 특성과 동일함을 확인했으므로, 임피던스 $Z_{o3} = 28.12 \Omega$, $Z_{o4} = 8.89 \Omega$ 의

병렬 임피던스 값과 전기적인 길이는 앞의 수식을 이용하여 표1에 나타낸 값으로 계산되었다.

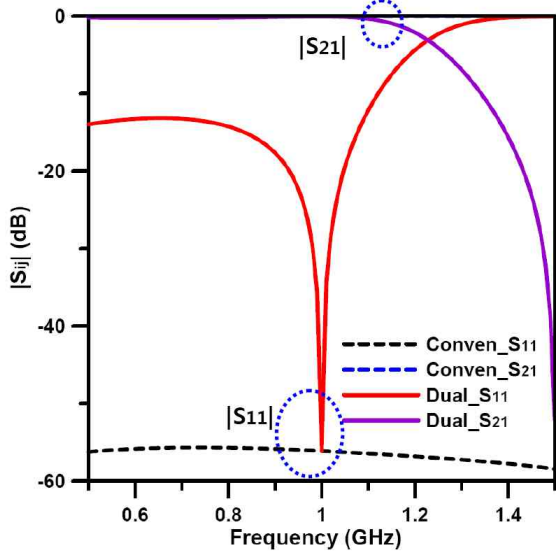
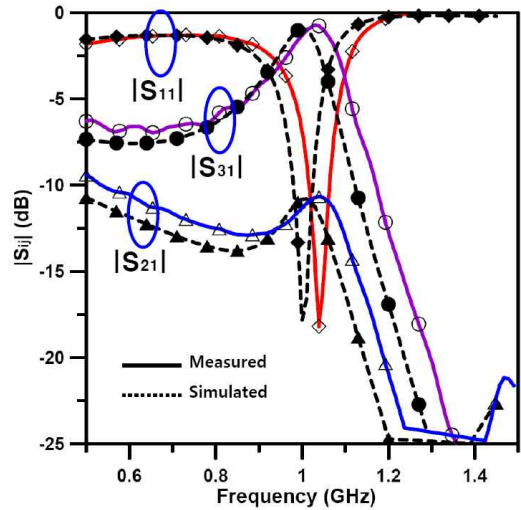


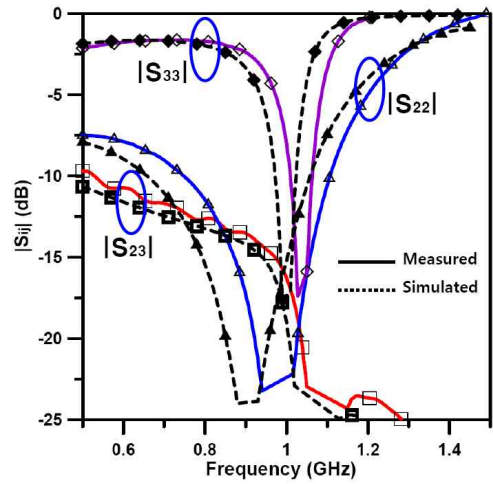
그림 3. 기존 전송선로와 병렬연결 전송선로의 반사 및 전달 특성
Fig. 3. Reflection and transmission characteristics of conventional and parallel connection transmission line.

표 1. 병렬연결 전송선로의 임피던스와 전기적인 길이 값
Table 1. Impedance and electrical length values of parallel connection transmission line.

	$Z_{03}=28.12 \Omega$	$Z_{04}=8.89 \Omega$
$Z_{1p} (\Omega)$	79.5	35.56
$Z_{2p} (\Omega)$	79.5	35.56
θ_1 (deg)	45	30
θ_2 (deg)	135	150



(a)



(b)

그림 5. 측정 결과와 시뮬레이션의 비교 (a) 포트 1에서의 S-파라미터 (b) 포트 2와 3에서의 S-파라미터
Fig. 5. Comparison of measured and simulated results (a) S-parameters at port 1 (b) S-parameters at port 2 and 3.

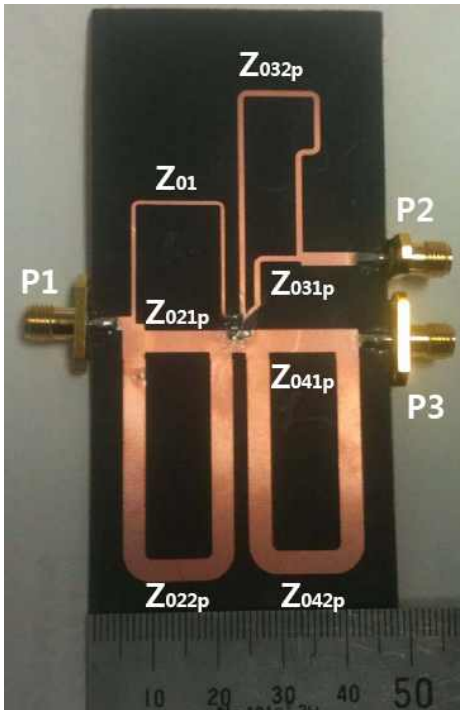


그림 4. 병렬연결 전송선로를 이용한 제작된 비대칭 전력 분배기의 사진

Fig. 4. Photograph of fabricated unequal power divider using parallel connection transmission line.

이렇게 계산된 임피던스 값을 갖고 비대칭 분배기를 제작하는데 여기서 사용된 PCB는 유전율 $\epsilon_r = 2.2$, 두께 0.8 mm 타코닉사 TLY-5 테프론 기판을 사

용하였다.

그림 4는 병렬연결 전송선로를 이용하여 $k=10$ 인 비대칭 전력분배기의 제작된 사진을 나타낸 것이다.

측정기로 측정된 것과 AWR사 Microwave Office를 이용한 시뮬레이션결과와의 비교는 그림 5에 나타내었으며, 이것을 보면 측정된 값의 중심주파수가 50 MHz 이동한 것을 제외하고는 동일한 특성이 나타남을 알 수 있다. 중심 주파수가 50 MHz가 이동한 것은 제작 시 마이크로스트립 패턴의 부정확성에 의해서 중심주파수가 높은 쪽으로 이동된 것으로 판단된다.

측정된 값을 살펴보면 $|S_{21}|$ 은 -10.73 dB 그리고 $|S_{31}|$ 은 -1.01 dB로 측정되었다. 이 값으로부터 포트 2와 3 사이의 분배비는 9.72 dB로 설계 값과 동일함을 알 수 있다. 이러한 삽입 손실의 불일치는 PCB 재질과 패턴을 구성하는 동에 의한 손실로 판단된다.

또한, 고립도 $|S_{32}|$ 는 -23.0 dB, 그리고 각 포트의 반사계수는 $|S_{11}|$ 은 -15.4 dB, $|S_{22}|$ 는 -16.0 dB 그리고 $|S_{33}|$ 는 -15.8 dB를 나타내고 있다.

그림 5의 그래프에서 보듯이 중심주파수 이동을 제외한 특성은 측정값과 시뮬레이션 값이 일치함을 보여주고 있으며, 주파수를 더 확장해서 관찰하면 병렬연결 전송선로의 특성이 중심주파수에서 험 대역에서 그 특성을 만족하기 때문에 하모닉 특성은 나타나지 않음을 확인하였다.

IV. 결 론

본 논문은 고 비율 비대칭 전력 분배기 설계에서 낮은 임피던스 값을 구현하는 방법으로 병렬연결 전송선로를 사용하였으며 구현된 전력 분배기는 이론적인 값과 측정값이 거의 동일함을 확인하였다.

제작된 10:1 비대칭 분배기는 중심주파수 1 GHz에서 제작하였고, 포트 2에서 -10.73 dB, 포트 3에서는 -1.01 dB로 출력되고 반사계수는 -15 dB 이상 그리고 고립도는 -20dB 이상 나오는 것을 확인하였다.

낮은 임피던스를 구현하는 방법으로 사용된 병렬연결 전송선로는 고비율의 Gysel 분배기, 하이브리드 분배기 등에 동일하게 적용할 수 있을 보여준 것이다.

감사의 글

본 연구는 금오공과대학교학술연구비에 의하여 연구된 논문임.

Reference

- [1] J. Lim, S. Lee, C. Kim, J. Park, D. Ahn, and S. Nam, "A 4:1 Unequal Wilkinson Power Divider," *IEEE Micro. Wireless Compon. Lett.*, vol. 11, no. 3, pp. 124-126, March 2001.
- [2] Z. Sun, L. Zhang, Y. Yan, and H. Yang, "Design of Unequal Dual-Band Gysel Power Divider with Arbitrary Termination Resistance," *IEEE Microw. Theory Tech.*, vol. 59, no. 1, pp. 1-9, Jan. 2011.
- [3] B. Li, X. Wu, and W. Wu, "A 10:1 Unequal Wilkinson Power Divider using Coupled Lines with Two Shorts," *IEEE Micro. Wireless Compon. Lett.*, vol. 19, no. 12, pp. 789-791, Dec. 2009.
- [4] J. Chen, and Q. Xue, "Novel 5:1 Unequal Wilkinson Power Divider using Offset Double-Sided Parallel-Strip Lines," *IEEE Micro. Wireless Compon. Lett.*, vol. 17, no. 3, pp. 175-177, March 2007.
- [5] S.G. Kwan, Y. Kim, and Y.C. Yoon, "Power Dividing using Shunt Open-Stub Loaded Transmission Line," *The Journal of Korea Navigation Institute*, Vol. 15-5, pp.774-780, Oct. 2011.
- [6] M.S. Kang, Y. Kim, and Y.C. Yoon, "An Unequal Wilkinson Power Divider with a High Dividing Ratio," *2012 EuMC Proceeding*, 2012.
- [7] Y. Kim, and Y.C. Yoon, "An Unequal Divider based on Transmission Line with Periodic Capacitor Shunt Connection," *The Journal of Korea Navigation Institute*, Vol. 16-5, pp. 781-786, Oct. 2012.
- [8] C.W. Tanf, M.G. Chen, and C.H. Tsai, "Miniaturization of Microstrip Branch-Line Coupler With Dual Transmission Lines," *IEEE Micro. Wireless Compon. Lett.*, vol. 18, no. 3, pp. 185-187, March 2008.

권 상 근 (Sang-Keun Kwon)



1987년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1993년 8월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1990년 9월 ~ 현재: 금오공과대학교 전자공학부 교수

관심분야 : 영상통신, 디지털 통신 시스템, 신호 처리

윤 영 철 (Young-Chul Yoon)



1978년 2월: 서강대학교 전자공학과 (공학사)
1982년 2월: 서강대학교 대학원 전자공학과 (공학석사)
1989년 2월: 서강대학교 대학원 전자공학과 (공학박사)
1987년 9월 ~ 현재 관동대학교 전자

정보통신공학부 교수

관심분야 : RF 및 Microwave 회로설계

김 영 (Young Kim)



1988년 2월: 서강대학교 전자공학과 (공학석사)
2002년 8월: 서강대학교 대학원 전자공학과 (공학박사)
1988년 1월 ~ 1993년 5월: 이즈텔 시스템즈(주) 연구소 선임연구원
1993년 6월 ~ 1998년 2월: 삼성전자(주)

정보통신사업본부 선임연구원

1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과 조교수

2003년 3월 ~ 현재: 금오공과대학교 전자공학부 부교수

관심분야 : RF 및 Microwave 회로해석 및 설계, 전력 증폭기 및 선형화기 설계