

하이사이드와 로우사이드 LO 신호를 동시에 적용하는 새로운 이미지 제거 수신기 구조[†]

(A new image rejection receiver architecture using simultaneously high-side and low-side injected LO signals)

문 현 원*, 류 정 탁**

(Hyunwon Moon and Jeong-Tak Ryu)

요 약 본 논문에서 높은 주파수 LO 신호와 낮은 주파수 LO신호를 동시에 사용하는 새로운 구조의 이미지 제거 수신기 구조를 제안하였다. 제안된 구조는 기존의 하나의 LO 신호를 사용하는 경우보다 저 잡음 지수 성능과 높은 선형성 특성을 갖는다. 또한 제안된 수신기는 기존의 Weaver 이미지 제거 수신기 구조 보다 같은 이득 error와 위상 error가 존재할 때도 6dB 이상의 높은 이미지 제거 특성을 보인다. 제안된 수신기 구조의 특성을 증명하기 위하여 이득 및 위상 error가 존재할 때의 이미지 제거 특성 공식을 유도하였다. 그리고 이 공식의 유용성을 시스템 시뮬레이션을 통하여 증명하였다. 따라서 높은 이미지 제거 특성 때문에 제안된 새로운 수신기 구조가 이미지 제거 수신기로써 널리 사용이 가능할 것으로 기대한다.

핵심주제어 : 이미지 제거 수신기 구조, 이미지 제거 비율, 로컬 오실레이터

Abstract In this paper, we propose a new image rejection receiver architecture using simultaneously the high-side and low-side injected LO signals. The proposed architecture has a lower noise figure (NF) performance and a higher linearity characteristic than the previous receiver architecture using a single LO signal. Also, the proposed receiver shows a higher IRR performance about 6dB than that of the previous Weaver image rejection architecture even though the same gain and phase errors between I-path and Q-path exist. To verify these characteristics, we derive an IRR formular of the proposed architecture as a function of mismatch parameters. And we demonstrate its formular's usefulness through the system simulation. Therefore, the proposed architecture will be widely used to implement the image rejection receiver due to its higher IRR performance.

Key Words : Image rejection receiver, Image rejection ratio (IRR), Local oscillator (LO)

1. 서 론

최근 들어 모바일 이동통신, WiFi, Bluetooth등 다

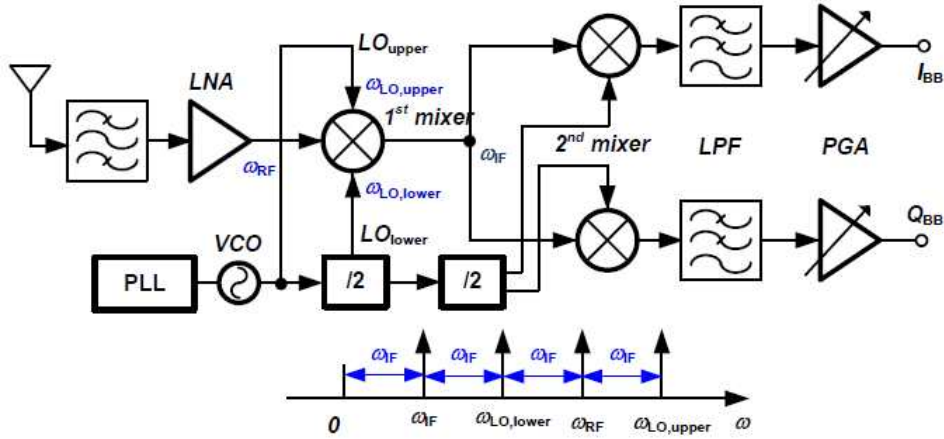
양한 통신시스템에 사용되는 RF 수신기의 구조는 고 집적화를 이루기 위해 직접 변환 수신기 구조를 많이 사용하고 있다[1-3]. 하지만 고속 데이터 전송을 위해 좀 더 높은 캐리어 주파수를 사용하는 통신시스템의 경우 구현의 편리함과 잡음 및 선형성 특성 확보를 동시에 만족하면서 구현하는 것이 가능한 전통적인

* 대구대학교 전자전기공학부(e-mail : mhw@daegu.ac.kr)

** 대구대학교 전자전기공학부

IF 주파수를 이용하는 Heterodyne 방식의 수신기 구조를 많이 사용한다 [4-5]. 하지만 IF 주파수를 갖는 구조를 사용하는 경우 항상 RF 신호와 LO 주파수 신

호의 특성을 Agilent사의 ADS 시스템 시뮬레이션을 통해 그 특성을 검증하였고 특히 IRR 특성을 기존의 Weaver 구조와 비교 검토한 결과를 제시하여 제안된



<그림 1> 제안된 dual conversion 구조의 RF 수신기 구조

호의 주파수차에 해당하는 같은 주파수 차이를 가지며 LO신호에서 반대편에 떨어져 있는 image 신호를 항상 고려해야 한다. 이를 위해 일반적으로 저 잡음 증폭기와 down-conversion mixer사이에 외부 SAW filter를 사용하여 image 신호 문제를 해결하는 것이 일반적이다. 혹은 외부 SAW filter를 사용하지 않고 집적화된 형태로 구현하기 위해서 Hartley 혹은 Weaver 구조의 image 제거 수신기가 일반적으로 사용되고 있고, 이 중 Weaver 구조가 Hartley 구조 대비 넓은 image 제거 대역폭을 갖기 때문에 널리 사용되고 있다 [6-7]. 하지만 이미지 제거 구조의 특성은 I&Q path간의 이득 및 위상간의 error에 의하여 얻을 수 있는 이미지 제거 특성(Image rejection ratio, IRR)이 제한된다. 또한 수신기는 원하는 신호를 높은 신호대 잡음비(SNR or CNR) 특성을 유지하면서 디지털 demodulator에 전달해야함으로 낮은 잡음 특성이 매우 중요하다. 따라서 저 잡음 특성을 얻을 수 있는 RF 수신기 구조 연구가 매우 필요로 한다.

본 논문에서는 낮은 잡음 특성을 가지며 기존의 Weaver 구조를 기반으로 하는 새로운 구조의 이미지 제거 구조를 제안한다. 제안된 구조는 기존의 하나의 LO 신호를 사용하는 것과 달리 같은 IF 주파수로 옮길 수 있는 high-side injection LO 신호와 low-side injection LO 신호를 동시에 모두 이용한다. 제안된 구

구조가 우수한 특성을 가짐을 증명하였다.

2. 제안된 수신기 구조

<그림 1>은 안테나부터 들어오는 RF 입력 신호를 high-side injection LO와 low-side injection LO을 동시에 사용하는 제안된 RF 수신기 구조를 보여준다. IF 주파수를 사용하는 heterodyne 구조이지만 image 제거 SAW필터를 사용하지 않는 Weaver구조를 기본으로 하는 이미지 제거 수신기 구조 형태로 구현되어 있다. 다만 첫 번째 down-conversion mixer가 <그림 1>에서 보듯이 보통 low-side injection LO 신호만을 사용하는 일반적인 수신기 구조와 달리 high-side injection LO 신호를 동시에 받아서 저 잡음 증폭기에서 증폭된 RF 신호를 IF 주파수 대역으로 옮긴다. 첫 번째 down-conversion을 위해 두 개의 LO 신호의 사용으로 $\omega_{LO,upper}$, $\omega_{LO,lower}$, ω_{IF} 3개의 주파수 신호가 필요하게 되는데 이를 피하기 위해 IF 주파수를 다음과 같은 관계를 갖도록 결정하면 하나의 LO 발진기를 구현하여 주파수 나누기 회로를 이용하여 쉽게 구현할 수 있다.

$$\omega_{LO,upper} = \frac{4}{3}\omega_{RF} \quad (1)$$

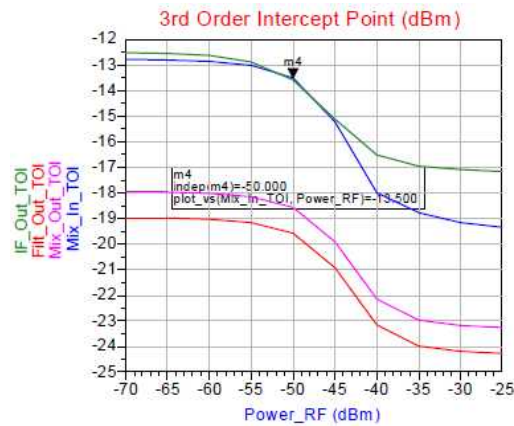
$$\omega_{LO,lower} = \frac{1}{2}\omega_{LO,upper} \quad (2)$$

$$\omega_{IF} = \frac{1}{2}\omega_{LO,lower} \quad (3)$$

원하는 RF 입력 신호를 두 개의 LO신호를 이용하여 IF 주파수로 변환시키기 때문에 일반적인 수신기 구조대비 기본적으로 신호의 크기가 2배가 된다. 하지만 이미지 신호는 크게 변화하지 않는다. 따라서 수신기 시스템 특성인 잡음 특성, 신호 대 잡음비 특성들이 신호의 크기가 기본적으로 3dB 증가하게 된다. 따라서 결과적으로 수신기의 잡음지수 (NF), 선형성 특성인 IIP3등이 개선되어 수신기의 특성이 개선되는 효



(a) 단일 LO를 사용하는 일반적인 수신기

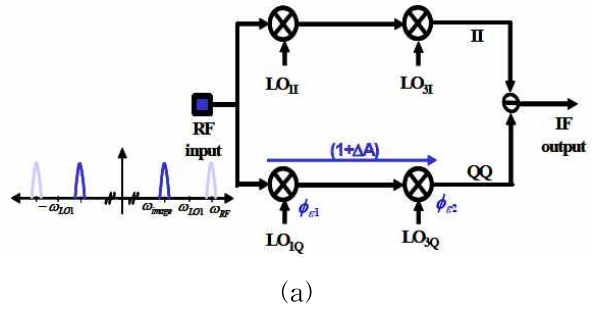


(b) Low-side & high-side injection LO신호를 동시에 사용하는 제안된 수신기

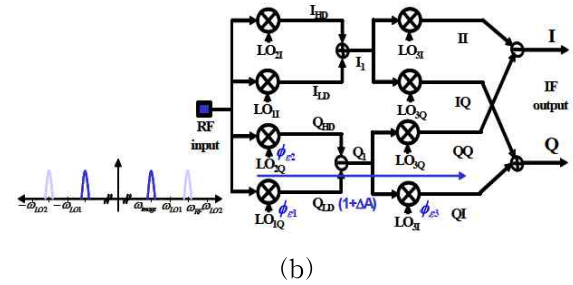
<그림 2> 기존 수신기와 제안된 수신기의 선형성 특성(IIP3) 비교 시스템 시뮬레이션 결과

과가 생긴다. <그림 2>는 일반적인 수신기 구조와 제안된 수신기 구조의 특성을 입력 power에 대해 수신기 선형성 대표 특성인 IIP3를 ADS를 이용하여 시스템 시뮬레이션한 결과를 보여준다. <그림 2>로부터 IIP3 특성이 3dB 정도 개선된 선형성 특성을 얻을 수 있음을 알 수 있다.

3. 이미지 제거 특성 (IRR) 비교



(a)



(b)

<그림 3> 이득 error와 위상 error (ϕ_{e1} , ϕ_{e2} , ϕ_{e3})에 있을 때 이미지 제거 수신기 구조 (a) 일반적인 Weaver 수신기 구조 (b) 제안된 수신기 구조

<그림 1>의 제안된 수신기 구조는 이미지 제거구조인 Weaver 구조를 바탕으로 되어 있다. 따라서 일반적인 Weaver 구조와 제안된 수신기 구조의 이미지 제거 특성을 비교 검토하여 비교하고자 한다. 일반적으로 이미지 제거 수신기의 특성은 I&Q path간에 이득 및 위상 특성의 불일치에 의해 결정된다. 일반적인 Weaver 구조와 제안된 수신기 구조의 이미지 제거 특성을 알아보기 위해 <그림 3>에서 보는 것과 같이 이득 error(ΔA), 위상 error(ϕ_{e1} , ϕ_{e2} , ϕ_{e3})가 존재할 때를 가정해 보자. IRR 특성을 주어진 mismatch 파라미터에 대한 특성으로 살펴보기 위해서는 이득 error ΔA 와 위상 error인 ϕ_{e1} , ϕ_{e2} , ϕ_{e3} 가 모두 Q-path에 있다

고 가정한다.

이미지 제거 수신기 입력에 ω_{LO1} 주파수 성분을 갖는 LO신호를 중심으로 같은 IF 주파수만큼 떨어져 있는 원하는 RF 신호와 원치 않는 이미지 신호가 있을 때를 가정하여 IRR 특성분석을 적용한다. 간단한 삼각함수 정리를 적용하여 정리를 하면 원하는 신호와 원치 않는 이미지 신호의 크기의 비를 dB 단위로 나타내면 Weaver 구조와 제안된 수신기 구조의 IRR에 대해 아래의 수식 (4)와 (5)로 표현할 수 있다.

$$IRR_{Weaver} = 10 \bullet \log \left[\frac{1 + (1 + \Delta A)^2 + 2(1 + \Delta A) \cos(\phi_{e1} + \phi_{e2})}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1} - \phi_{e2})} \right]$$

$$\approx 10 \bullet \log \left[\frac{1 + (1 + \Delta A)^2 + 2(1 + \Delta A) \cos(\phi_{e1})}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1})} \right]$$

.....(4)

$$IRR_{Proposed} = 10 \bullet \log \left[\frac{4 + 2(1 + \Delta A)^2 [1 + \cos(2\phi_{e3} + \phi_{e1} - \phi_{e2})]}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1} - \phi_{e3})} + \frac{4(1 + \Delta A) [\cos(\phi_{e2} - \phi_{e3}) + \cos(\phi_{e1} + \phi_{e3})]}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1} - \phi_{e3})} \right]$$

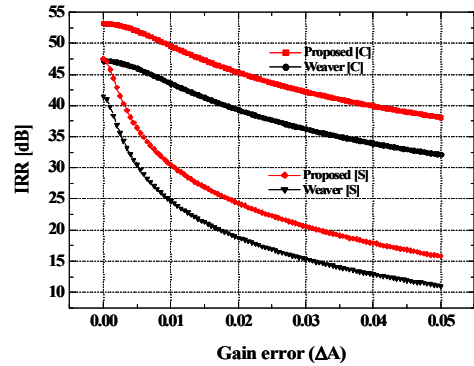
$$\approx 10 \bullet \log \left[\frac{4 + 2(1 + \Delta A)^2 [1 + \cos(\phi_{e1} - \phi_{e2})]}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1})} + \frac{4(1 + \Delta A) [\cos(\phi_{e2}) + \cos(\phi_{e1})]}{1 + (1 + \Delta A)^2 - 2(1 + \Delta A) \cos(\phi_{e1})} \right]$$

.....(5)

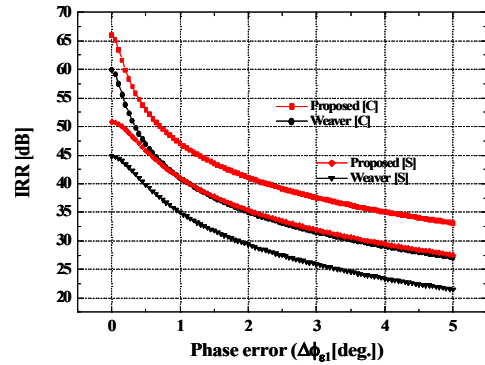
대부분의 수신기 시스템의 경우 보통 높은 LO 주파수 성분의 위상 error 성분이 가장 중요한 역할을 한다. 따라서 유도된 이미지 제거 수식에서 IF 주파수 성분의 I/Q 위상 error 성분인 ϕ_{e3} 를 0으로 대입하여 수식 (4)와 (5)를 근사화를 시킬 수 있다. 두 식을 살펴보면 분모는 두 구조에 대해 같고 분자성분이 제안된 수신기의 경우에 같은 이득 error와 위상 error에서 더 큰 값을 가짐을 알 수 있다. 따라서 이미지 제거 특성 지표인 IRR값이 기존의 Weaver 구조 대비 제안된 이미지 제거 수신기 구조가 개선된 IRR 특성을 보일 것을 예상할 수 있다.

이를 증명하기 위하여 앞에서 구한 IRR 특성에 대한 수식 (4)와 (5)를 이용하여 첫 번째 LO신호의 위상 error(ϕ_{e1})가 0.5도인 경우 이득 error에 대한 특성과 I/Q path간의 이득 error인 $1 + \Delta A$ 가 1.002인 경우 위상 error(ϕ_{e1})에 대한 특성을 살펴보았다. 또한 수식에 의한 계산의 정확성을 검증하기 위하여 시스템 시뮬레이터인 Agilent사의 ADS를 이용하여 일반적인

Weaver 구조와 high-side injection LO 신호와 low-side injection LO 신호를 동시에 사용하는 제안된 구조의 수신기의 IRR 특성을 같은 조건하에서 시뮬레이션을 한 결과를 <그림 4>에서와 같이 그래프로 나타내었다. <그림 4>의 결과는 수식에 의한 IRR 특성과 시뮬레이션을 통한 IRR 특성의 절대적인 값에 대해서는 차이가 있지만 이득 error에 대한 IRR 특성 그래프와 위상 error에 대한 IRR 특성 그래프의 경향성은 수식에 의한 것과 시뮬레이션 결과가 일치함을 알 수 있다. 그리고 제안된 수신기의 구조가 기존의 이미지 제거 구조 대비 IRR 특성이 대략 6dB 정도의 향상된 결과를 얻을 수 있다는 결론을 얻을 수 있다. 또한 IF주파수의 LO 신호의 위상 error가 존재하는 경우에 대해서도 앞서 내린 결론을 검증하기 위하여

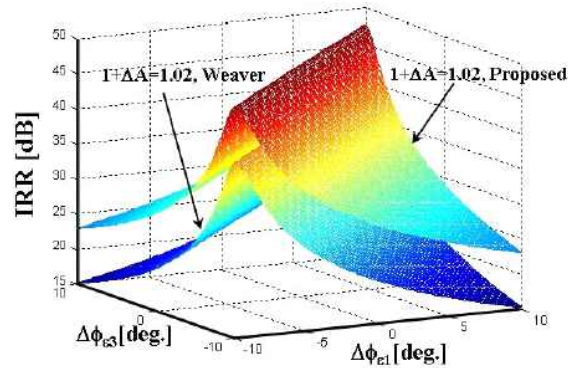


(a) 이득 error(ΔA)에 따른 IRR 특성



(b) 위상 error($\Delta\phi_{e1}$)에 따른 IRR 특성

<그림 4> 기존 Weaver 구조와 제안된 수신기 구조의 이득 및 위상 error에 따른 IRR 특성을 계산 및 시뮬레이션 결과 (C: 수식, S: 시뮬레이션)



<그림 5> RF LO 신호와 IF LO 신호의 위상error에 따른 IRR 특성 (이득 error: $\Delta A=0.2$)

첫 번째 LO 신호 위상 error(ϕ_{e1})와 두 번째 LO 신호 위상 error(ϕ_{e3})에 대한 IRR 특성을 이득 error ($1+\Delta A$)가 1.002인 경우에 대한 특성을 <그림 5>에 나타내었다. <그림 5>의 특성을 살펴보면 마찬가지로 제안된 이미지 제거 수신기 구조가 기존의 Weaver 구조대비 두 개의 LO 신호에 위상 error가 있는 경우에도 IRR 특성이 더 우수한 것을 알 수 있다.

4. 결론

일반적으로 RF 수신기의 구조는 high-sided injection LO 신호 혹은 low-sided injection LO 신호를 사용하여 구현한다. 하지만 본 논문에서 제안한 두 개의 LO 신호를 동시에 적용한 수신기 구조는 근본적으로 신호 성분의 크기의 증가로 좀 더 낮은 잡음 특성, 높은 신호 대 잡음비 (SNR) 특성, 더 우수한 선형성 특성을 가질 수 있음을 알 수 있다. 또한 기존 Weaver 구조의 이미지 제거 수신기 구조에 제안된 구조를 적용하여 IRR 특성의 개선을 살펴보았다. 이득 error와 위상 error에 대한 IRR 특성 공식을 유도 하였고 이를 시스템 시뮬레이션을 통해 기존 이미지 제거 구조 대비 대략 6dB 이상 개선된 결과를 얻을 수 있음을 증명하였다. 따라서 제안된 수신기 구조는 새로운 이미지 제거 수신기 구조로써 널리 사용이 가능할 것으로 기대한다.

참고 문헌

- [1] H. Moon, J. Han, S.-I. Choi, D. Keum, and B.-H. Park, "An area-efficient 0.13- μm CMOS multiband WCDMA/HSDPA receiver," *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 5, pp. 1447-1455, 2010.
- [2] I. Nam, D. H. Woo, and H. Moon, "Low noise and highly linear wideband CMOS RF front-end for DVB-H direct-conversion receiver," *IEICE Transactions on Communications*, vol. E95-B, no. 7, pp. 2498-2500, 2012.
- [3] M. Valla, G. Montagna, R. Castello, R. Tonietto, and I. Bietti, "A 72-mW CMOS 802.11a direct conversion front-end with 3.5-dB NF and 200-kHz 1/f noise corner," *IEEE J. Solid-State Circuits*, vol. 42, no. 8, pp. 1669-1677, 2007.
- [4] 정우영, 백정기, 최부귀, "위성통신용 수신기의 설계," *한국산업정보학회논문지*, vol. 1, no. 1, pp. 219-233, 1996.
- [5] 장홍주, "WLL 다중채널 단말기용 RF단 설계 및 제작," *한국산업정보학회논문지*, vol. 6, no. 2, pp. 31-37, 2001.
- [6] B. Razavi, *RF Microelectronics*, Englewood Cliffs, NJ: Prentice-Hall, 1998
- [7] J. C. Rudell, J.-J. Ou, T. B. Cho, G. Chien, F. Brianti, J. A. Weldon, and P. R. Gray, "A 1.9GHz wide-band IF double conversion CMOS receiver for cordless telephone applications,"

IEEE J. Solid-State Circuits, vol. 32, no. 12, pp. 2071-2088, 2008.

문 현 원 (Hyunwon Moon)



- 1997년 2월 한양대학교 전자공학과 공학사
- 1999년 2월 한국과학기술원 전기 및 전자공학과 공학석사
- 2004년 8월 한국과학기술원 전기 및 전자공학과 공학박사
- 2004년 7월 ~ 2012년 2월 삼성전자 SYSTEM LSI 사업부 책임연구원
- 2012년 3월 ~ 현재 대구대학교 정보통신대학 전자전기공학부 조교수
- 관심분야 : Analog/RF circuit design, PMIC design, Sensor Interface circuit design

류 정 탁 (Jeong-Tak Ryu)



- 종신회원
- (일)학술진흥재단 특별연구원
영남대학교 전자공학과 학사
- (일)OSAKA Univ. 전자공학과 석사
- (일)OSAKA Univ. 전자공학과 박사.
- (미)Duke Univ. 전자공학부 연구교수
- (현) 대구대학교 전자공학부 교수
- 관심분야 : 센서시스템 및 나노전자기술

논문 접수 일 : 2013년 02월 18일
1차수정완료일 : 2013년 04월 09일
게재확정일 : 2013년 04월 09일