http://dx.doi.org/10.6113/TKPE.2013.18.2.123

스위치드 변압기 Z-소스 인버터의 출력전압 특성에 관한 연구

김세진¹, 정영국[†], 임영철¹

A Study on the Output Voltage Characteristic of Switched Trans Z-Source Inverter

Se-Jin Kim¹, Young-Gook Jung[†], and Young-Cheol Lim¹

Abstract – This paper proposes the switched trans Z-source inverter(STZSI) which combined the characteristics of the trans Z-source inverter(TZSI) and the switched inductor Z-source inverter(SLZSI). The proposed STZSI has the same performance compared with the SLZSI which is improved the voltage boost performance of the conventional typical X-shaped ZSI, and it has advantage that circuit structure of Z-impedance network is more simple. And, in order to step up the voltage boost factor under the condition of the same duty ratio, unlike the SLZSI adding the inductors and diodes, the proposed method is dune by changing the turn ratio of trans primary winding of Z-impedance network. To confirm the validity of the proposed method, PSIM simulation and a DSP(TMS320F28335) based experiment were performed using trans with turn ratio 1 and 2 under the condition of the input DC voltage V_I=50V, duty ratio D=0.1 and D=0.15. As a result, under the same input/ouput condition, the inverter arm voltage stress of the proposed method is reduced to about 15%-22% as compared with typical X-shaped ZSI, and the elements in Z-impedance network of the proposed method is reduced as compared with the SLZSI.

Keywords: switched trans Z-source inverter, STZSI, transformer turn ratio, switched inductor ZSI, SLZSI, trans ZSI, TZSI, voltage stress, voltage boost ability

1. 서 론

종전의 전압형 인버터(VSI)는 입력 직류전압보다 높 은 출력 전압을 얻을 수 없고, 입력 전압이 크게 낮아지 는 변화등이 생기는 경우, 일정한 출력 교류전압을 발생 하지 못하므로 입력 측에 부스트 컨버터를 추가하여 이 문제를 해결하고 있다. 또한, VSI에서 동일 암의 두 스 위치가 동시에 턴 온 되는 암 단락 현상은 스위칭 소자 의 파괴와 인버터 고장 및 EMI 노이즈의 원인이 되기 도 한다. 암 단락의 문제점은 데드타임을 설정하여 해결 할 수 있지만, 출력 전압의 왜곡이나 출력 전압의 손실 을 유발할 수 있다^[1]. 근래에 제안된 X자 모양의 임피던 스 망을 갖는 전형적인 Z-소스 인버터 (X-ZSI)^[1-4]는 입 력 전압보다 높은 출력 전압을 얻기 위하여 동일 암의 두 스위치를 단락 시키는 동작(Shoot through state)을 하므로, 종전의 VSI의 암 단락에 대한 문제점이 발생하지 않는다.

VSI와 비교해 보면, 부스트 컨버터가 필요하지 않고 EMI 노이즈가 적은 인버터 구성이 가능하다. 전형적인 ZSI의 부스트 성능을 나타내는 입력과 출력 사이의 전 압 이득은 이론적으로 무한대이다. 그러나 입력 출력 사 이의 전압 이득이 높아질수록 인버터 암이 단락되는 시 간은 길어져서 전압 스트레스가 심해지는 문제가 있다. 따라서, 전형적인 ZSI에 비해 전압 스트레스가 낮으면 서 높은 전압 이득을 가지는 ZSI가 연구되어 왔는데, PWM방식을 변형하는 방법^[5,6]과 최근에 연구되고 있는 임피던스 망을 변형하는 방법^[5,6]과 최근에 연구되고 있는 임피던스 망을 변형하는 방법^[7-10]이 있다. ZSI를 위한 초기의 PWM제어방식은 정현과 변조방식과 유사한 Simple boost control method^[1]이 사용되었으며 이후 3 차 고조파 PWM(Third harmonics modulation)을 기본 으로 하는 Maximum boost control method^[5]와 Maximum constant boost control method^[6]가 제안되어

Paper number: TKPE-2013-18-2-2 ISSN: 1229-2214
 Corresponding author: jyg@db.ac.kr, Dept. of Electrical Engineering, Daebul University

Tel: +82-61-469-1263 Fax: +82-61-469-1353

¹ Dept. of Electrical Engineering, Chonnam Nat'l University Manuscript received Aug. 17, 2012; accepted Dec. 20, 2012 — 본 논문은 2012년 전력전자학술대회 우수추천논문임

전압 스트레스는 동일하지만 전압 이득(=출력전압/입력 전압)을 약 16% 향상 시킬 수 있게 되었다. 최근에는 ZSI의 임피던스 망을 변형시켜 부스트 성능을 크게 향 상시키는 방법^[7-10]들이 연구되고 있는데, Trans Z-소스 인버터(TZSI)^[7,8]와 스위치드 인덕터 Z-소스 인버터 (SLZSI)[9]가 대표적이라 할 수 있다. TZSI는 임피던스 망에 변압기를 구성하고 권선 비에 따라서 전압 부스트 률이 증가되는 방법이다. 또한, SLZSI는 임피던스 망에 다수의 인덕터와 다이오드를 구성하는 방식으로, 인덕터 수에 비례하여 부스트 성능이 향상된다. 이상의 방법은 동일한 출력전압 조건에 대하여, 종전의 X-ZSI보다 11%-22% 정도 전압 스트레스가 감소된다.

본 논문에서는 전형적인 ZSI를 기본으로 하여 TZSI 와 SLZSI의 특징을 결합한 스위치드 변압기 ZSI(STZSI)를 제안하였다. 제안된 STZSI의 스위치드 변압기 셀은 SLZSI와 구조가 유사하지만, 인덕터 대신 변압기를 사용한다는 점이 다르다. 따라서, 전압 승압 률을 높이기 위하여, 인덕터를 더 추가해야하는 SLZSI 와 달리 구조의 변경이 없이 변압기의 1차 측과 2차 측 의 권선 비에 따라 SLZSI와 동일한 부스트 성능을 얻을 수 있다.

제안된 STZSI의 타당성을 입증하기 위하여, 입력 직 류전압 50V, 단락비 D=0.1, D=0.15인 조건과 변압비가 1 과 2인 두 종류의 변압기를 이용한 PSIM 시뮬레이션과 DSP(TMS320F28335)를 이용한 실험을 동일한 조건하에 서 수행하였다. 동일한 입력 출력과 전압 부스트 조건에 대한 인버터 암의 전압 스트레스, 변압기 1차와 2차 전 류(인덕터 전류), 커패시터 전압, 출력 전압에 대하여 비 교 고찰하였다.

2. 본 문

2.1 종전의 Z-소스 인버터

그림 1은 입력 전류가 불연속으로 흐르는 전형적인 X 모양의 임피던스 망(X-임피던스 망)으로 구성된 단상 ZSI를 나타내었다. 회로는 직류 입력전압 V_I과 단상 인 버터를 구성하는 스위치 S_{P1}, S_{P2}, S_{L1}, S_{L2} 그리고 L₁, L₂ 및 C₁, C₂의 X-임피던스 망, 단락 모드에서 차단되는 입 력 측 다이오드 D_I로 구성된다.

인버터의 단락 모드에서 X-임피던스 망의 승압된 전 압이 V_I보다 높아지므로 D₁를 함께 구성하며 역 전압에 의한 D₁의 차단 동작으로 인해 입력 전류는 불연속으로 흐른다.

 V_{I} 과 인버터 암의 평균전압 V_{DC-Avg} 사이의 전압 이득 G는 식 (1)과 같다. 식 (1)의 T_S는 스위칭 한 주기 시간 이고, T_D는 단락 모드에서 인버터 암이 단락되는 시간 으로서 이때 단락 비 D는 T_D/T_S로 정의된다^[1].

그림 2와 그림 3의 SLZSI는 그림 1의 X-임피던스 망 의 두 인덕터 L₁, L₂를 두 개의 스위치드 인덕터 셀 (Switched inductor cell, ST cell)로 변형하여 전압 부스 트 성능을 향상시켰다. 그림 2와 같이 두 개의 인덕터를 이용한 방법과 그림 3의 세 개의 인덕터를 이용한 방법 이 있다.



Fig. 1 Typical X-shaped ZSI^[1]







Fig. 3 SLZSI with switched three inductors cell

각각 V_I과 V_{DC-Avg} 사이의 부스트 성능을 나타내는 전 압 이득 G는 두 개의 인덕터를 이용한 경우에 식 (2)와 같고 세 개의 인덕터를 이용하는 경우는 식 (3)과 같다.

$$G = \frac{V_{DC-avg}}{V_I} = \frac{1}{1 - 2\frac{T_D}{T_S}} = \frac{1 - D}{1 - 2D}$$
(1)

$$G = \frac{V_{DC-avg}}{V_I} = \frac{(1+D)(1-D)}{1-3D}$$
(2)

$$G = \frac{V_{DC-avg}}{V_I} = \frac{(1+2D)(1-D)}{1-4D}$$
(3)

인덕터 수에 비례하여 분모, 분자에 상수가 증가하므 로, 동일한 단락 비 D에서 전압 이득 G가 증가되는 것 을 알 수 있다.

2.2 제안된 스위치드 변압기 Z-소스 인버터

그림 4는 본 연구에서 제안하는 스위치드 변압기 셀 (switched trans cell, ST cell)을 이용한 STZSI를 나타 내었으며 변압기의 자화 인덕턴스 L_M=L_{MP}=L_{ML}를 고려 해 표현하였다.

그림 2의 SL cell은 각 동작 모드에서 상, 하위 SL cell의 동작이 동일하게 나타난다. 상위 SL cell의 경우, 비 단락모드 동안 Lun, Lu2 사이에 위치한 Du2가 턴 온 되고 Lui, Lu2은 직렬 연결되어 동일한 전류가 흐른다. 단락 모드에서는 Dui, Du3이 턴 온 되어 Lui, Lu2는 병 렬로 구성 되고 동일하게 분배된 전류가 흐른다. 이러한 동작은 다이오드의 온, 오프 특성을 이용한 것으로 다이 오드는 필수 요소이다. 그러나 그림 3과 같이 SL cell의 인덕터가 2개에서 3개로 증가하는 경우, 각 동작모드에 서 정상적인 동작을 수행하기 위해서는, 다이오드 역시 2배로 증가(3개-6개)되어 수동소자의 사용량 증가 및 방열장치 설계로 인해 부피 증가의 문제점이 있다. 반면 에 그림 4의 제안된 ST cell은 그림 2의 SLZSI와 유사 한 구조를 하고 있으나, 두 인덕터 대신 하나의 변압기 를 사용한다. 따라서 부스트 성능을 향상시키기 위해 인 덕터와 다이오드를 추가하는 SL cell과 달리 제안된 ST cell을 이용한 방식은 변압기의 권수비 만을 변화시켜 동일한 성능을 얻을 수 있다. 또한 단락 모드 동안 변압 기의 2차 측 권선에 전류가 흐르지 않아도. 1차 측 권선 의 전압과 변압기의 권선 비에 따라 2차 측 권선에 전 압이 나타나므로. 2차 측 권선의 방전 경로가 되는 다이 오드를 추가로 구성하지 않는 유리함이 있다. STZSI의 동작은 기존의 다른 ZSI와 동일하게 단락 모드(Shoot through state)와 비 단락모드(Active state)도 동작한다. 그림 5의 단락 모드와 그림 6의 비 단락모드에서 STZSI는 임피던스 망을 제외한 단상 인버터와 교류부 하 측을 등가화 하여 해석하였다. 단상 인버터는 모드에 따라 온/오프 되는 단일 스위치로 나타내고 부하 Zo는 Ro+sLo로 표현된다.

인버터의 동일 암에 위치한 두 스위치가 동시에 턴 온 되는 그림 5의 단락 모드는 임피던스 망에서 부스트 된 전압이 V1보다 높아지므로, D1는 역 전압에 의한 차 단상태가 되며, 인버터 암의 양단 전압은 0V(VDC=0)이 다. 단락 모드 동안 스위치드 변압기 셀의 변압기 1차 측 권선 n1(=n1P=n1L)과 2차 측 권선 n2(=n2P=n2L)를 직렬 로 연결하는 다이오드 D2(=D2P=D2L)가 역 전압에 의한 차단 상태가 되어 n2는 임피던스 망에서 분리된다. n1은 다이오드 D3(=D3P=D3L), C1, C2 및 인버터 암과 직렬 연 결되고 변압기의 자화 인덕턴스 LM(=LML=LMP)에 흐르 는 전류 iLM-shoot는 증가하며, C1, C2의 방전 전류와 같다. n1의 권선전압 Vn1은 임피던스 망의 커패시터 전압 Vc(=Vc1=Vc2)와 동일하므로 식 (4)로 표현되고, 임피던 스 망에서 분리된 n2의 권선전압 Vn2는 변압기 권수 비



Fig. 4 The proposed STZSI(Switched trans Z-source inverter)



Fig. 5 Shoot through state of the STZSI

n₂/n₁에 따라 결정되며, 식 (5)와 같다. 단락 모드 동안 변압기 1차 권선전압과 2차 권선전압의 합은 V_{T-shoot}로 정의하여 식 (6)으로 나타낼 수 있다.

$$V_{n1} = V_C \tag{4}$$

$$V_{n2} = \frac{n_2}{n_1} V_{n1} = \frac{n_2}{n_1} V_C \tag{5}$$

$$V_{T-shoot} = \left(1 + \frac{n_2}{n_1}\right) V_C \tag{6}$$

그림 6은 일반적인 VSI와 동일하게 동작되는 비 단락 모드를 나타낸다. 이 모드 동안 D_i 는 도통 상태며 C_i , C_2 는 충전상태로 V_{DC} 는 V_C 의 약 두 배의 전압이 된다.

스위치드 변압기 셀의 D₃은 차단 상태이고, D₂가 턴 온되어 변압기의 두 권선은 직렬 연결된다. LM에 흐르 는 전류 i_{LM-active}의 기울기는 감소하며 입력 전류에서 C₁, C₂의 충전전류를 제외한 전류와 같다. 비 단락모드 동안 변압기 1차 권선전압과 2차 권선전압의 합은 V_{T-active}로 정의하여 식 (7)으로 나타낼 수 있다.

$$V_{T-active} = V_I - V_C \tag{7}$$

스위칭 한 주기 시간 T_S 동안 V_T-shoot와 V_T-active의 합 은 0V로 변압기 권선의 평균전압 V_T-avg은 식 (6)과 식 (7)을 이용해 식 (8)로 표현된다.

$$V_{T-avg} = \frac{\left(1 + \frac{n_2}{n_1}\right) V_C DT_S + (V_I - V_C)(1 - D) T_S}{T_S} = 0 \quad (8)$$

식 (8)을 정리하면 식 (9)과 같이 C1, C2전압 VC를 나



Fig. 6 Active state of the STZSI

타 낼 수 있으며, 비 암 단락 모드동안, 인버터 암의 전 압 V_{DC}는 식 (10)과 같고, B는 인버터 암의 전압 스트레 스 정도를 나타낸다. 또한 T_S 동안 인버터 암의 평균 전압 V_{DC-Avg}은 식 (11)과 같으며, G는 STZSI의 입력전 압과 출력전압 사이의 전압 이득이다. Simple boost control method를 이용한 단상 STZSI의 최대 출력 전압 (v₀, 교류전압의 최대치)은 식 (12)와 같다.

$$V_{C} = \frac{1 - D}{1 - \left(2 + \frac{n_{2}}{n_{1}}\right)D} V_{I}$$
(9)

$$V_{DC} = \frac{1 + \frac{n_2}{n_1}D}{1 - \left(2 + \frac{n_2}{n_1}\right)D} V_I = BV_I$$
(10)

$$V_{DC-avg} = \frac{\left(1 + \frac{n_2}{n_1}D\right)(1-D)}{1 - \left(2 + \frac{n_2}{n_1}\right)D} V_I = GV_I$$
(11)

$$v_O = B(1-D) V_I = G V_I \tag{12}$$

Simple boost control method를 이용한 X형 ZSI와 인 덕터 수에 따른 SLZSI, 변압기 권선 비에 따른 STZSI 의 G와 B를 비교 분석 하기 위해 그림 7과 그림 8에 그래프로 나타내었다. 그림 7에서는 D의 변화에 따른 G 를 비교하고, 그림 8에서는 G의 변화에 대한 B를 비교 하고 있다. 두 그래프에서 곡선 A는 n₂/n₁=2인 제안된 STZSI와 인덕터 셀 당 3개의 인덕터를 갖는 SLZSI를 의미한다. 곡선 B는 n₂/n₁=1인 STZSI와 2개의 인덕터로



Fig. 7 Comparison of G of the proposed STZSI, SLZSI and the traditional typical x-shaped ZSI according to D

		duty ratio	Boost factor
Α	STZSI (n ₂ /n ₁ =2)	0.12	2.39
В	STZSI (n ₂ /n ₁ =1)	0.18	2.57
С	X-shaped ZSI	0.34	3.13

Table 1Boost factor B and duty ratio D of the traditionalZSI, SLZSI and the STZSI with voltage gain G=2.0

구성되는 인덕터 셀을 갖는 SLZSI이며, 곡선 C는 X형 ZSI의 G 및 B를 나타낸 것이다. 즉, 제안된 방식은 이 론적으로 SLZSI와 달리 수동소자의 추가 없이 동일한 성능을 가지는 것을 확인 할 수 있다.

전압 이득G가 2.0인 경우에 대하여 3가지 ZSI의 단락 비 D와 전압 스트레스 B를 표 1에 비교하였다. 곡선 A 의 경우 D=0.12, B=2.39이며 곡선 B의 경우에는 D=0.18, B=2.57로 A에 비해 전압 스트레스 B가 약 7% 증가된 다. 곡선 C는 D=0.34, B=3.13으로 곡선 A에 비해 B가 약 24% 높게 나타난다. 따라서 곡선 A의 경우가 가장 낮은 전압 스트레스 B를 가지고 동일한 전압을 출력할 수 있다.

변압기 자화 인덕턴스 L_M에 흐르는 평균전류I_{LM-avg}는 C₁, C₂에 흐르는 평균 전류가 0으로 가정했을 때 식 (13)과 같이 평균 입력전류 I_{DI-avg}와 같고 입, 출력사이 에 손실이 없는 경우 평균출력전류와 전압이득으로 표 현 된다. L_M에 흐르는 리플을 고려했을 때 L_M에 흐르는 전류가 연속인 조건은 최소전류가 0A 이상인 경우이므 로 L_M은 식 (14)와 같다. 또한 C₁, C₂는 단락모드동안 방 전하는 전류가 L_M에 흐르는 전류와 동일하므로 식(15)와



Fig. 8 Comparison of B of the proposed STZSI, SLZSI and the traditional typical x-shaped ZSI according to G

Table 2Comparison of the traditional x-shaped ZSI,SLZSI and the proposed STZSI

	Traditional X-shaped ZSI[1]	STZSI n ₂ =secondary turn ratio n ₁ =primary turn ratio	
V _{DC}	$\frac{1}{1-2D}V_I$	$\frac{1\!+\!\frac{n_2}{n_1}D}{1\!-\!\left(2\!+\!\frac{n_2}{n_1}\right)\!D}V_I$	
V _C	$\frac{1-D}{1-2D}V_I$	$\displaystyle rac{1-D}{1-\left(2+rac{n_2}{n_1} ight)\!D}V_I$	
V_{DI}	V_{DC}	V _{DC}	
VLM	$V_{L-Shoot} = V_C$	$V_{LM-Shoot} = V_C$	
or V_L	$V_{L-Active} = V_I - V_C$	$V_{LM-Active} = V_I - V_C$	
io	$V_{DC}(1-D) \times \frac{V_I}{R_O}$	$V_{DC}(1-D) \times \frac{V_I}{R_O}$	
I _{L-avg} Or I _{LM-avg}	$\frac{V_{DC}^2(1-D)^2}{R_O V_I}$	$\frac{V_{DC}^2(1-D)^2}{R_O V_I}$	
I_D	$2I_L - I_O$	$2I_{LM}$ – I_O	

같은 방법으로 용량을 결정할 수 있으며 ΔVc은 Vc의 전압리플이다.

$$I_{DI-avg} = I_{LM-avg} = GI_{O-avg} = \frac{G^2 V_I}{R_O}$$
(13)

$$L_M > \frac{R_O D T_S V_C}{2 G^2 V_I} \tag{14}$$

$$C \ge \frac{\left(DT_s\right)^2}{L_M \Delta V_C} V_C \tag{15}$$

표 2에는 X-ZSI와 제안된 STZSI의 전압 스트레스 V_{DC}, 커패시터 전압 V_C, 입력 다이오드의 전압 스트레스 V_{DI}, 인덕터 양단전압 V_L, 스위치드 변압기 셀의 자화 인덕터스 전압 V_{LM}, 출력 전류의 최대치 io, 인덕터 전 류 I_L, 스위치드 변압기 셀의 자화 인덕터 전류 I_{LM}, 입 력 다이오드의 전류 스트레스 I_D를 수식으로 서로 비교 하였다.

3. 시뮬레이션 및 실험

본 논문에서 제안한 STZSI의 동작에 따른 특성을 확 인하기 위해 실험 및 시뮬레이션을 수행하였다. 변압기 의 경우 권선비(n₂/n₁)가 1과 2인 두 가지 고주파 변압기 를 ST cell로 구성하여 수행하였으며, 스위칭 방식은 simple boost control method를 채택하였다.

Input I	50V	
Capa	480uF	
	turn ratio $(n_1 : n_2)$	1:1(1:2)
	No. of turns	4:4(4:8)
Transformer	primary inductance	1mH
	leakage inductance	10uH
	winding resistance	0.22
Switchin	20kHz	
Output filtor	L _f	3mH / 0.2Q
	C _f	6.8uF
Res	55Ω	

Table 3 Simulation parameters

시뮬레이션의 경우 PSIM 7.0을 사용하였고, 실험은 DSP (TMS320F28335) 제어되는 시스템으로 하였으며, 자세한 파라미터는 표 3에 제시하였다.

그림 9는 n₂/n₁이 2인 변압기를 이용하고 D=0.1인 조 건에 대한 시뮬레이션 결과이다. 입력 직류전압 V_I=50V 에서 출력 교류전압 v₀는 85V로 1.7배 승압 된 것을 알 수 있으며, 임피던스 망의 커패시터 전압 V_C는 75V임을 알 수 있다.

그림 10은 그림 9와 같은 조건에 대한 실험 결과로서, 출력 전류 io와 출력 전압 vo가 정현 파형을 보이며, Vc 와 Vi는 스위칭 리플이 약간 포함된 직류 파형임을 알 수 있다.



Fig. 9 Simulation results of $v_{\rm O},~i_{\rm O}$ and $V_{C},~V_{\rm I}$ with $n_{2}/n_{1}{=}2.0$ and D=0.1

그림 11은 그림 9와 동일한 조건에서 입력 전류 iD, 변압기 1차 권선에 흐르는 전류 inl 및 인버터 암의 전 압 스트레스 VDC와 변압기 1차 권선의 전압 Vnl 파형에 대한 시뮬레이션 결과를 나타내고 있다. inl는 임피던스 망과 입력 전압 사이의 다이오드 DI에 흐르는 전류와 같으므로, 단락 모드에서 차단되어 0A의 전류가 흐르는 것을 알 수 있다. 반대로 변압기 1차 측에 흐르는 전류 는 비 단락모드에 비해 단락 모드에서 상당히 높은 전 류가 흐르며, 비 단락모드 동안 흐르는 전류의 기울기는 매우 낮은 것을 알 수 있다. 단락 모드 동안 인버터의 동일 암의 두 스위치는 단락되므로 전압은 0V로 나타나 며, 비 단락모드 동안 95V의 전압이 나타나는 것을 알 수 있다. 변압기 1차 측 권선 전압은 전류 파형에 따라 단락 모드에서 높은 전압이 나타나며 비 단락모드에서 는 0V이하의 전압이 나타나는 것을 확인 할 수 있다.



Fig. 10 Experimental results of v_0 , i_0 and V_C , V_I with n_2/n_1 =2.0, D=0.1



Fig. 11 Simulation results of $i_{DI}\text{, }i_{n1,}$ $v_{DC}\text{, }v_{n1}$ with $n_2/n_1\text{=}2.0,$ D=0.1

그림 12는 실험결과 파형을 나타내고 있으며 변압기 1차 권선의 전류, 전압 파형에서 링잉 현상이 관찰된다. 그러나 시뮬레이션 결과와 크게 다르지 않는 파형이며 입력 전류, 인버터 암의 전압 스트레스 역시 시뮬레이션 결과와 크게 다르지 않다.

그림 13은 앞선 수행한 시뮬레이션 및 실험과 동일한 권선 비 n₂/n₁ = 2조건에서 단락 비 D를 0.15로 증가시 켰을 때에 대한 실험 결과를 나타낸다. D=0.1의 경우에 비해 D=0.15의 경우는 출력 전압이 120V로 입력 전압에 대하여 약 2.4배 승압되어 출력되는 것을 알 수 있다.

그림 14는 ST cell의 변압기의 권선비 n₂/n₁을 1.0로 하여 실험한 결과이다. 먼저 그림 14(a)는 단락 비 0.1의 조건에 대한 결과이다. 출력 전압은 70V로서 입력전압 50V에 대하여 1.4배 승압 되며, 변압비 2.0의 ST cell을 사용했을 때보다는 낮은 부스트 성능을 보인다.

단락 비 0.15의 실험 결과인 그림 14(b)의 경우 그림 10(n₂/n₁=2.0, D=0.1)과 같이 입력 전압보다 1.7배 승압된 전압이 발생하는 것을 알 수 있다.



Fig. 12 Experimental results of i_{DI} , i_{n1} , v_{DC} , v_{n1} with n_2/n_1 =2.0, D=0.1



Fig. 13 Experimental results of $v_{0},\ i_{0}$ and $V_{C},\ V_{I}$ with $n_{2}/n_{1}{=}2.0,\ D{=}0.15$

4. 결 론

본 논문에서는 전형적인 X-ZSI가 높은 출력 전압 모 드로 동작하는 경우 발생되는 높은 전압 스트레스를 줄 이기 위한 방법으로 STZSI를 제안하였다. 제안된 방법 은 하나의 변압기와 두 개의 다이오드로 구성되는 스위 치드 변압기 셀을 이용한 것이다. 제안된 방법은 전형적 인 ZSI에 비해 동일 단락 비에서 높은 부스트 성능과 낮은 전압 스트레스를 얻을 수 있다. 또한, 스위치드 변 압기 셀은 변압기를 사용하므로, 권선 비를 변화시켜 기 존의 SLZSI보다 적은 구성 요소로도 동일한 성능을 얻 을 수 있다. 제안된 STZSI은 동일한 입력 출력 조건에 서 종전의 방식에 비해 이론상으로 각각 15%, 22% 감 소된 전압 스트레스를 갖는다.

제안된 STZSI의 성능을 알아보기 위해 simple boost control method을 이용해 입력 직류전압 50V, 듀티비 D=0.1, D=0.15인 조건에서 변압비(n₂/n₁)가 1과 2인 변압 기를 이용하여 PSIM 시뮬레이션과 DSP (TMS320 F28335)기반의 실험을 수행하였다. 그 결과, 권선비와 단락비의 증가에 따라 제안된 인버터의 출력 교류전압 이 증가됨을 알 수 있었다.



(a) $n_2/n_1=1.0$, D=0.1



Fig. 14 Experimental results of vo, io and Vc, VI

호남광역권 광역경제권 선도사업의 "3-Level 기법을 이용한 3MW 이상급 풍력발전기용 전력 변환기 개발"과제의 지원으로 연구되었음

참 고 문 헌

- F. Z. Peng, "Z-Source Inverter," *IEEE Trans. Ind. Applicat.*, Vol. 39, No. 2, pp. 504–510, March/April 2003.
- [2] F. Z. Peng, X. Yuan, X. Fang, and Z. Qian, "Z-source inverter for adjustable speed drives," *IEEE Power Electron. Lett.*, Vol. 1, No. 2, pp. 33 - 35, Jun. 2003.
- [3] Y. Huang, M. Shen, F. Z. Peng, and J. Wang, "Z-source inverter for residential photovoltaic systems," *IEEE Trans. Power Electron.*, Vol. 21, No. 6, pp. 1776 - 1782, Nov. 2006.
- [4] Y. Tang, S. Xie, C. Zhang, and Z. Xu, "Improved Z-source inverter with reduced Z-source capacitor voltage stress and soft-start capability," *IEEE Trans. Power Electron.*, Vol. 24, No. 2, pp. 409–415, Feb. 2009.
- [5] F. Z. Peng, M. Shen, and Z. Qiang, "Maximum boost control of the Z-source inverter," *IEEE Trans. Power Electron.*, Vol. 20, No. 4, pp. 833–838, July 2004.
- [6] M. S. Shen, J. Wang, A. Joseph, F. Z. Peng, L. M. Tolbert, and D. J. Adams, "Constant boost control of the Z-source inverter to minimize current ripple and voltage stress," *IEEE Trans. Ind. Applicat.*, Vol. 42, Issue. 3, pp. 770–778, May/June 2006.
- [7] R. Strzelecki, M. Adamowicz, N. Strzelecka and W. Bury, "New type T-source inverter," *in Proc. IEEE Compatibility and Power Electronics, CPE '09*, pp. 191–195, 2009.
- [8] W. Qian, F. Z. Peng, and H. Cha, "Trans-Z-source inverters," *IEEE Trans. Power Electron.*, Vol. 26, No. 12, pp. 3453–3463, Dec. 2011.
- [9] M. Zhu, K. Yu, and F. L. Luo, "Switched-inductor Z-source inverter," *IEEE Trans. Power Electron.*, Vol. 25, No. 8, pp. 2150–2158, Aug. 2010.
- [10] C.J. Gajanayake, Fang Lin Luo, Hoay Beng Gooi, Ping Lam So, Lip Kian Siow, "Extended-boost Z-source inverters", *IEEE Trans. Power Electron.*, Vol. 25, No. 10, pp. 2642–2652, Oct. 2010.



김세진(金世鎭)

1983년 3월 9일생. 2009년 호남대 전기공학과 졸업. 2011년 전남대 대학원 전기공학과 졸업 (석사). 현재 동 대학원 박사과정.

Ŷ

<u> 정영국(鄭榮國)</u>

1963년 11월 10일생. 1986년 전남대 전기공학 과 졸업. 1988년 동 대학원 전기공학과 졸업 (석사). 1996년 동 대학원 전기공학과 졸업(공 박). 2000년 일본 오카야마대 연구방문. 현재 대불대 융합기술학부 부교수.

<u>임영철(任永徹)</u>

1953년 4월 23일생. 1975년 전남대 전기공학 과 졸업. 1977년 고려대 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸 업(박사). 1997년 호주 모나시대 Visiting Scholar. 1998년~2007년 산업자원부 지정 전 남대 고품질 전기전자부품 및 시스템 연구센

터 소장. 현재 전남대 전기공학과 교수.