

논문 2012-50-3-20

플라즈마 디스플레이 패널에서 공통전극에서의 벽전하를 이용한 기입방전특성의 향상

(Improvement of Address Discharge Characteristics Using Wall Charge
on Common Electrodes in AC PDP)

조 병 권*

(Byung-Gwon Cho)

요 약

플라즈마 디스플레이 패널에서 기입기간 동안 공통전극에서의 벽전하를 이용하여 기입방전특성을 향상시키기 위하여 수정된 구동 파형을 제시한다. 플라즈마 디스플레이의 구동방식에 있어서 초기화 기간 후에 상판의 두 전극에는 음전하가 쌓이게 되고 하판의 기입전극에는 양전하가 쌓이게 된다. 기입기간 중의 기입방전은 주사펄스와 기입펄스가 동시에 인가될 때 발생되는데 주사전극의 음전하와 기입전극의 양전하가 주로 이용된다. 반면에 공통 전극에서는 기입기간 동안 파형인가 없이 전압만 유지하기 때문에 공통전극의 벽전하는 크게 기여하지 않는다. 본 연구에서는 기입기간 중 주사 및 기입 펄스의 인가시각에 맞춰 공통 전극에서도 펄스를 인가하여 기입방전 특성을 조사하였다. 공통 전극에서의 인가전압의 높이와 펄스의 인가시각에 따른 기입 방전특성을 조사하는 실험을 각각 진행하였으며 그 결과 최적의 전압높이와 인가시각 조건하에서 기입방전의 발생시간을 종래보다 약 200 ns 정도 단축시켰다.

Abstract

A modified driving waveform is proposed to improve the address discharge characteristics using wall charge on the common electrodes in plasma display panel. In the driving scheme of plasma display, after a reset period, the negative charge are accumulated on two front electrodes and positive wall charge are accumulated on the address electrode. As the address discharge during an address period is produced when the scan and address pulses are applied at the same time, negative charge on the scan electrodes and positive charge on the address electrodes are mainly used. On the other hand, as the voltage are only maintained without applying the waveform during an address period on the common electrodes, the wall charge is not used on the common electrodes. In this paper, the address discharge characteristics are investigated with changing pulse applying time and applied voltage amplitude on the common electrodes and consequently the producing time of an address discharge are shortened about 200 ns compared with the conventional driving waveform.

Keywords : Address discharge, Wall charge, Common electrode, Plasma display panel, PDP

I. 서 론

교류형 플라즈마 디스플레이 패널(AC PDP)은 최근 TV나 모니터 시장에서 다른 디스플레이에 비해 다소 열세에 처해 있으나 대화면에 유리하고, 제조 가격이

저렴하며, 빠른 응답속도 등의 장점이 있기 때문에 여전히 대형 및 3D TV의 디스플레이로서 적합하다고 볼 수 있다^[1, 2]. 특히 3D TV는 특성상 빠른 응답속도를 요구하고 있기 때문에 여러 디스플레이 중에서 PDP가 유리하다고 볼 수 있다. 그러나 플라즈마 디스플레이는 하나의 화면을 구성하는데 있어서 여러 개의 부화면으로 나누어져 있기 때문에 휘도를 향상시키는 데에는 시간의 한계가 있다^[3]. 또한 하나의 부화면에는 초기화, 기입, 유지기간으로 나누어져 있는데, 기입기간이 대다

* 정회원, 부경대학교 이미지시스템공학과
(Department of Image Science & Engineering,
Pukyong National University)
접수일자:2012년10월23일, 수정완료일:2013년2월18일

수를 차지한다^[4]. 기입기간 동안의 기입동작은 PDP의 수직 라인의 수만큼 펄스의 개수로 이루어지는데, 만약 펄스의 폭을 줄일 수 있다면 기입기간의 시간을 획기적으로 줄일 수 있으며 전체시간도 단축시킬 수 있어 휘도를 표시하는 유지기간의 시간을 늘릴 수 있는 장점이 있다. 현재까지의 고속 기입방법은 기입기간 중 점차적으로 기입 전압을 늘이는 방법, 인접 셀에서의 프라이밍 입자를 이용하는 방법, 초기화 과정에서의 프라이밍 입자를 이용하는 방법 등이 발표되었다^[5~7]. 그러나 이러한 방법들은 오방전이나 회로 구현의 어려움 등의 여러 가지 문제점이 발생하기도 하였다.

교류형 플라즈마 디스플레이는 일반적으로 3 전극으로 구성되어 있으며 각각 주사동작을 하는 Y와 유지동작을 하는 X 전극이 셀 상부에 평행하게 구성 되어있고 기입동작을 위한 A 전극이 수직으로 셀 아래 위치에 있다. 유전체가 없이 전극이 직접 노출되어 있는 직류형과 달리 교류형 플라즈마 디스플레이 패널은 셀 내부에서 플라즈마 방전이 발생하면 프라이밍 입자가 생성되고 전극과 방전공간 사이에 위치하는 유전체 위에 벽전하라는 것이 형성된다. 플라즈마 상태는 양전하와 음전하가 분리된 상태이며 벽전하는 양전하와 음전하 그룹으로 나누어져 있다. 그러므로 방전이 발생하게 되면 양의 전압이 인가된 전극의 유전체에는 음전하가 쌓이게 되고, 음의 전압 또는 접지 전극의 유전체에는 양전하가 쌓이게 된다. 플라즈마 디스플레이 셀 내부의 전압-셀전압-은 벽전하에 의해 형성된 벽전압과 외부에서 인가되는 외부 인가전압의 합으로 이루어진다. 그러므로 벽전하가 셀 내부에 많이 남아있게 되면 방전을 발생시키기 위한 외부 인가전압을 낮출 수 있다. 또한 각 전극에 쌓이는 벽전하는 메모리 역할을 해서 기입기간동안 선택된 셀에는 방전에 의한 벽전하가 남아서 유지기간에 선택된 셀만 방전을 일으키게 된다. 초기화 기간 중의 벽전하는 기입방전이 발생하기 용이하도록 쌓이는데, 상판의 주사전극과 공통전극에는 음의 전하가 쌓이고 하판의 기입전극에는 양의 전하가 쌓인다. 초기화 기간이후 주사전극에는 음의 전하, 기입전극에는 양의 전하가 쌓여 있기 때문에, 기입기간 중의 기입방전은 주사전극의 하강 펄스와 기입전극의 상승 펄스가 동시에 인가될 때 발생한다. 그러므로 기입방전은 외부인가 전압과 주사와 기입전극에 쌓여있는 벽전하에 의한 벽전압만을 이용하여 이루어진다.

본 논문에서는 기입기간 중 공통전극의 벽전하도 기입방전에 이용하도록 기입기간 중 주사 및 기입 펄스의

인가시각에 맞춰 공통 전극에서도 펄스를 인가하여 기입방전 특성을 조사한다. 주사 및 기입전극의 전압은 종래와 동일한 상태에서 공통 전극에서의 펄스의 인가 시각과 인가전압의 높이에 따른 기입 방전특성을 실험하여 최적의 조건을 찾도록 한다.

II. 본 론

1. 종래의 구동방법

그림 1은 하나의 부화면 시간 동안 초기화, 기입, 유지기간에 3 전극에 인가된 종래의 구동파형을 나타낸다. X 전극은 상판에서의 수평의 공통전극이며 Y 전극은 수평으로 각 라인별로 주사할 수 있게 분리되어 있으며 A 전극은 수직방향의 기입전극이다. 하나의 부화면 시간동안 초기화, 기입, 유지 기간으로 나누어져 있으며 초기화 기간에는 벽전하를 쌓아주고 재분배해주는 기능을 수행하고 기입기간에는 Y 전극의 주사펄스와 A 전극의 기입펄스가 동시에 인가될 때 기입방전을 발생시켜 화면을 표시할 셀을 선택하는 역할을 한다. 그리고 유지 기간에는 X 전극과 Y 전극에 사각의 유지파형이 교대로 인가되어 선택되어진 셀에서 방전을 발생시켜 화면에 보이게 된다.

그림 2는 초기화 기간 이후 셀 내부의 3 전극에 쌓인 벽전하를 나타내는 도식도이다. 초기화 기간이 끝났을 때 X, Y, A 전극의 전압은 각각 V_b , V_{nf} , 0 V 이다. 여기서 V_b 는 공통전극에 인가된 높은 전압이고 V_{nf} 는 그림 1에 포함되어 있지 않지만 Y 전극에 인가된 가장

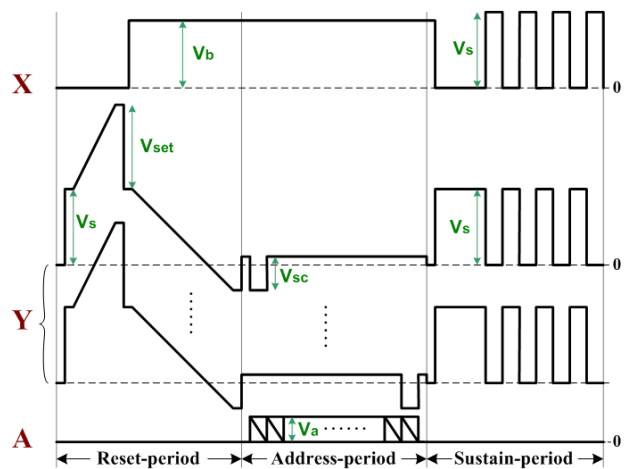


그림 1. 하나의 부화면 시간동안 초기화, 기입, 유지기간을 포함하는 종래의 구동파형
Fig. 1. Conventional driving waveform including reset, address, and sustain period during a subfield time.

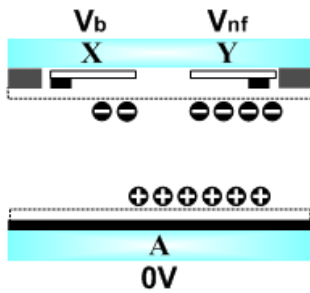


그림 2. 초기화 기간 이후 3 전극에 쌓인 벽전하를 나타낸 도식도

Fig. 2. Schematic diagram of the wall charge accumulated on 3 electrodes after a reset period.

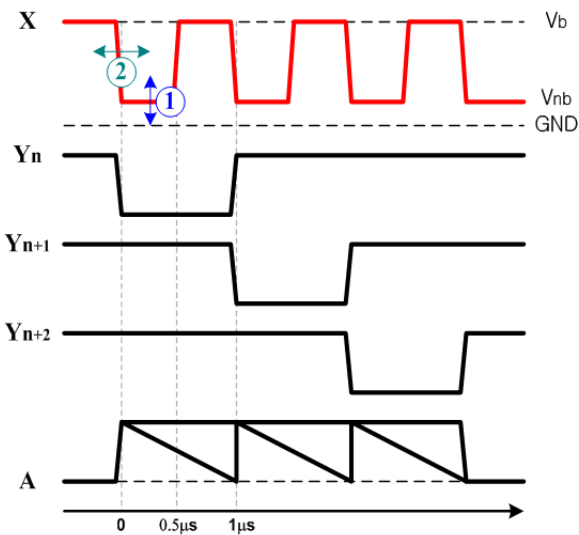


그림 3. 기입기간 동안 제안된 구동파형

Fig. 3. Proposed driving waveform during a address period.

낮은 전압을 의미한다. 초기화 기간 동안 Y 전극에 상승 경사파로 이루어진 수백볼트의 높은 전압이 인가되면, 플라즈마 방전이 발생하여 Y 전극의 셀 내부에는 음전하가 쌓이게 되고 X 와 A 전극에는 양전하가 쌓이게 된다. Y 전극에 하강 경사파를 인가하고 X 전극에 높은 전압을 인가하면 두 전극간에 약방전이 발생하고 벽전하가 재분배되어 그림 2와 같이 두 전극에는 음전하가 쌓이게 되고 A 전극에는 양전하가 대부분 남아 있다. 만약 여기서 Y 전극에 주사펄스와 A 전극에 기입펄스를 동시에 인가하면 셀 내부에 쌓여있던 벽전하를 이용하여 기입 방전이 발생한다. 그러나 기입 방전이 발생하는 시간은 펄스의 인가 이후 약간의 지연시간이 있어 방전이 곧바로 발생하지 않기 때문에 주사 및 기입펄스의 폭을 줄이기가 어렵다.

2. 제안된 구동방법

주사 및 기입펄스의 폭을 줄여야만 전체의 기입 기간을 줄일 수 있고 화면을 표시하는 유지기간을 늘일 수 있으므로 PDP 구동에 있어서 매우 중요한 이슈임에 틀림없다. 종래의 기입 구동법에서는 X 전극에는 음의 벽전하를 유지하기 위하여 전압을 인가한 상태에서 Y 와 A 전극의 벽전하를 주로 이용하여 기입방전을 발생시켰으나 본 논문에서는 종래보다 주사 및 기입펄스의 폭을 줄이기 위하여 Y와 A 전극뿐만 아니라 X 전극의 벽전하도 이용하고자 기입기간 중 그림 3과 같은 구동방법을 제안하였다. 즉, 기입방전이 발생하기 이전에 X 전극에는 음의 전하가 쌓여있으므로 주사 및 기입펄스가 인가될 때 X 전극에서 음의 방향으로 하강하는 전압($V_b \rightarrow V_{nb}$)을 인가하였다. 그러나 기입 방전이 발생한 후 X 전극에 다시 음의 벽전하를 쌓아주어야 유지기간의 첫 펄스에서 방전의 발생이 가능하므로 주사 및 기입펄스 시간의 절반만큼만 인가하고 다시 V_b 전압을 인가하였다. 구체적으로 말하면 본 실험에서 주사 및 기입 펄스의 폭이 1.2 us 이므로 처음부터 약 0.6 us 까지 X 전극에 V_{nb} 전압을 인가하고 0.6 us 이후 다시 V_b 전압을 인가하여 기입 플라즈마 방전 후 발생한 셀 내부의 음의 프라이밍 입자 및 자유 전하를 X 전극으로 끌어 당겨 벽전하를 다시 생성한다. 본 논문에서는 V_{nb} 전압의 높이(①)와 X 전극에서 펄스를 인가하는 시각(②)에 대하여 각각 실험을 진행하였다.

III. 실험

1. V_{nb} 높이의 변화

그림 4에서 기입기간 동안 주사 및 기입펄스 인가 시 X 전극에서의 V_{nb} 의 높이가 150 V에서 0 V까지 변할 때 기입 광파형의 시작과 끝 시간을 나타낸다. 수평축은 V_{nb} 의 높이를 의미하고 수직축에서의 시간은 주사 및 기입펄스가 인가된 후부터 방전이 시작되고 끝나는 시간을 나타낸다. V_{nb} 의 크기가 150 V는 기입기간 동안 X 전극에 펄스를 인가하지 않음을 의미하고 $V_{nb} = 100$ V는 V_b 전압에서 50 V 만큼 음의 방향으로 하강 펄스가 인가되었고 $V_{nb} = 50$ V는 150에서 50 V 까지 100 V만큼의 펄스, $V_{nb} = 0$ V는 150 V에서 0 V 까지 펄스를 인가했음을 의미한다. 주사 및 기입펄스에 맞추어 X 전극에 인가하는 펄스의 전압이 낮아질수록 기입방전이 빠르게 시작이 가능하고 방전의 마지막시간도 줄어들었다.

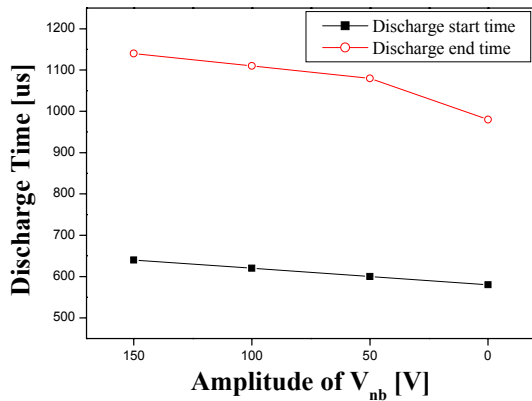


그림 4. 기입기간 동안 주사 및 기입펄스 인가 시 X 전극에서의 V_{nb} 의 높이 변화에 따른 기입 광파형의 시작과 끝 시간

Fig. 4. Discharge start and end time of address light waveform by changing of V_{nb} amplitude when scan and address pulses are applied during a address period.

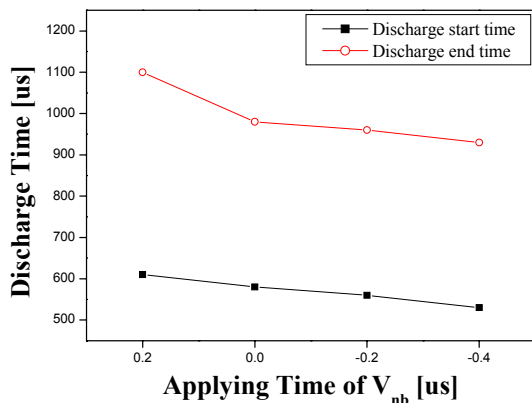
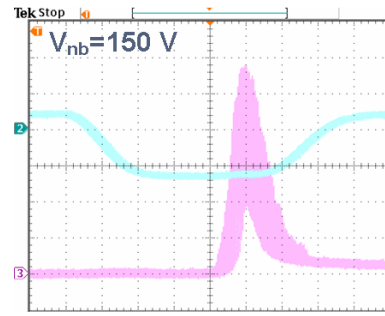


그림 5. 기입기간 동안 주사 및 기입펄스 인가 시 X 전극에서 $V_b = 150$ V와 $V_{nb} = 0$ 조건하에서 V_{nb} 의 인가시간 변화에 따른 기입 광파형의 시작과 끝 시간

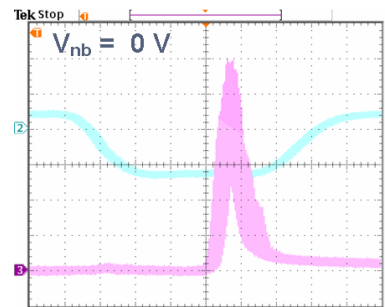
Fig. 5. Discharge start and end time of address light waveform by changing of applying time of V_{nb} amplitude when scan and address pulses are applied during a address period.

2. V_{nb} 인가시간의 변화

그림 5는 기입기간 동안 주사 및 기입펄스 인가 시 X 전극에서 $V_b = 150$ V와 $V_{nb} = 0$ 조건하에서 V_{nb} 의 인가시간이 0.2 us 부터 -0.4 us 까지 변할 때 기입 광파형의 시작과 끝 시간을 나타낸다. 수평축은 V_{nb} 펄스의 인가시간을 의미하고 수직축에서의 시간은 주사 및



(a)



(b)

그림 6. 기입기간 동안 X 전극에서의 전압의 높이가 종래의 150 V (a)와 V_{nb} 의 인가시간이 -0.4 us 조건하에서 제안된 0 V (b)일 때의 기입 광파형의 비교

Fig. 6. Comparison of address discharge waveforms when the voltage amplitude is conventional 150 V (a) and proposed -50 V under the applying time of -0.4 us during an address period.

기입펄스가 인가된 후부터 방전이 시작되고 끝나는 시간을 나타낸다. 수평축에서 0.0 us 는 그림 3에서와 같이 주사 및 기입펄스가 인가될 때 동시에 X 전극의 하강펄스가 인가된 것을 의미하고 0.2 us는 V_{nb} 전압이 주사 및 기입펄스가 인가한 후 0.2 us 만큼 뒤에서 인가가 시작함을 의미한다. 즉 0.2 us는 그림 3에서 도기한 X 전극의 하강 펄스가 오른쪽으로 이동함을 의미한다. X 전극의 하강 펄스가 0.2 us 만큼 늦게 인가했을 때 종래의 구동방법에서 펄스를 인가하지 않았을 때와 비교해서는 - 그림 4에서 150 V와 비교해서 - 방전의 발생시간이 좋아졌지만 펄스를 인가한 것을 비교할 때 기준위치(0 us)에서 보다 기입방전의 지연이 심해졌다. V_{nb} 전압의 인가시간이 -0.2 us, -0.4 us의 경우는 0.2 us와 반대로 주사 및 기입펄스보다 앞서 왼쪽에서 먼저 X 전극에 펄스가 인가됨을 의미하고 기입 방전이 발생하기 전에 트리거링 또는 프라이밍 입자를 형성시켜 그림 5와 같이 방전지연시간이 개선되었다.

3. V_{nb} 최적의 조건

X 전극의 V_{nb} 의 전압 높이와 인가시간의 변화에 따른 결과를 종합하여 최적의 조건이 높이 0 V, 인가시간이 -0.4 μ s 임을 도출하였으며 그림 6에서는 기입기간 동안 X 전극에서의 전압의 높이가 종래의 150 V (a)와 V_{nb} 의 인가시간이 -0.4 μ s 조건하에서 전압 높이가 0 V (b)일 때의 기입 광파형을 오실로스코프 화면에서 비교하였다. 제안된 구동파형을 인가 시 그림에서와 같이 방전 시작과 끝 시간이 앞으로 당겨졌으며 약 200 ns 정도의 지연시간이 개선되었다.

IV. 결 론

플라즈마 디스플레이 패널에서 기입기간 동안 주사 및 기입펄스가 인가될 때 공통전극에 파형을 가하여 벽전하를 더욱 이용하여 방전지연시간을 단축시키기 위한 새로운 구동 방법을 제시하였다. PDP 구동방법에 있어서 초기화기간 이후 패널 내부에는 상판 X, Y 전극에는 음의 전하, 하판 A 전극에는 양의 전하가 쌓이는데 종래의 방전은 Y와 A 전극간의 트리거링 방전이 주로 이용되었다. 그러나 제안된 구동방법에서는 X 전극의 음의 전하도 사용하고자 기입 기간 중에 펄스를 인가하였으며 그 결과 최적의 전압 높이 및 인가시간 조건하에서 종래에 비하여 약 200 ns 의 방전지연시간을 단축시켰다.

참 고 문 헌

- [1] L. F. Weber, "The promise of plasma displays for HDTV," Proc. of SID 00, pp. 402-405, Long Beach, USA, May 2000.
- [2] M. Uchidoi, "Fourth-generation PDPs: High image quality and low power consumption," Proc. of SID 04, pp. 202-205, Seattle, USA, May 2004.
- [3] Y. Sano, T. Nakamura, K. Numomura, T. Konishi, M. Usui, A. Tanaka, T. Yoshida, H. Yamada, O. Oida, and R. Fujimura, "High-contrast 50-in. color ac plasma display with 1365 x 768 pixels," Proc. of SID 98, pp. 275-278, Anaheim, USA, May 1998.
- [4] M. Ishii, T. Aikawa, K. Igarashi, S. Mikoshiba, J. D. Ryeom, K. Y. Park, and C. B. Park, "Reducing the number of scan drivers in AC PDPs by an order of magnitude using gas-discharge AND logic," Proc. of SID 98, pp.

283-286, Anaheim, USA, May 1998.

- [5] C. -H. Park, S. -H. Lee, D. -H. Kim, W. -G. Lee, and J. -E. H대, "Improvement of address time and its dispersion in AC plasma display panel," IEEE Trans. Electron Devices, Vol. 48, no. 12, pp. 2260-2265, Dec. 2001.
- [6] J. S. Kim, J. H. Yang, T. J. Kim, and K. -W. Whang, "Comparison of electric field and priming particle effect on address discharge time lag and addressing characteristics of high-Xe content AC PDP," IEEE Trans. Plasma Science, Vol. 31, no. 5, pp. 1083-1090, Oct. 2003.
- [7] A. Saito, T. Maeda, M. Tone, T. Shiga, S. Mikoshiba, and G. Oversluizen, "A 121 contiguous-subfiled addressing of high Xe content PDPs," Proc. of SID 04, pp. 210-213, Seattle, USA, May 2004.

저 자 소 개



조 병 권(정회원)

2001년 경북대학교 전자전기공학부 학사 졸업.

2003년 경북대학교 전자공학과 석사 졸업.

2006년 경북대학교 전자공학과 박사 졸업.

2006년~2007년 경북대학교 박사후과정 연구원

2007년~2008년 미국 University of Illinois at Urbana-Champaign 박사후과정 연구원

2008년~현재 부경대학교 이미지시스템공학과 부교수

<주관심분야 : 디스플레이시스템, 구동회로, 영상>