

ST Quasi Z-소스 인버터의 스트레스 저감과 출력전압 특성

김세진¹, 정영국[†], 임영철¹

Characteristics of the Stress Reduction and Output Voltage of ST(Switched Trans) Quasi Z-Source Inverter

Se-Jin Kim¹, Young-Gook Jung[†], and Young-Cheol Lim¹

Abstract - This paper proposes a ST(Switched Trans) quasi Z-source inverter using a Switched Trans Cell combing the characteristics of a Switched Inductor Cell and Trans. A DC link inductor of the conventional quasi Z-source inverter is alternated with Switched Trans Cell of the proposed ST quasi Z-source inverter. Trans Cell of the proposed method consists of one Trans and two diodes, and the proposed method has higher and more various boost function than the conventional quasi Z-source inverter by simply changing the turns ratio of primary and secondary of the Trans. The validity of the proposed ST Z-source inverter was confirmed by PSIM simulation and a DSP based experiment under the input voltage 48V and output phase voltage 30V. As a result, when compared with the traditional quasi Z-source inverter, the proposed method has the advantage of the low voltage stress under the same output voltage condition of the voltage.

Keywords: switched trans cell, quasi Z-source inverter, trans winding ratio, voltage boost, voltage stress factor

1. 서 론

직류 전압을 교류 전압으로 변환하는 대표적인 전력 변환장치는 4개의 스위치를 이용해 한 개의 교류 전압을 출력하는 단상 DC-AC 인버터와 6개의 스위치를 이용해 세 개의 교류 전압을 출력하는 3상 DC-AC 인버터가 있다. 단상 DC-AC 인버터가 출력하는 교류 전압은 입력 전압의 크기에 제한되므로 양의 반주기 최대 전압과 음의 반주기 최소 전압은 입력 전압보다 동일하거나 낮은 범위 내에서 출력이 가능하다. 3상 DC-AC 인버터에서 출력되는 3개의 교류 전압은 각각 $2\pi/3$ 의 위상 차이를 가지며, 입력 전압에 의해 크기가 제한된다. 3상 DC-AC에서 출력되는 교류 전압은 정현파 변조 방식(SPWM)과 3차 고조파를 합성한 정현파 변조 방식(Third harmonics injection SPWM)에 따라 다르게 나타난다. SPWM은 한 개의 삼각파와 삼각파의 크기를 넘지 않는 3개의 정현파를 비교하는 방식으로, 3상

DC-AC 인버터에서 출력되는 교류 전압의 양의 반주기 최대 전압과 음의 반주기 최소 전압은 입력 전압의 1/2 이하로 출력된다. 3차 고조파를 합성한 정현파 변조방식은 기본 정현파의 1/6 크기의 3차 고조파가 합성된 왜형된 교류 전압 3개를 하나의 삼각파와 비교하는 방식이다. 3상 DC-AC 인버터에서 출력되는 교류 전압의 양의 반주기 최대 전압과 음의 반주기 최소 전압은 입력 전압의 $1/\sqrt{3}$ 이하로 출력된다. 동일한 3상 인버터에서도 스위칭 방식에 따라 출력 전압은 약 13%의 차이가 발생 되지만, 출력 가능한 교류 전압은 마찬가지로 입력 전압 이하로 제한된다. 따라서 입력 전압에 제한받지 않는 교류 전압을 얻기 위해서는 일반적으로 승압용 전력 변환장치를 이용하여 DC-AC 인버터의 입력 전압을 승압시킨다. 높은 입력전압의 DC-AC 인버터는 출력 전압의 제한 범위가 넓어지므로 높은 교류 전압을 출력하는 것이 가능하다. 그러나 부스트 컨버터와 DC-AC 인버터로 구성된 2단 시스템은 DC-AC 인버터만으로 구성되는 1단 시스템에 비해 능동소자들이 추가되며, 전력변환 장치의 제어가 상호 보완적으로 필요하다. 또한, 시스템의 부피가 증가되고 손실 및 효율 측면에서도 다소 불리하다. 반면에 X-형태의 Z-소스 인버터(ZSI)^[1-3], Quasi Z-소스 인버터(ZSI)^[4]는 1단의 단순한 구조로 승압 기능을 가지므로, 중전의 복잡한 2단 구성의 DC-AC 인버터

Paper number: TKPE-2013-18-1-1 ISSN: 1229-2214

[†] Corresponding author: jyg@db.ac.kr, Dept. of Electrical Engineering, Daebul University

Tel: +82-61-469-1263 Fax: +82-61-469-1353

¹ Dept. of Electrical Engineering, Chonnam Nat'l University
Manuscript received Sep. 24, 2012; accepted Nov. 7, 2012

— 본 논문은 2012년 전력전자학술대회 우수추천논문임

시스템에 비해 많은 장점^[1]을 가지고 있다. Z-소스 인버터는 인덕터와 커패시터로 이루어진 Z-임피던스 망^[1-4]을 갖고 있으며, DC-AC 인버터의 동일 암에 위치한 두 스위치의 단락되는 비율에 따라 출력 전압의 부스트 성능이 결정된다. 즉 Z-소스 인버터는 전압형 DC-AC 인버터의 스위치 동작 중 일정 시간마다 부스트 컨버터와 같은 승압 기능을 수행하기 위해 동일 암의 두 스위치를 단락^[1]시킨다. Z-임피던스 망을 이용한 승압 방식의 인버터는 1단 구성만으로 전압 승압이 가능하고 스위치 단락을 막기 위한 데드 타임을 설정할 필요가 없어서 손실, 수명, 효율 측면에서 장점^[1]이 있다. 그러나 부스트 컨버터, Z-소스 인버터의 승압 기능은 단락율이 높아질수록 입력 측이 전류 스트레스나 인버터 암의 전압 스트레스가 크게 증가하는 단점^[5-10]이 있다. Z-소스 인버터에서는 이러한 문제점을 해결하기 위한 방법으로, SPWM과 유사한 simple boost control method^[1]와 simple boost control method에 비해 출력 전압을 약 13%이상 증가시킬 수 있는 maximum boost control method^[5]와 maximum boost constant control method^[6]가 제안되었다. 따라서 동일한 전압을 출력하기 위한 단락율이 낮아지면서 전류와 전압 스트레스를 감소시키는 것이 가능하였다. 이후에 보다 낮은 단락율에서도 더 높은 전압을 출력시키기 위한 방법들이 연구되었다. 최근에는 Z-임피던스 망을 확장하거나 변압기 등을 이용하는 많은 방법들이 제안되었으며, 이 방법들에 의하여 종전의 X-형태와 Quasi Z-소스 인버터에 비해 승압율이 획기적으로 증가되었다. Z-임피던스 망을 확장하는 방법 중 인덕터 셀(Switched Inductor Cell)을 확장하는 SL Z-소스 인버터^[7]와 변압기의 권선 비에 따라 승압율을 높일 수 있는 T(Trans) Z-소스 인버터^[8-9]가 대표적이다.

본 논문에서는 인덕터 셀과 변압기의 특징을 결합한 스위치드 변압기 셀(Switched Trans Cell)을 Quasi Z-소스 인버터에 적용한 ST(Switched Trans) Quasi Z-소스 인버터를 제안한다. 본 연구에서 제시된 변압기 셀 방법은 종전의 인덕터 셀 방식 보다 다이오드와 인덕터 수를 저감시킬 수 있다. 또한 승압율을 증가시키기 위해 인덕터와 다이오드 수의 증가가 필수적인 인덕터 셀 방식과는 달리, 제안된 방법은 소자의 증가 등 구조상의 변화 없이 변압기의 1차 측 권선 비와 2차 측 권선 비를 조절하여 종전의 방법과 동일한 성능을 얻을 수 있었다.

2. 제안된 인버터의 구조 및 동작원리

그림 1은 종전의 Quasi Z-소스 인버터를 나타낸 것으로 입력 전압 V_{DC} 와 다이오드 D_1 과 6개의 스위치를 갖는 3상 DC-AC 인버터와 L_1 , L_2 , C_1 , C_2 로 구성된 Z-임피던스 망으로 구성된다. 인버터의 동일 암의 두 스위치

가 단락되는 단락모드(Shoot through state)와 전압형 인버터와 동일한 스위치 동작을 보이는 비 단락모드(Active state)에 따라 다이오드 D_1 은 턴 온, 턴 오프를 반복한다. 입력 측에 인덕터 L_1 이 있으므로, 입력 전류는 연속모드(CCM)로 동작하는 특징^[5]을 보인다.

본 연구에서 제안하고 있는 ST quasi Z-소스 인버터는 그림 2와 같이 하나의 변압기와 두 개의 다이오드 D_2 , D_3 를 이용한 Switched Trans Cell이 종전의 Z-소스 인버터의 인덕터 L_2 를 대체하고 있다. 제안된 방법은 인덕터 대신 변압기를 이용하므로 부스트 성능이 크게 개선되고, 종전의 Z-소스 인버터의 장점^[1]은 그대로 가지는 특징이 있다. 제안된 ST quasi Z-소스 인버터는 단락모드와 비 단락모드의 두 가지 모드^[1]로 동작되며, 동일 암의 두 스위치가 단락되는 그림 3의 단락모드에서는, D_1 이 역 전압에 의해 차단 상태가 되며, 커패시터 C_1 , C_2 는 방전하고 입력 측의 인덕터 L_1 에 흐르는 전류 기울기는 증가한다. Switched Trans Cell의 1차 권선 n_{T-1st} 은 D_3 가 역 전압에 의해 차단되므로, Z-임피던스 망의 회로에서 분리되어 전류가 흐르지 않고 변압기 2차 측 권선 n_{T-2nd} 과 D_2 는 C_1 의 방전 경로가 된다. 변압기 1차 측 전압 V_{T-1st} 은 2차 권선 n_{T-2nd} 의 전압 V_{T-2nd} 와 권선 비 $N(=n_{T-1st}/n_{T-2nd})$ 에 따라 결정된다. 이상적인 경우, 인버터 암에 흐르는 전류는 변압기 2차 측 권선에 흐르는 전류 i_{T-2nd} 와 C_2 의 방전 전류 i_{C2} 합과 같으며, 암 양단 전압 v_{arm} 은 0V로 나타난다.

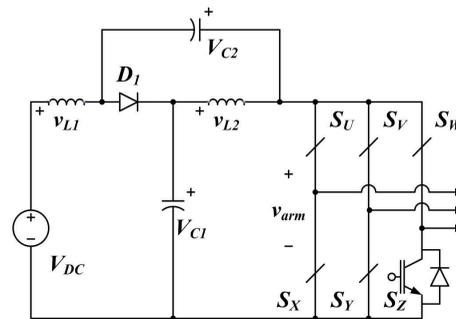


Fig. 1 Conventional quasi Z-source inverter with continuous input current mode^[5]

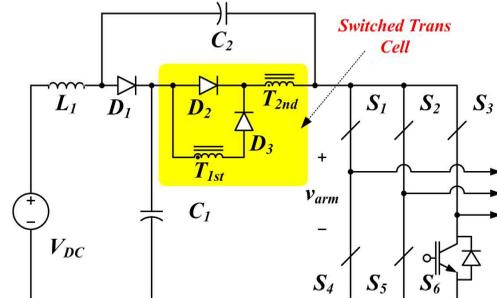


Fig. 2 The proposed STqZSI (switched trans quasi Z-source inverter) with continuous input current mode

전압형 인버터와 동일한 동작을 수행하는 그림 4의 비 단락모드에서는 커패시터 C_1 , C_2 는 충전 상태이며, 인덕터 L_1 에 흐르는 전류의 기울기는 감소된다. D_1 에 흐르는 전류는 C_1 의 충전과 변압기로 흐르는 전류의 합과 같다. 변압기의 두 권선과 D_3 에 흐르는 전류는 동일하며, D_2 는 역 전압에 의해 차단 상태가 된다. 인버터 스위치와 출력 측에 흐르는 전류와 C_2 의 충전 전류는 변압기에 흐르는 전류와 같다.

단락모드 동안 L_1 의 전압 $V_{L-shoot}$ 은 입력 전압과 C_2 의 전압 V_{C2} 로 나타낼 수 있으며, 비 단락모드 동안 전압 $V_{L-active}$ 는 입력 전압과 C_1 의 전압 V_{C1} 으로 표현되며 식 (1)로 나타내진다.

$$v_{L-shoot} = V_{DC} + V_{C2} \quad (1)$$

$$v_{L-active} = V_{DC} - V_{C1}$$

이상적인 경우 V_{C1} 과 V_{C2} 는 리플이 없는 직류 전압과 같다. 변압기의 2차 권선의 전압 v_{T-2nd} 는 단락모드 동안 V_{C1} 과 동일하며, 변압기 1차 권선의 전압 v_{T-1st} 은 권선 비 n_{T-1st}/n_{T-2nd} 와 v_{T-2nd} 을 이용해서 식 (2)와 같이 표현할 수 있다. 비 단락모드 동안 직렬로 연결되는 변압기의 두 권선의 전압은 C_2 와 병렬인 상태가 되므로 식 (3)으로 표현할 수 있다.

$$v_{T-1st} + v_{T-2nd} = \left(1 + \frac{n_{T-1st}}{n_{T-2nd}}\right) V_{C1} \quad (2)$$

$$v_{T-1st} + v_{T-2nd} = -V_{C2} \quad (3)$$

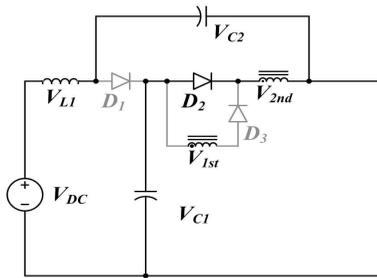


Fig. 3 Shoot through state of ST quasi Z-source inverter

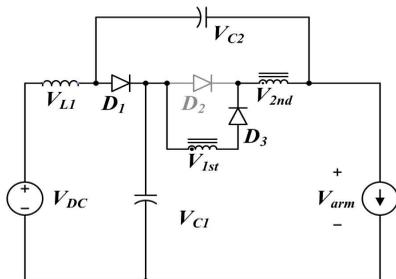


Fig. 4 Active state of ST quasi Z-source inverter

L_1 과 변압기의 두 권선 전압의 평균전압(v_{L1-avg} , v_{T-1st} , v_{T-2nd})은 단락모드와 비 단락모드 동안 0V와 같으므로, 식 (4)와 식 (5)와 같이 표현할 수 있다. D 와 $(1-D)$ 는 스위칭 한 주기 T 동안의 단락 시간 T_0 와 비 단락 시간 T_1 을 비율($D=T_0/T$, $1-D=T_1/T$)로 표현한 것이다^[1].

$$v_{L1-avg} = (V_{DC} + V_{C2})D + (V_{DC} - V_{C1})(1-D) = 0 \quad (4)$$

$$V_{T-avg} = \left(1 + \frac{n_{T-1st}}{n_{T-2nd}}\right) V_{C1}D - V_{C2}(1-D) = 0 \quad (5)$$

식 (4)와 식 (5)를 연립하여 정리하면, 식 (6)과 식 (7)의 두 커패시터의 전압을 입력 전압 V_{DC} 와 D , $(1-D)$ 및 변압기의 권선비로 정의 할 수 있다.

$$V_{C1} = \frac{n_{T-2nd}(1-D)}{n_{T-2nd}(1-2D) - n_{T-1st}D^2} V_{DC} \quad (6)$$

$$V_{C2} = \frac{(n_{T-1st} + n_{T-2nd})(1-D)}{n_{T-2nd}(1-2D) - n_{T-1st}D^2} V_{DC} \quad (7)$$

제안된 ST quasi Z-소스 인버터의 암의 전압 V_{arm} 은 종전의 quasi Z-소스 인버터와 마찬가지로, 단락모드 동안 0V이며 비 단락모드 동안 $V_{C1}+V_{C2}$ 와 같다^[4-5].

따라서 식 (8)의 $B(=V_{arm}/V_{DC})$ 는 Z-임피던스 망의 Boost factor^[1]로, 제안된 방식에서는 V_{DC} 를 제외한 단락 비 D 와 변압기의 권선(n_{T-1st} , n_{T-2nd})에 따라 나타나는 것을 알 수 있다.

$$V_{arm} = \frac{n_{T-2nd} + n_{T-2nd}D}{n_{T-2nd}(1-2D) - n_{T-1st}D^2} V_{DC} = BV_{DC} \quad (8)$$

$$B = \frac{1-D}{1-2D} \quad (9)$$

종전의 quasi Z-소스 인버터의 B 는 식 (9)와 동일하고, 제안된 ST quasi Z-소스 인버터의 B 는 식 (10) 및 식 (11)로 나타내진다. 식 (10)은 $n_{T-1st}/n_{T-2nd}=1$, 식 (11)은 $n_{T-1st}/n_{T-2nd}=2$ 인 경우를 나타내었다. 그림 5는 B 곡선으로서 종전의 quasi Z-소스 인버터에 비해서 제안된 ST Quasi Z-소스 인버터의 변압기 권선 비 n_{T-1st}/n_{T-2nd} 가 높을수록 동일한 D 에서 높은 부스트 성능을 나타나는 것을 알 수 있다.

$$B_{n_{T-1st}:1, n_{T-2nd}:1} = \frac{1+D}{1-2D-D^2} \quad (10)$$

$$B_{n_{T-1st}:2, n_{T-2nd}:1} = \frac{1-2D}{1-2D-2D^2} \quad (11)$$

제안된 ST quasi Z-소스 인버터를 포함하는 모든 quasi Z-소스 인버터는 그림 6과 같은 등가 회로로 표현할 수 있으며, 입력 측의 인덕터 L_1 의 전류 ΔI_{L1} 는 입력 전류 ΔI_{DC} 와 동일하다. ΔI_Z 는 quasi Z-임피던스 망에서 출력되는 전류이며, ΔI_{RP} 는 부하로 흐르는 전류를 나타낸다. 부하 Z_p 는 스위치 S, Z-임피던스 망과 병렬로 구성되어 있으며, 인버터 암 전압은 V_{arm} 으로 나타낼 수 있다.

그림 6의 등가회로에 의하여 제안된 ST quasi Z-소스 인버터의 변압기 전류와 전압, 인덕터의 전류와 전압 및 인버터 암의 전압과 커패시터 전압의 관계를 그림 7과 그림 8에 나타내었다. 따라서 두 커패시터에 흐르는 충전, 방전 전류의 평균치는 0A로서 입력 전류 ΔI_{L1} 와 Z-임피던스 망의 출력 전류 ΔI_Z 는 평균적으로 동일 ($I_{L1}=I_Z$)하다 할 수 있다. 평균 입력 전류 I_{L1} 는 부하에 흐르는 평균 전류 I_{RP} 를 이용하여 $[B(1-D)^2 V_{arm}] / R_p$ 로 정의할 수 있다.

그림 7의 비 단락모드에서 변압기 2차 권선에 흐르는 전류 $I_{T-2nd-active}$ 는 I_{L1} 과 Z-임피던스 망에서 출력되는 전류 $I_{Z-active}$ 및 변압기 1차 권선에 흐르는 전류 $I_{T-1st-active}$ 와 같다. 반면에 단락모드에서는 변압기 1차 권선에 흐르는

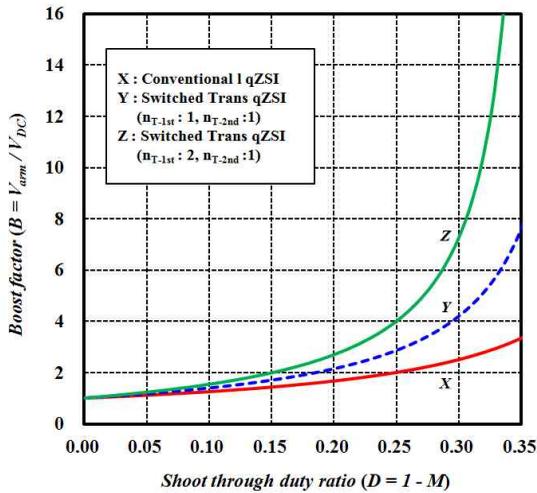


Fig. 5 Boost factor B of the conventional quasi ZSI(X) and the proposed ST quasi ZSI(Y, Z)

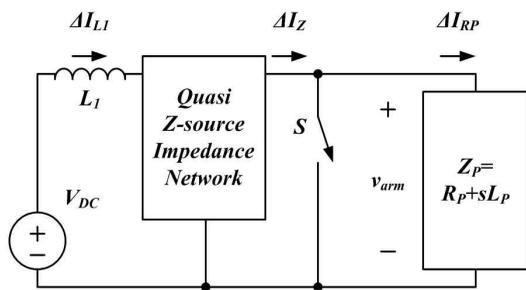


Fig. 6 Simplified equivalent circuit of the power inverter with a Z-impedance network

전류는 0A이고, 2차 권선 전류 $I_{T-2nd-shoot}$ 와 Z-임피던스 망에서 출력되는 전류 $I_{Z-shoot}$ 는 I_{L1} 보다 높은 값을 갖는다. 그림 8의 두 커패시터 전압은 리플이 없는 직류 전압으로 가정하였으며, 인버터 암의 전압 V_{arm} 은 단락모드 동안 0V이고, 비 단락모드 동안 $V_{C1}+V_{C2}$ 와 같다. 변압기의 1차 측 전압 V_{T-1st} 과 2차 측 전압 V_{T-2nd} 은 비 단락모드 동안, $-V_{C2}$ 와 각 권선의 비(n_{T-1st} , n_{T-2nd})에 따라 다르게 나타나며, 단락모드 역시 변압기의 각 권선과 V_{C1} 에 의해 결정된다.

Z-소스 인버터를 스위칭 하기 위한 여러 가지 방법은 크게 simple boost control method와 maximum boost control method, maximum constant boost control이 있다. 각 스위칭 방법에 따라 출력되는 교류 전압은 최대 13%정도의 차이를 가진다.

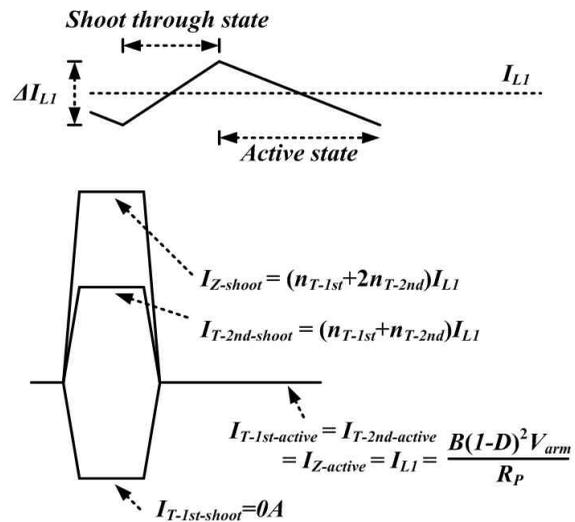


Fig. 7 Current waveforms of the proposed ST quasi Z-source inverter

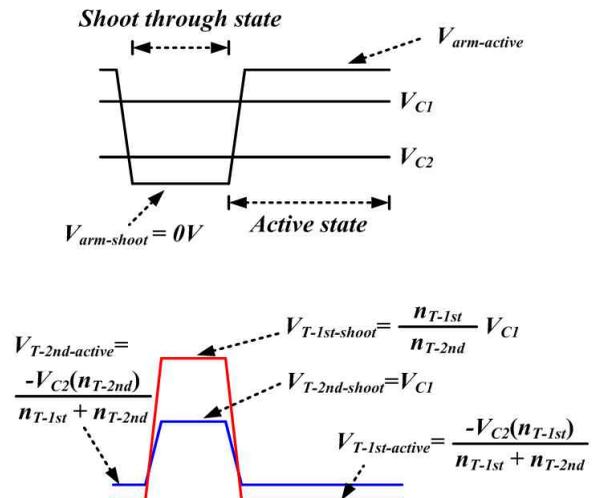


Fig. 8 Voltage waveforms of the proposed ST quasi Z-source inverter

본 연구에서는 종전의 SPWM과 유사한 simple boost control method를 이용해 제안된 방식의 부스트 성능에 중점을 두고 분석하였다.

Simple boost control method를 사용한 3상 Z-소스 인버터에서 출력되는 상 전압의 최대 전압과 전압 이득 G의 관계는 식 (12)와 같고, M은 변조지수로 (1-D)와 같다^[6-7]. G는 스위칭 한주기 시간 T 동안 B의 평균과 동일하므로, 식 (13)과 같고, 그림 5와 동일한 조건으로 G를 그림 9의 곡선으로 표현하였다.

$$G = MB = (1 - D)B = \frac{2v_{p-peak}}{V_{DC}} \quad (12)$$

$$G = \frac{(n_{T-2nd} + n_{T-2nd}D)(1 - D)}{n_{T-2nd}(1 - 2D) - n_{T-1st}D^2} \quad (13)$$

전압 이득 G=1.0인 경우, 종전의 quasi Z-소스 인버터와 제안된 ST quasi Z-소스 인버터의 인버터 암의 전압 스트레스는 동일하게 나타나며, G가 증가 할수록 인버터 암의 전압 스트레스는 증가된다. 종전의 quasi Z-소스 인버터의 G에 따른 인버터 암의 전압 스트레스 B_G는 식 (14)와 같이 정의된다^[7-8].

$$B_G = \frac{V_{arm}}{GV_{DC}} = \frac{BV_{DC}}{GV_{DC}} = 2 - \frac{1}{G} \quad (14)$$

동일한 G와 동일한 V_{DC} 조건에 대하여, 제안된 ST quasi Z-소스 인버터의 D는, 권선 비 n_{T-1st}/n_{T-2nd}=3/2인 경우와 n_{T-1st}/n_{T-2nd}=2/1인 경우 각각 식 (15)와 식 (16)으로 표현된다. 또한 G에 따른 인버터 암의 전압 스트레스는 식 (17), 식 (18)과 같이 권선 비에 따라 다르게 나타나는 단락 비(D_{3/2}, D_{2/1})를 대입하여 알 수 있다.

$$D_{(3/2)} = \sqrt{\frac{2}{3} + \frac{16G^2 + 8G + 1}{36(G^2 - 2G + 1)}} - \frac{4G + 1}{6(G - 1)} \quad (15)$$

$$D_{(2/1)} = \sqrt{\frac{1}{2} + \frac{4G^2 + 4G + 1}{16(G^2 + 2G + 1)}} - \frac{2G + 1}{4(G + 1)} \quad (16)$$

$$B_{G(3/2)} = \frac{2 + 3D_{(3/2)}}{2 - 4D_{(3/2)} - 3D_{(3/2)}^2} \quad (17)$$

$$B_{G(2/1)} = \frac{1 + 2D_{(2/1)}}{1 - 2D_{(2/1)} - 2D_{(2/1)}^2} \quad (18)$$

그림 10에는 식 (14)와 식 (17) 및 식 (18)의 전압 이득 G에 따른 전압 스트레스 지수(Voltage stress factor) B_G를 곡선으로 나타내었다. 동일한 전압을 출력하는 경우, 제안된 방식의 인버터 암의 전압 스트레스 V_{arm}은 종전의 방식에 비해 상당히 감소되는 것을 알 수 있다.

또한 변압기의 권선 비와 전압 스트레스는 반비례 관계로 나타난다. 표 1에는 동일한 입력 전압 V_{DC}과 동일한 단락 비 D의 조건에서, 제안된 ST quasi Z-소스 인버터와 종전의 quasi Z-소스 인버터의 주요 구성 요소(L, C, D₁, Trans)의 전압 및 입력 전류 I_{L1}과 출력 전류 I_{RP}를 전압 스트레스 V_{arm}를 이용해 나타내었다.

그림 11은 제안된 Switched Trans Cell을 이용한 방식과 유사한 구조를 보이는 SL Z-소스 인버터^[6]의 Z-임피던스 망을 나타내고 있다. 그림 11에서 보는 바와 같이 SL Z-소스 인버터는 인덕터와 다이오드를 이용한 SL(Switched Inductor) Cell을 이용해 구현된다.

n_{T-1st} : n_{T-2nd} = 1:1인 경우, 제안된 방식은 2개의 인덕터를 이용한 SL Cell과 동일한 부스트 성능을 가지며, n_{T-1st} : n_{T-2nd} = 2:1인 경우에는 3개의 인덕터를 이용한 SL Cell과 동일한 성능을 얻을 수 있다. 그러나 인덕터

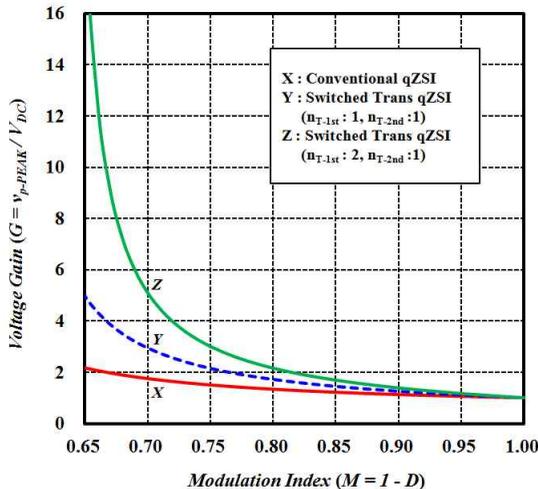


Fig. 9 Voltage gain G of the conventional quasi ZSI(X) and the proposed ST quasi ZSI(Y, Z) based on the simple boost control method

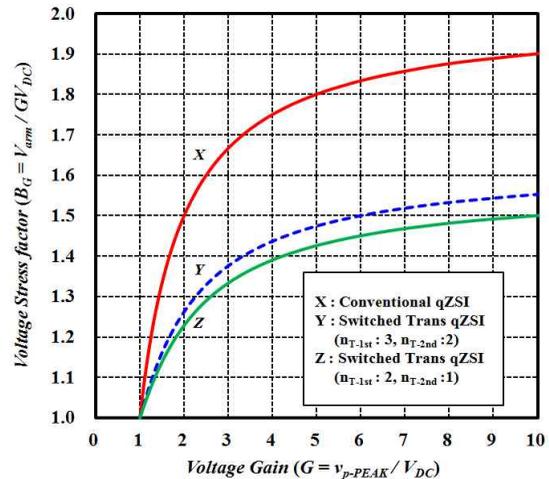
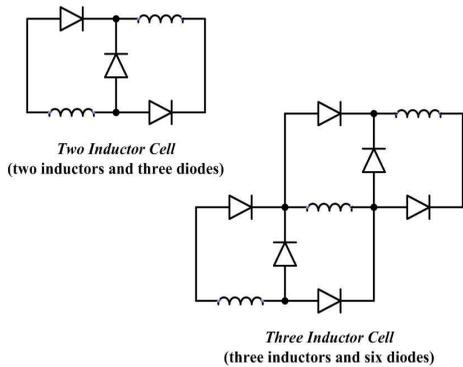


Fig. 10 Voltage stress factor B_G of active switch for the conventional quasi ZSI(X) and the proposed ST quasi ZSI(Y, Z)

Table 1 Stress comparison under the condition of the same D and V_{DC}

| | The conventional quasi Z-source Inverter | The proposed ST quasi Z-source inverter ($N=2, n_{T-1st} : 2, n_{T-2nd} : 1$) |
|---|--|--|
| | $D < 0.49, M < 0.51$ | $D < 0.36, M < 0.64$ |
| V_{arm} | $\frac{1}{1-2D} V_{DC}$ | $\frac{1+2D}{1-2D-2D^2} V_{DC}$ |
| V_{C1}, V_{C2} | $V_{C1} = (1-D) V_{arm}$ $V_{C2} = D V_{arm}$ | $V_{C1} = \frac{1-D}{1+2D} V_{arm}$ $V_{C2} = \frac{3D}{1+2D} V_{arm}$ |
| V_{L1} | $V_{L1-shoot} = (1-D) V_{arm}$ $V_{L1-active} = -D V_{arm}$ | $V_{L1-shoot} = \frac{1+2D-2D^2}{1+2D} V_{arm}$ $V_{L1-active} = -\frac{D+2D^2}{1+2D} V_{arm}$ |
| Inductor(L_2) voltage (v_{L2}) of quasi Z-source inverter, Trans winding voltage (v_{T-1st}, v_{T-2nd}) of the proposed ZSI | $V_{L2-shoot} = V_{L1-shoot}$ $V_{L2-active} = V_{L1-active}$ | $v_{T-1st-shoot} = \frac{n_{T-1st}}{n_{T-2nd}} \frac{1-D}{1+2D} V_{arm}$ $v_{T-2nd-shoot} = \frac{1-D}{1+2D} V_{arm}$ $v_{T-1st-active} = -\frac{n_{T-1st}}{n_{T-1st} + n_{T-2nd}} \frac{3D}{1+2D} V_{arm}$ $v_{T-2nd-active} = -\frac{n_{T-2nd}}{n_{T-1st} + n_{T-2nd}} \frac{3D}{1+2D} V_{arm}$ |
| Diode voltage | $V_{D1-shoot} = -V_{arm}$ | $V_{D1-shoot} = -V_{arm}$ $V_{D2-active} = -\frac{n_{T-1st}}{n_{T-1st} + n_{T-2nd}} \frac{3D}{1+2D} V_{arm}$ $V_{D3-shoot} = -\frac{n_{T-1st}}{n_{T-2nd}} \frac{3D}{1+2D} V_{arm}$ |
| Input current (I_{L1}) | | $\frac{B(1-D)^2}{R_P} V_{arm}$ |
| Output current (I_{RP}) | | $\frac{1-D}{R_P} V_{arm}$ |

를 이용한 SL Cell방식은 부스트 성능을 높이기 위해서는 인덕터와 다이오드 개수를 증가시켜야 하므로, 부피, 가격, 손실 면에서 불리하다. 그러나 제안된 방법은 변압기의 1차 측과 2차 측의 권선 비에 따라 다양한 부스트 성능이 구현되면서 전압 스트레스가 낮다는 장점을 가진다.

Fig. 11 Switched inductor cell of SL Z-source inverter^[6]

3. 시뮬레이션 및 실험 결과

본 연구의 타당성을 검증하기 위해서 시뮬레이션 및 실험을 수행하였다. 입력 전압 48V, Y-부하 100Ω, L-C 출력 필터는 각각 1.5mH, 10μF이며, 단락 비 0.9의 조건에서, 상 전압 30V_{peak}/60Hz를 출력하였다.

Z-임피던스 망의 구성 요소는 $L_1=1\text{mH} / 0.2\Omega$, $C_1 = C_2 = 1000\mu\text{F}$ 이 사용되었고, Switched Trans Cell의 변압기의 권선비는 $n_{T-1st}=8$, $n_{T-2nd}=4$ 이며, 1mH/0.35Ω, 누설 인덕턴스=6μF의 고주파 변압기가 사용하였으며 스위칭 주파수는 20kHz로 설정하였다. 실험과 시뮬레이션은 모두 동일한 파라미터를 이용하였으며, 특히 실험은 DSP(TMS320 F28335)로 제어 하였으며 그림 12에 실제 실험에 사용된 하드웨어를 나타내었다.

그림 13과 그림 14는 인버터 암의 전압 스트레스 V_{arm} 과 Z-임피던스 망의 커패시터 전압 V_{C1}, V_{C2} 및 출력 상 전압 v_A 의 시뮬레이션과 실험 결과를 나타내고 있다. 실험 결과의 V_{arm} 파형에 포함된 약간의 불연속적인 노이즈 성분이 포함된 것을 제외하고는 V_{C1}, V_{C2} 및 v_A 모두 11V, 56V, 30V로 동일하게 나타났다.

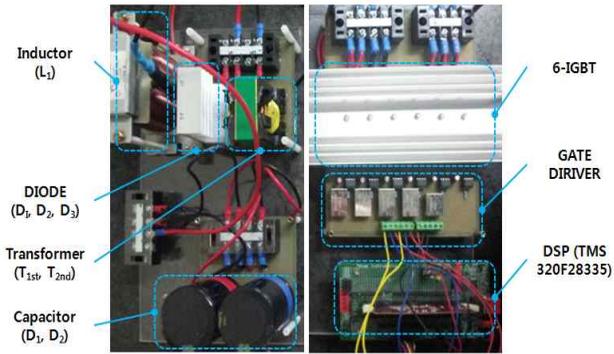


Fig. 12 Photograph of the proposed STqZSI (switched trans quasi Z-source inverter) prototype

그림 15와 그림 16은 V_{DC} 와 V_{arm} 및 변압기의 두 권선 전압(v_{T-1st} , v_{T-2nd})에 대한 파형을 나타낸 것이다. 단락모드 동안 v_{T-1st} , v_{T-2nd} 는 높게 나타나며, V_{arm} 은 0V인 것을 알 수 있다. V_{DC} 와 V_{arm} 은 시뮬레이션 및 실험 결과 모두 동일하나, 변압기의 각 권선 전압 v_{T-1st} , v_{T-2nd} 는 시뮬레이션 결과에서 나타나지 않은 ringing 현상이 실험 결과에서 나타나는 것을 알 수 있다. 그림 17은 A상 전류 i_A 와 전압 v_A , B상 전압 v_B , 그리고 선간 전압 v_{AB} 의 실험 파형을 나타낸 것이다. 30V의 v_A 와 Y-부하 100Ω의 조건에서 0.3A의 i_A 를 확인할 수 있으며, 동일한 크기의 v_A 와 v_B 사이의 $2\pi/3$ 위상 차이를 파악할 수 있다.

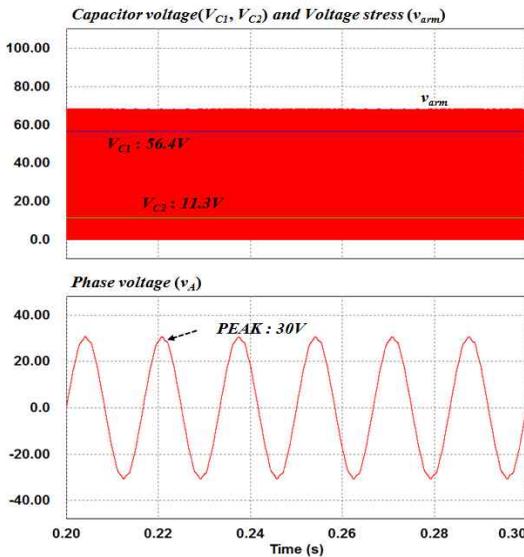


Fig. 13 Simulation results : voltage stress, capacitor voltages and output phase voltage

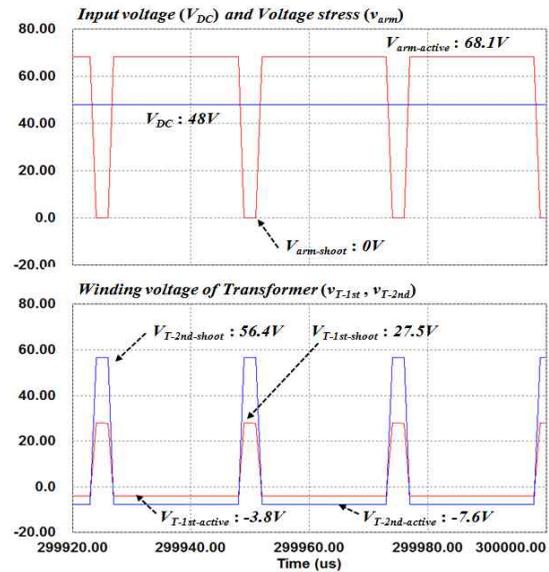


Fig. 15 Simulation results : voltage stress, input voltage, and trans winding voltages

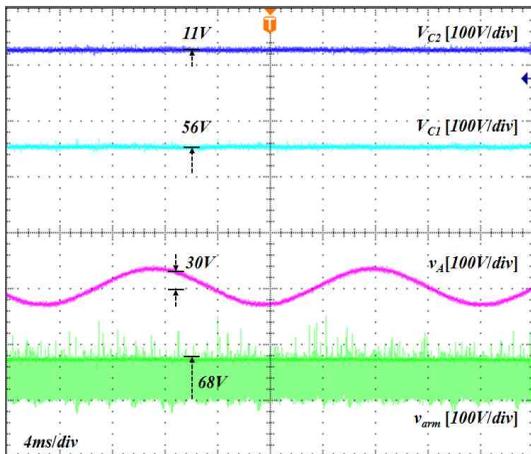


Fig. 14 Experimental results : voltage stress, capacitor voltages and output phase voltage

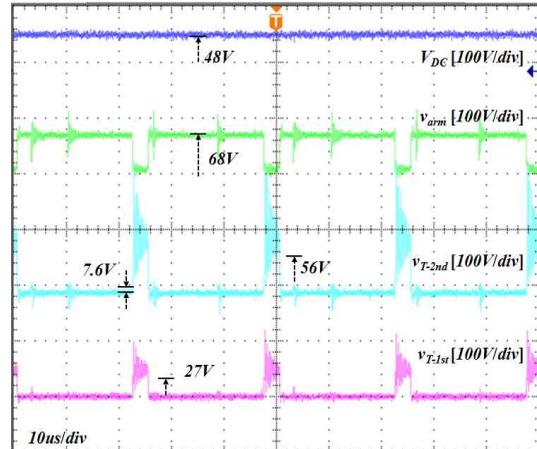


Fig. 16 Experimental results : voltage stress, input voltage, and trans winding voltages

Table 2 Comparison of voltages of each ZSI

| | V_{C1} | V_{C2} | V_{arm} | V_{D-peak} |
|-----------------|----------|----------|-------------|--------------|
| qZSI (D=0.21) | 65.0V | 17.0V | 81.0V | 30.3V |
| STqZSI (D=0.10) | 55.0V | 11.0V | 68.0V(↓17%) | 30.0V |

그림 18과 그림 19는 입력 전류 i_{DC} 와 변압기 권선에 흐르는 전류(i_{T-1st} , i_{T-2nd}) 및 2차 권선의 전압(v_{T-2nd})의 결과 파형을 나타낸다. i_{DC} 는 L_1 에 흐르는 전류와 동일하며, 단락모드 동안 기울기가 증가하고, 비 단락모드 동안에는 기울기가 감소됨을 보인다. 또한 변압기 1차 권선은 단락모드 동안 Z-임피던스 망에서 분리되어 전류가 흐르지 않는다($i_{T-1st}=0A$). 2차 권선의 경우, 일반적인 인덕터와 같이 전류 i_{T-2nd} 의 기울기에 따라 v_{T-2nd} 의 크기가 변화하는 것을 알 수 있다. 시뮬레이션 결과와 다르게 실험에서는 단락모드가 시작하는 부분에서 ringing 현상이 나타난다.

표 2에는 중전의 quasi Z-소스 인버터(qZSI)와 제안된 ST quasi Z-소스 인버터(STqZSI)이 동일한 상 전압 30V를 출력하는 조건에 대한 실험 결과를 비교하였다. 중전의 qZSI의 암의 전압 스트레스는 81V이나, 제안된 STqZSI에서는 68V로 약 17% 감소된 것을 알 수 있다. 또한 커패시터 전압 V_{C1} , V_{C2} 의 관점에서 제안된 STqZSI는 각각 10V, 7V정도 중전의 qZSI보다 감소됨을 알 수 있다.

4. 결 론

본 논문에서는 중전의 quasi Z-소스 인버터가 높은 부스트 성능을 가질 때 나타나는 전압 스트레스를 감소시키기 위한 Switched Trans quasi Z-소스 인버터를

제안하였다. 제안된 인버터는 Z-임피던스 망에 고주파 변압기를 이용한 Switched Trans Cell을 구성하고 있으며, 동일한 단락 비에서 중전의 방식에 비해 높은 부스트 성능을 가진다. Z-임피던스 망을 확장하는 대표적인 모델인 SL Z-소스 인버터의 경우, 부스트 성능에 비례하여 인덕터 및 다이오드 수가 증가되나, 제안된 방식은 변압기의 권선 비를 조절하면 되고, 다른 추가적인 소자의 증가는 발생하지 않았다.

제안된 ST quasi Z-소스 인버터의 타당성을 검증하기 위해서, 48V 입력 전압 조건에서 30V의 출력 상 전압을 발생하는 실험과 시뮬레이션을 수행 하였다. 실험 결과, 단락모드가 시작되는 시점에서 변압기 권선 전류와 전압에 ringing 현상이 나타났으나, 시뮬레이션과 동

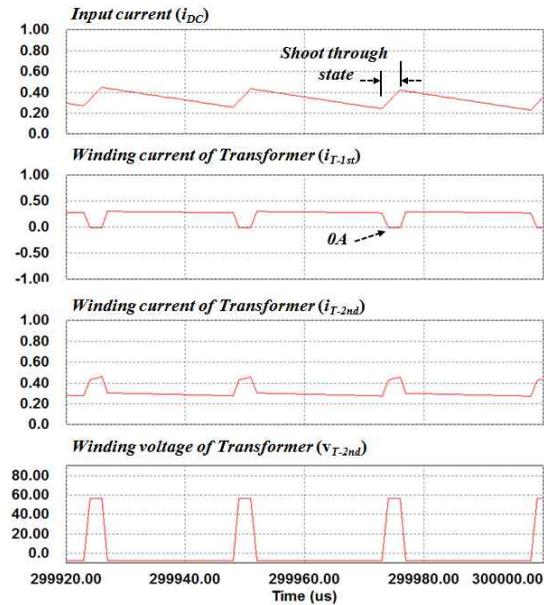


Fig. 18 Simulation results : input current, trans winding currents and winding voltage

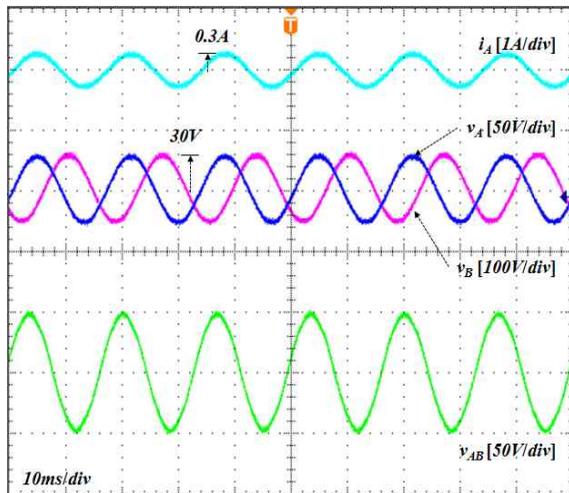


Fig. 17 Experimental results : output phase current and phase voltages, L-to-L voltage

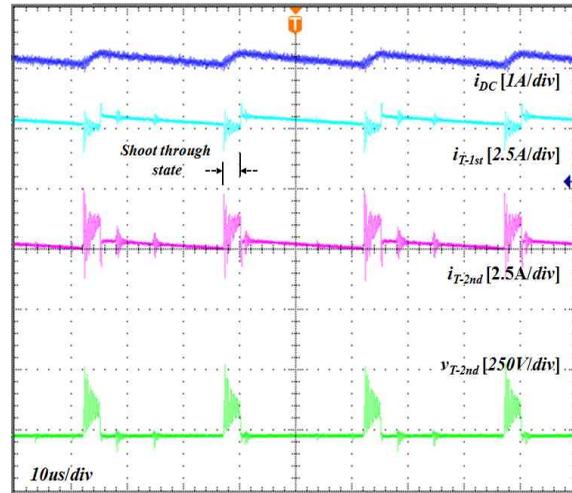


Fig. 19 Experimental results : input current, trans winding currents and winding voltage

일한 부스트 성능을 확인 할 수 있었다. 끝으로 동일한 상 전압 30V가 출력되는 조건에서, 제안된 방법의 전압 스트레스는 종전의 방법에 비하여 약 17% 감소됨을 알 수 있었다.

호남광역권 광역경제권 선도사업의 “3-Level 기법을 이용한 3MW 이상급 풍력발전기용 전력 변환기 개발” 과제의 지원으로 연구되었음

참 고 문 헌

- [1] F. Z. Peng, “Z-source inverter,” *IEEE Trans. Ind. Applicat.*, Vol. 39, No. 2, pp. 504-510, March/April 2003.
- [2] S. Thangaprakash, “Unified MPPT control strategy for Z-source inverter based photovoltaic power conversion systems,” *Journal of Power Electronics*, Vol. 12, No. 1, pp. 172-180, Jan. 2012.
- [3] Q. V. Tran, T. W. Chun, H. G. Kim, and E. C. Nho, “Minimization of voltage stress across switching devices in the Z-source inverter by capacitor voltage control,” *Journal of Power Electronics*, Vol. 9, No. 3, pp. 335-342, May 2009.
- [4] J. H. Park, H. G. Kim, E. C. Nho, and T. W. Chun, “Power conditioning system for a grid connected PV power generation using a quasi Z-source inverter,” *Journal of Power Electronics*, Vol. 10, No. 1, pp. 79-84, Jan. 2010.
- [5] F. Z. Peng, M. Shen, and Z. Qiang, “Maximum boost control of the Z-source inverter,” *IEEE Trans. Power Electron.*, Vol. 20, No. 4, pp. 833-838, July 2004.
- [6] M. S. Shen, J. Wang, A. Joseph, F. Z. Peng, L. M. Tolbert, and D. J. Adams, “Constant boost control of the Z-source inverter to minimize current ripple and voltage stress,” *IEEE Trans. Ind. Applicat.*, Vol. 42, No. 3, pp. 770-778, May/June 2006.
- [7] M. Zhu, K. Yu, and F. L. Luo, “Switched-inductor Z-source inverter,” *IEEE Trans. Power Electron.*, Vol. 25, No. 8, pp. 2150-2158, Aug. 2010.
- [8] R. Strzelecki, M. Adamowicz, N. Strzelecka and W. Bury, “New type T-source inverter,” in *Proc. IEEE Compatibility and Power Electronics, CPE '09*, pp. 191-195, 2009.
- [9] W. Qian, F. Z. Peng, and H. Cha, “Trans-Z-source inverters,” *IEEE Trans. Power Electron.*, Vol. 26, No. 12, pp. 3453-3463, Dec. 2011.
- [10] C.J. Gajanayake, Fang Lin Luo, Hoay Beng Gooi, Ping Lam So, and Lip Kian Siow, “Extended-boost Z-source inverters,” *IEEE Trans. Power Electron.*, Vol. 25, No. 10, pp. 2642-2652, Oct. 2010.



김세진(金世鎭)

1983년 3월 9일생. 2009년 호남대 전기공학과 졸업. 2011년 전남대 대학원 전기공학과 졸업(석사). 현재 동 대학원 박사과정.



정영국(鄭榮國)

1963년 11월 10일생. 1986년 전남대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공박). 2000년 일본 오카야마대 연구방문. 현재 대불대 융합기술학부 부교수.



임영철(任永徹)

1953년 4월 23일생. 1975년 전남대 전기공학과 졸업. 1977년 고려대 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸업(공박). 1997년 호주 모나시대 Visiting Scholar. 1998년~2007년 산업자원부 지정 전남대 고품질 전기전자부품 및 시스템 연구센터 소장. 현재 전남대 전기공학과 교수. 2009년 당 학회 회장.