

DC Grid를 위한 새로운 구조의 DC Solid-State Circuit Breaker

김진영¹, 김인동[†], 노의철²

A Novel DC Solid-State Circuit Breaker for DC Grid

Jin-Young Kim¹, In-Dong Kim[†], and Eui-Cheol Nho²

Abstract - According to developed distributed generators, Solid State Circuit Breaker(SSCB) is essential for high power quality of DC Grid. In this paper, a simple and new structure of DC SSCB with a fast circuit breaker and fault current limiter is proposed. It can help to choice low specification of elements because of the limiting of fault current and achieve economic efficiency for minimizing auxiliary SCRs. Also all of SCRs have little switching loss because they operate under ZVS and ZCS. Through simulations and experiments of short-circuit fault, the performance characteristic of proposed circuit is verified and a guideline is so suggested that the DC SSCB is applied for a different DC grid using formulas.

Keywords: DC circuit breaker, solid-state circuit breaker(SSCB), fault current limiting, thyristor

1. 서 론

최근 태양광 발전 및 풍력 발전 등 분산전원이 발달함에 따라 일반 가정집에도 분산전원이 널리 보급되는 추세이다. 이로 인해 기존의 AC 전송에 비해서 전력효율을 높일 수 있는 DC 전송이 주요 관심사가 되고 있다.^[1] 게다가 IT기술의 발달에 따른 민감한 부하들이 대중적으로 보급되어 있어 단락사고나 전압 세그 및 스웰 등에 민감하게 반응하므로 안정적으로 전력을 공급하는 기술이 요구된다.^[2] 특히 분산전원들은 낙뢰, 강풍, 폭설 등의 자연현상에 민감하므로 사고 발생 시 신속하게 계통으로부터 분리할 수 있는 성능이 필요하다. 하지만 AC 전송에 비해 DC 전송은 안정성에 관한 기술이 부족한 실정이다. 게다가 전류의 영교차점을 갖는 AC 그리드에 비해 DC 그리드는 전류의 영교차점이 없으므로 과전류와 단락전류를 차단하기 어렵다는 단점이 있다.^[3] 또한 단락사고로 인한 아크나 스파크에 의한 전기화재가 발생하므로 사고 전류를 신속하게 차단하지 못 한다면 더 큰 피해가 발생하게 된다.^[4] 사고 계통을 신속하

게 분리하는 기술로는 기계식 차단기와 반도체 차단기(Solid-State Circuit Breaker: SSCB)가 많이 사용된다. 기계식 차단기는 물리적 구조로 인하여 수십 [ms] 이후에 차단이 가능하므로 신속한 차단이 불가능하여 피해방지가 어렵다.^[5] 이에 비해 SSCB는 4 [ms] 이내로 차단이 가능하여 사고최대전류 보다 매우 낮은 전류에서 차단되므로 사고의 피해를 줄일 수 있다. SSCB에 사용되는 반도체 스위칭 소자에는 여러 가지가 있으나 SCR을 사용하는 것이 경제적이며 도통 손실이 매우 작다.^[6-7] 하지만 SCR을 이용한 SSCB들은 대부분 전원전류(Line commutation)가 가능한 AC 그리드에 기반을 두고 제안되었기 때문에 DC 그리드에 그대로 적용하기가 어렵다. 따라서 DC 그리드에는 AC SSCB와는 다른 구조를 갖는 DC SSCB에 관한 연구가 필요하다.

DC SSCB가 갖추어야 할 성능으로는 전압의 세그/스웰을 판별하여 차단하는 기술과 과전류를 판별하여 차단하는 기술 등 여러 가지가 있다. 하지만 그 중에 단락사고를 판별하여 차단하는 기술이 가장 중요하다. DC 그리드에 단락사고가 발생하면 사고 전류는 낮은 임피던스로 인해 급격하게 증가하게 되고 전류의 영교차점이 없으므로 신속한 차단이 되지 않는다면 매우 큰 피해가 발생하게 된다. 따라서 DC SSCB에는 급격하게 증가하는 사고전류를 억제할 수 있는 제한 기능과 사고전류를 4 [ms] 이내에 신속하게 차단할 수 있는 차단기능의 확보가 중요하다.

Paper number: TKPE-2012-17-4-12 ISSN: 1229-2214

[†] Corresponding author: idkim@pknu.ac.kr, Dept. of Electrical Eng., Pukyong National University

Tel: +82-51-629-6318 Fax: +82-51-629-6305

^{1,2} Dept. of Electrical Eng., Pukyong National University

Manuscript received May 21, 2012; accepted Jun. 18, 2011

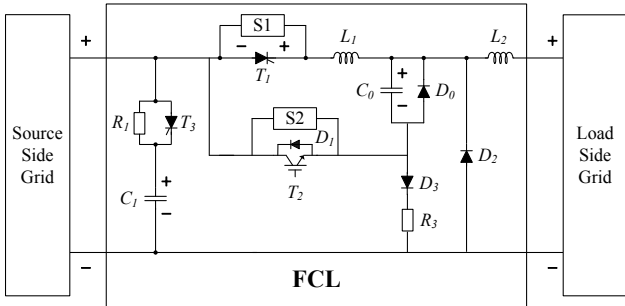


Fig. 1 Previous Solid-State Fault Current Limiter

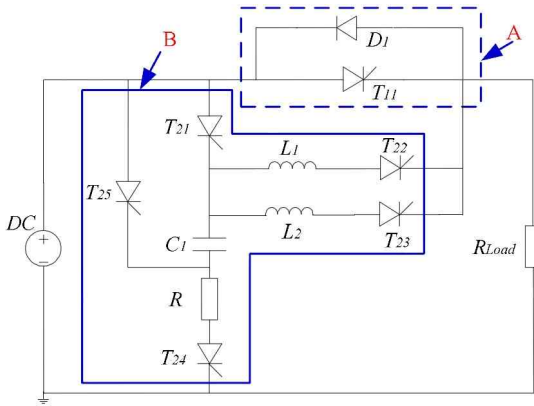


Fig. 2 Previous DC Solid-State Circuit Breaker

그림 1은 단락 전류의 제한 기능을 중점으로 둔 기준에 제시된 FCL(Fault current limiter)의 회로이다.^[8] FCL은 에너지를 부하 측에 공급하기 위하여 도통 손실이 작은 SCR(T_1)을 주 스위치로 사용하고 사고 전류를 제어하기 위하여 IGBT(T_2)를 보조 스위치로 사용한다. 부하 측에 단락 사고가 발생하면 IGBT(T_2)가 턴온 되어 C_0 에 저장된 양의 전압에 의해 SCR(T_1)은 자연 턴오프가 되고 FCL은 IGBT(T_2)의 온/오프 동작을 통해 벽 컨버터로 동작하게 된다. IGBT(T_2)가 초과 동작을 하므로 FCL은 단락 전류를 임의의 크기로 제어하게 되며 일정 시간 동안 기준 전류의 크기로 감소하지 않으면 IGBT(T_2)를 완전히 오프하여 사고 전류를 차단하게 된다. 따라서 FCL은 급격하게 증가하는 단락 전류를 임의의 크기로 제어하다가 완전히 차단하므로 사고 피해를 줄일 수 있게 된다. 하지만 IGBT(T_2)는 부하 전류에 비해 크기가 큰 사고 전류를 하드 스위칭 하므로 열과 함께 큰 손실을 갖게 된다. 따라서 FCL은 급격하게 증가하는 단락 전류를 제어 할 수 있는 장점이 있으나 사고 전류를 IGBT를 통해 강제로 차단하므로 SCR에 비해서 큰 용량의 IGBT가 요구되며 방열을 위한 추가적인 요소가 필요하므로 경제적이지 못하다.

그림 2는 사고 전류의 신속한 차단을 목적으로 기준에 제시된 DC SSCB이다.^[9] 그림 2의 회로는 주 스위치로 SCR(T_{11})을 사용하여 부하 측에 에너지를 공급하고 사고 전류를 차단하기 위해 L-C 공진 전류를 이용한다.

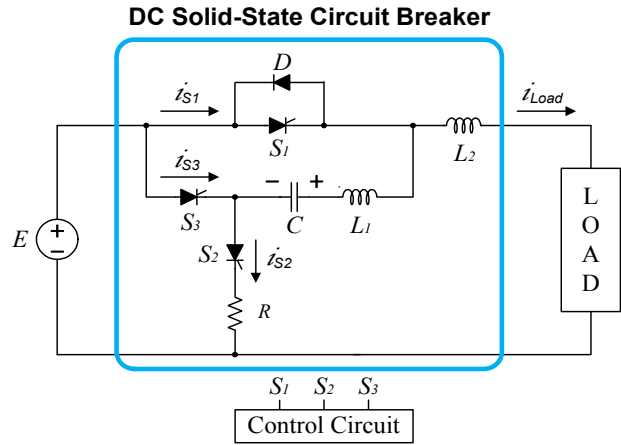


Fig. 3 Proposed DC Solid-State Circuit Breaker

사고가 발생하면 보조 스위치(T_{25} , T_{22})는 턴온 되어 사고 전류보다 크기가 큰 L-C 공진 전류(T_{25} - C_1 - L_1 - T_{22})가 흐르게 되어 주 스위치 SCR(T_{11})을 신속하게 턴오프시킨다. 주 스위치(T_{11})와 보조 스위치($T_{21} \sim T_{25}$)는 모두 SCR로 구성되어 손실이 작다. 하지만 그림 2의 회로는 사고 전류를 제한하는 기능이 없으므로 과전류 차단은 용이하지만 단락 전류의 차단이 어렵다는 단점이 있다. 급격하게 증가하는 단락 전류를 차단하기 위해서는 단락 전류 보다 큰 L-C 공진 전류를 얻어야 하므로 매우 큰 용량의 커패시터가 요구 된다. 또한 L-C 공진 전류를 얻기 위해서는 그림 2의 B처럼 커패시터의 충전 패스(T_{21} , T_{24})와 방전 패스(T_{25} , T_{22})를 구성해야 하므로 많은 보조 SCR을 사용하게 되어 경제성이 떨어지게 된다.

이러한 배경으로 본 연구에서는 신속한 차단이 가능하며 사고 전류를 제한 할 수 있는 기능을 갖는 간단한 구조의 새로운 DC SSCB를 제안 한다. 제안하는 DC SSCB는 가정용 DC 전송으로 적합한 380 [V], 5 [kW] 급으로 설계하여 시뮬레이션과 실험을 통해 동작특성을 검증한다. 또한 다른 용량의 DC 그리드에 적용이 가능하도록 설계방향을 제시하여 응용이 가능하도록 한다.

2. 제안하는 DC Solid-State Circuit Breaker

그림 3은 본 연구에서 제안하는 DC SSCB 회로이다. SSCB의 정상 운전 시에는 SCR(S_1)과 L_2 를 통해 에너지가 전달되고 사고가 발생하면 L_1 -C 공진 전류 i_{S3} (S_3 -C- L_1)에 의해 신속하게 차단이 된다. 정상 운전 시의 L_2 는 임피던스가 없는 선로로 동작하므로 부하 측에 아무런 영향을 주지 않는다. 하지만 단락 사고가 발생하여 전류가 증가하게 되면 L_2 는 인덕터로 동작하여 단락 전류의 급격한 증가를 제한하게 된다. 따라서 L_2 에 의해 단락 전류가 제한되므로 사고 전류의 차단에 요구되는 L_1 -C 공진 전류의 크기가 작아지고 SCR의 용량도 낮아지므로 제안한 DC SSCB는 낮은 사양의 설계가 가능하여 경제성이 높다. 또한 사고 전류를 차단하기 위해

사용되는 보조 스위치(S_2, S_3)는 2개 이므로 기존의 DC SSCB에 비해 구조가 간단하며 모든 SCR은 턴온과 턴오프 시 L_1 -C 공진전류를 이용한 ZVS, ZCS 동작을 하므로 스위칭 손실이 작다.

그림 4는 제안하는 DC SSCB의 모드에 따른 동작 과형을 나타낸다. 그림 4에서 보이는 바와 같이 제안하는 DC SSCB는 커패시터를 충전하는 충전 모드($t_1 \sim t_2$), 부하에 에너지를 공급하는 정상 모드($t_2 \sim t_3$), 사고 전류를 차단하는 차단 모드($t_3 \sim t_7$)로 나누어진다. 충전 모드에서 S_2 의 턴온은 S_1 에 비해 $t_1 \sim t_1'$ 만큼의 시간 지연을 가지나 충전모드의 동작 특성을 살펴보기 위험이므로 S_1 과 S_2 는 동시에 턴온 되어도 문제가 발생하지 않는다. t_3 에서 단락 사고가 발생하면 차단모드는 시작되고 사고 전류가 전부하 전류의 3~4배를 초과하는 t_4 가 되면 단락 사고로 판별되어 S_3 는 턴온된다. 그림 5는 제안한 SSCB의 각 모드를 나타내며 시간에 따른 동작 특성은 다음과 같다.

(a) 모드 1 (충전 모드 : $t_1 \sim t_1' \sim t_2$)

제안한 DC SSCB는 L_1 -C 공진 전류를 이용하여 사고 전류를 차단하므로 사전에 커패시터를 충전하여야 한다. 따라서 모드 1에서는 S_1 과 S_2 가 턴온 되어 커패시터를 충전하게 된다. 충전 전류 i_{S2} 가 흐르는 충전 루프의 전압방정식은 식 (1)과 같다.

$$E = L_1 \frac{di_{S2}}{dt} + \frac{1}{C} \int i_{S2} dt + R i_{S2} \quad (1)$$

S_1 은 시간 t_1 에서 L_2 에 의해 ZCS 턴온 동작을 하고 S_2 는 시간 t_1' 에서 L_1 -C에 의해 ZCS 턴온 동작을 하게 되므로 스위칭 손실이 발생하지 않는다. 커패시터의 충전이 완료되면 S_2 는 ZCS 턴오프 동작을 하며 자연 턴오프가 되고 DC SSCB의 정상 모드가 시작된다.

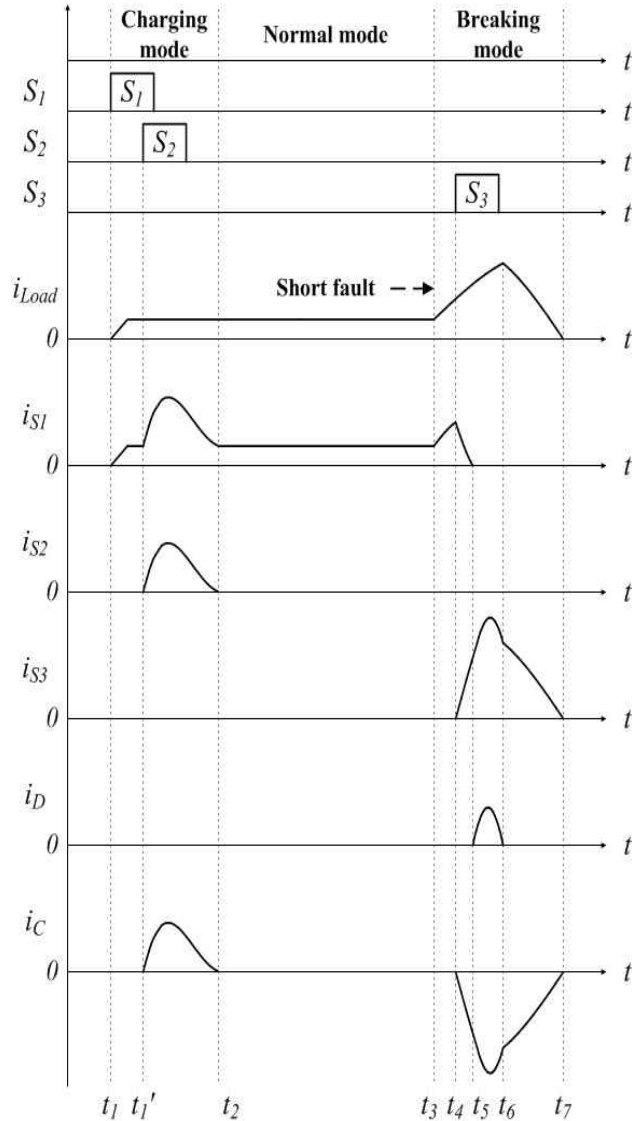


Fig. 4 Operating waveforms of the proposed DC SSCB

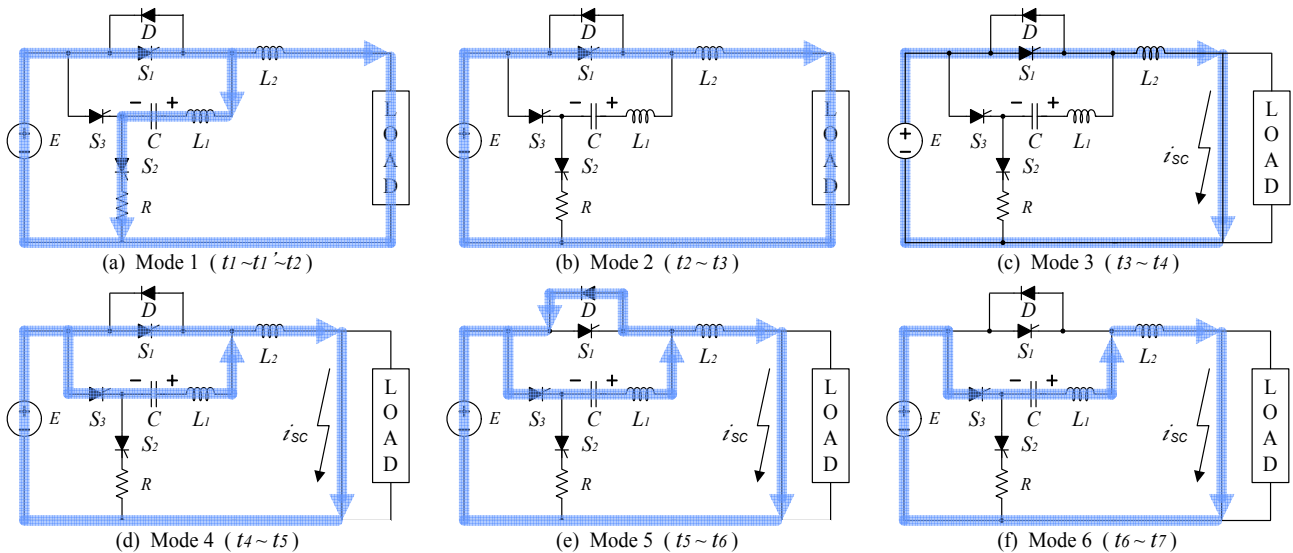


Fig. 5 Operating modes of the proposed DC SSCB

(b) 모드 2 (정상 모드 : $t_2 \sim t_3$)

모드 2는 DC 그리드의 정상 운전 모드로써 S_1 을 통해 부하에 에너지를 전달하게 된다. L_2 는 임피던스가 없는 보통의 전송선로처럼 동작하므로 DC 그리드에 영향을 주지 않는다.

(c) 모드 3 (차단 모드 : $t_3 \sim t_4$)

SSCB가 정상 모드로 동작하다가 시간 t_3 에서 부하 측에 단락 사고가 발생하게 되면 SSCB의 차단 모드가 시작된다. DC 그리드에서 단락 회로가 되면 일반적으로 단락 전류 i_{SC} 는 급격하게 증가하지만 제안하는 DC SSCB를 사용할 시는 인덕터로 동작하는 L_2 에 의해 단락전류가 억제되게 된다. 단락 회로의 전압과 전류 방정식은 다음과 같다.

$$E = L_2 \frac{di_{SC}}{dt} \quad (2)$$

$$i_{SC} = i_{S1} = \frac{E}{L_2}(t - t_3) + i_{LOAD} \quad (3)$$

식 (3)을 통해 알 수 있듯이 단락전류 i_{SC} 는 L_2 에 의해 제어가 된다. 모드 3에서는 단락전류 i_{SC} 의 크기가 사고로 판단되는 전류보다 작으므로 S_3 는 동작하지 않는다.

(d) 모드 4 (차단 모드 : $t_4 \sim t_5$)

단락 전류 i_{SC} 가 점차 증가하여 사고로 판별되는 시간 t_4 가 되면 S_3 는 턴온 되어 L_1 -C 공진 전류 i_{S3} 가 흐르게 된다. S_1 은 온 상태이며 S_3 -C- L_1 루프의 저항은 거의 0 [Ω]이므로 전압방정식은 식 (4)와 같다.

$$V_{S1} = V_C + V_{L1} = 0 \quad (4)$$

따라서 L_1 -C 공진전류 i_{S3} 는 식 (5)와 같다.

$$i_{S3} = \frac{E}{\sqrt{L_1 C}} \sin\left(\frac{t - t_4}{\sqrt{L_1 C}}\right) \quad (t_4 \leq t \leq t_6) \quad (5)$$

S_1 이 턴오프 되기 위해서는 L_1 -C 공진 전류 i_{S3} 가 단락 전류 i_{SC} 보다 커야 한다. 따라서 L_1 -C 공진 전류 i_{S3} 의 단위 증가량은 단락전류 i_{SC} 의 단위 증가량에 비해 매우 크기 때문에 i_{S1} 의 전류는 식 (6)에 따라서 점차 감소하게 된다.

$$i_{S1} = i_{SC} - i_{S3} \quad (6)$$

L_1 -C 공진전류 i_{S3} 가 점차 증가하여 단락 전류 i_{SC} 와 같아지는 시간 t_5 가 되면 i_{S1} 은 0 [A]가 되므로 S_1 은 자

연 턴오프 된다. S_1 은 전압이 0 [V]이므로 턴오프 시 스위칭 손실이 발생 하지 않는다.

(e) 모드 5 (차단 모드 : $t_5 \sim t_6$)

t_5 가 되면 L_1 -C 공진전류 i_{S3} 는 단락 전류 i_{SC} 보다 커지므로 다이오드를 통해 흐르게 된다. 따라서 $t_5 \sim t_6$ 구간에는 식 (7)의 전류가 다이오드에 흐르게 되고 L_1 -C 공진전류 i_{S3} 와 단락전류 i_{SC} 의 크기가 같아지는 t_6 이 되면 다이오드는 오프 된다.

$$i_D = i_{S3} - i_{SC} \quad (7)$$

S_1 이 완전히 턴오프 되기 위해서는 $t_5 \sim t_6$ 구간의 다이오드 도통 시간이 SCR S_1 의 t_q (턴오프 시간)보다 길어야 한다. 따라서 L_1 -C 공진전류 i_{S3} 는 단락전류 i_{SC} 보다 충분히 커야 한다. L_1 -C 공진전류 i_{S3} 의 크기는 식 (5)를 이용하여 얻을 수 있으며 L_1 -C 공진 전류 i_{S3} 의 최대값은 식 (8)과 같다. t' 는 L_1 -C 공진 전류 i_{S3} 가 최대 값을 가질 때의 시간이다.

$$i_{S3_{max}} = \frac{E}{\sqrt{L_1 C}} \sin\left(\frac{t' - t_4}{\sqrt{L_1 C}}\right) \quad (t' = t_4 + \frac{\pi\sqrt{L_1 C}}{2}) \quad (8)$$

(f) 모드 6 (차단 모드 : $t_6 \sim t_7$)

모드 6에서는 L_1 -C 공진 전류 i_{S3} 가 점차 감소하여 S_3 는 자연 턴오프 되고 사고 전류는 완전히 차단이 된다. $t_6 \sim t_7$ 구간에는 S_1 과 다이오드가 턴오프 상태이므로 i_{S3} 와 i_{SC} 는 같은 전류가 흐르게 되어 L_1 과 L_2 의 합성 인덕터에 의한 L-C 공진 전류가 흐르게 된다. 따라서 모드 6에서의 전압방정식은 식 (9)가 된다.

$$E = (L_1 + L_2) \frac{di_{S3}}{dt} + \frac{1}{C} \int i_{S3} + V_C(t_6) \quad (9)$$

커패시터의 초기값 $V_C(t_6)$ 는 $t' \sim t_6$ 구간에서 L_1 -C 공진 전류 i_{S3} 에 의해 충전된 전압이므로 식 (5)로부터 얻을 수 있다. 또한 t_6 에서의 L-C 공진 전류의 초기값 $i_{S3}(t_6)$ 는 식 (3)을 이용하여 구할 수 있다. 모드 6에서 커패시터의 초기 전압 $V_C(t_6)$ 와 L-C 공진 전류의 초기값 $i_{S3}(t_6)$ 는 다음과 같다.

$$V_{CO} = -E \cdot \cos\left(\frac{180(t_6 - t_4)}{\pi\sqrt{L_1 C}}\right) \quad (10)$$

$$i_{S3}(t_6) = \frac{E}{L_2}(t_6 - t_3) + i_{LOAD} \quad (11)$$

따라서 모드 6에서의 L-C 공진전류 i_{S3} 와 단락전류

i_{S3} 는 식 (12)가 된다.

$$i_{S3} = i_{S3}(t_6) \cdot \cos\left(\frac{t-t_6}{\sqrt{L_1+L_2}}\right) + \frac{E-V_C(t_6)}{\sqrt{\frac{L_1+L_2}{C}}} \cdot \sin\left(\frac{t-t_6}{\sqrt{(L_1+L_2)C}}\right) \quad (t > t_6) \quad (12)$$

3. DC Solid-State Circuit Breaker의 설계

본 논문에서 제안한 DC SSCB의 파라미터는 표 1과 같다.

A. 충전 모드 ($t_1 \sim t_1' \sim t_2$)

그림 6은 충전모드의 등가회로이며 그림 7은 충전 모드의 i_{S1} 과 i_{S2} 의 파형이다. $t_1 \sim t_2$ 구간 동안 S_1 에 흐르는 전류의 증가는 충전 전류 i_{S2} 에 의해 결정되므로 충전 전류 i_{S2} 의 설계가 요구된다.

충전 루프의 전압방정식은 식 (1)과 같으므로 충전 전류 i_{S2} 의 크기와 충전 시간은 L_1, C, R 에 의해 결정된다. 하지만 L_1, C, R 소자를 선정하기 이전에 충전 전류 i_{S2} 는 임계제동 제어가 되어야 한다는 것을 유념해야 한다. 충전 전류 i_{S2} 가 과제동 제어가 된다면 충전 시간이 길어지게 되며 S_2 가 자연 턴오프 되기까지 많은 시간이 소요된다. 게다가 S_2 가 턴오프 되지 못한 상황에서 사고 발생으로 인한 차단모드가 시작되면 L_1 - C 공진 전류 i_{S3} 는 S_1 을 차단하지 못하고 S_2 를 통해 전류가 흐르게 된다. 또한 충전 전류 i_{S2} 가 부족제동 제어가 된다면 커패시터의 충전 전압이 입력전압에 비해 높아지게 되어 L_1 - C 공진 전류 i_{S3} 의 크기가 커지게 되므로 더 큰 용량의 소자를 요구하게 된다. 따라서 L_1, C, R 은 충전 전류 i_{S2} 가 임계제동 제어가 되도록 선정하는 것이 안정적이며 L_1, C 를 선정하게 되면 R 은 식 (13)에 의해 자연스럽게 선정이 된다.

$$R = 2\sqrt{\frac{L_1}{C}} \quad (13)$$

그리고 임계제동 제어가 될 때의 충전 전류 i_{S2} 는 식 (14)와 같다.

$$i_{S2} = \frac{E}{L_1} te^{-\frac{R}{2L_1}t} \quad (14)$$

차단 모드에서의 L_1 - C 공진 전류 i_{S3} 는 저항 R 이 없으므로 충전 전류 i_{S2} 보다 큰 전류가 흐르기 때문에 L_1 과 C 은 차단 모드에서 선정해야 한다. 그러므로 충전 모드에서는 충전 시간만 고려하면 된다.

그림 8은 L_1 과 C 의 용량에 따른 충전 전류 i_{S2} 의 충전 시간을 나타낸다. 충전 모드와 차단 모드의 동작이 4 [ms] 이내에 모두 이루어져야 하므로 충전 시간이 2.5

Table 1 System parameter

Power rating	5 [kW]
Source voltage E	380 [V]
Full load current	13.1 [A]
Range of trip settings	13.1 [A] → 50 [A]
Charging time	1 [ms]
Breaking time	1 [ms]

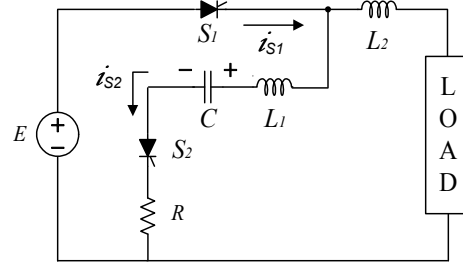


Fig. 6 Equivalent circuit of charging mode

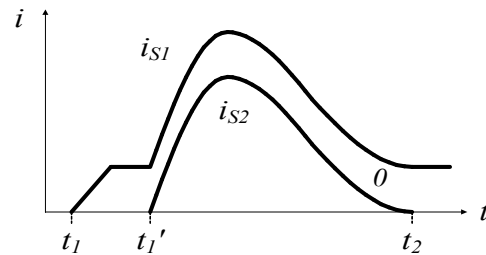


Fig. 7 i_{S1} and i_{S2} waveform of charging mode

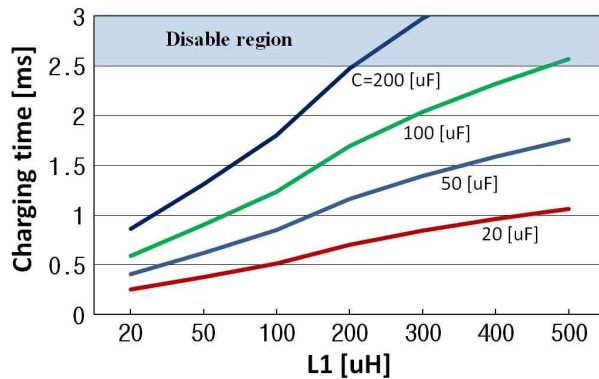


Fig. 8 Charging time of charging current i_{S2} when L_1 and C change

[ms]를 초과하게 되면 충전과 차단 시간이 4 [ms] 이상 소요되어 사용이 불가능하다. 또한 충전 시간이 0.5 [ms] 이하인 경우는 충전 전류 i_{S2} 의 최대값이 커지므로 큰 용량의 소자가 요구된다. 따라서 안정적인 차단을 위해서는 충전 시간이 0.5~1.5 [ms]의 범위가 되도록 L_1 과 C 를 설계하는 것이 바람직하다. 그리고 충전 전류는 매우 짧은 시간 동안 흐르므로 저항 R 은 작은 용량으로 설계가 가능하다. 충전 전류 i_{S2} 는 DC SSCB가 충전 모드로 동작할 경우에만 흐르며 충전 시간($t_1 \sim t_2$)이 0.5~2

[ms]에 불과하므로 저항에는 매우 작은 열이 발생한다. 따라서 저항 R은 5 [W]의 저항을 사용하여도 무방하다.

B. 차단 모드

그림 9는 단락사고 발생 시 SSCB의 차단모드 등가회로이며 그림 10은 각 소자의 전류 파형이다.

C, L₁, L₂, S₁, S₃, D는 그림 10에서 보이는 바와 같이 각 소자에 흐르는 전류의 크기를 고려하여 선정해야 한다. 시간 t₄~t₆까지 흐르는 L₁-C 공진 전류 i_{S3}는 식 (8)을 통하여 최대값을 얻을 수 있으므로 그림 8의 충전 시간과 L₁-C 공진 전류 i_{S3}의 최대값을 고려하면 L₁과 C를 선정할 수 있다.

그림 11은 L₁과 C의 용량에 따른 L₁-C 공진전류 i_{S3}의 최대값을 나타낸다. L₁의 용량이 작아지거나 C의 용량이 커질수록 L₁-C 공진전류 i_{S3}의 최대값은 증가하게 된다. L₁-C 공진 전류의 최대값이 크면 큰 용량의 SCR과 다이오드를 요구하게 되므로 경제적이 못하다. 그러므로 L₁과 C는 L₁-C 공진 전류 i_{S3}의 최대값이 200 [A]가 넘지 않도록 선정한다. 그리고 단락 전류 i_{SC}는 50 [A]에서부터 t₄~t₆구간 동안 계속 증가하므로 L₁-C 공진 전류 i_{S3}는 최대값이 100 [A] 이상이 되어야 안정적인 차단이 가능하다. 따라서 L₁과 C는 L₁-C 공진 전류 i_{S3}의 최대값이 100~200 [A]의 범위가 되도록 선정해야 한다. 충전 모드의 충전 시간은 1 [ms]로 설계하였으므로 그림 8과 그림 11을 통하여 두 조건을 만족하는 L₁과 C를 선정하면 L₁=200 [uH], C=50 [uF]가 된다.

그림 12는 L₁과 C의 용량에 따른 커패시터의 최대 전압을 나타낸다. L₁과 C가 선정이 되면 충전 전류 i_{S2}는 식 (13)과 식 (14)에 의해 다음과 같이 구해진다.

$$i_{S2} = 19 \times 10^5 t e^{-1 \times 10^4 t} \quad (15)$$

충전 전류 i_{S2}의 최대값은 70 [A]이며 충전 시간은 약 1.16 [ms]가 되므로 충전 모드의 조건에 만족하게 된다. 또한 L₁-C 공진전류 i_{S3}는 식 (5)를 이용하여 식 (16)을 얻을 수 있다.

$$i_{S3} = 190 \sin(10^4 \cdot (t - t_4)) \quad (t_4 \leq t \leq t_6) \quad (16)$$

L₁-C 공진 전류 i_{S3}의 주파수는 약 1.6 [kHz]이며 최대 전류는 190 [A]가 된다. 이처럼 L₁-C 공진 전류 i_{S3}는 부하 전류에 비해 큰 최대값을 갖지만 차단 시간(t₄~t₇)이 1~2 [ms]에 불과하므로 매우 짧은 시간 동안만 흐르게 된다. 따라서 L₁은 자기포화를 고려하여 공극을 크게 설계하면 작은 용량의 크기로 제작이 가능하다.

S₁이 안정적으로 턴오프 되기 위해서는 단락 전류 i_{SC}의 최대값이 L₁-C 공진 전류 i_{S3}의 최대값보다 작아야 한다. 따라서 L₂는 식 (17)을 만족하도록 설계하여야 한다.

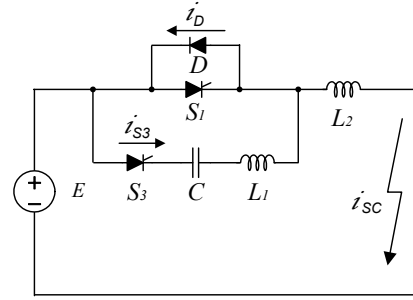


Fig. 9 Equivalent circuit of breaking mode

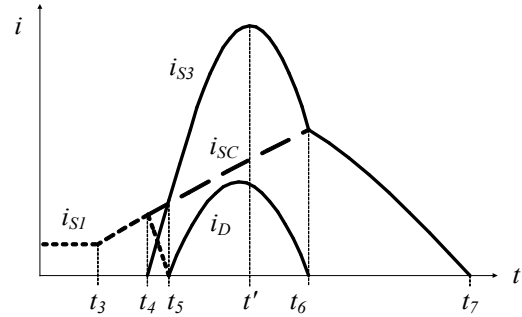


Fig. 10 i_{S1}, i_{S3}, i_{SC} and i_D waveforms of breaking mode

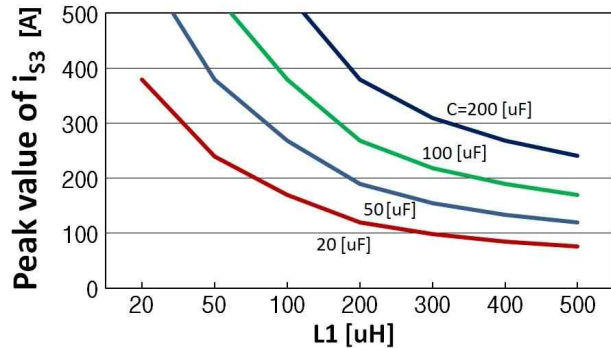


Fig. 11 Peak value of L₁-C resonant current i_{S3} when L₁ and C change

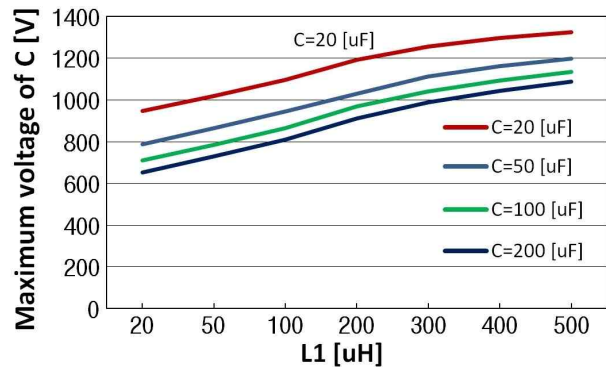


Fig. 12 Maximum voltage of capacitor when L₁ and C change

$$i_{SC_{max}} = \frac{E}{L_2}(t_6 - t_3) + i_{LOAD} < i_{S3_{max}} \quad (17)$$

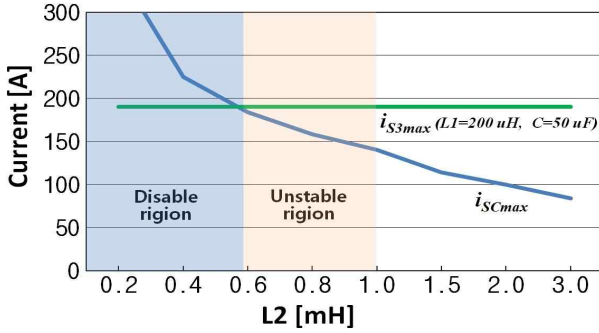


Fig. 13 Peak value of short-circuit current i_{sc} when L_2 changes

그림 13은 L_2 의 용량에 따른 단락 전류 i_{sc} 의 최대값과 L_1 -C 공진 전류 i_{S3} 의 최대값을 나타낸다. $L_1=200$ [uH], $C=50$ [uF]으로 선정되었으므로 L_2 는 0.6 [mH] 이상으로 설계 한다면 사고 전류의 차단이 가능하다. 하지만 L_2 가 0.6~1 [mH] 범위로 설계되는 경우에는 $t_5 \sim t_6$ 구간이 매우 짧으므로 SCR의 t_q 를 확보하지 못하여 차단이 불안정하게 된다. 따라서 L_2 는 1~2 [mH]의 용량으로 선정하는 것이 바람직하다. 본 연구에서는 안정적인 차단 동작을 위해 L_2 를 1.5 [mH]로 선정한다.

L_2 의 인덕턴스가 1.5 [mH]이고 L_2 에 흐르는 전류가 100 [A]이상이므로 무게와 부피가 클 것으로 예상된다. 하지만 L_2 의 평균 전류는 전부하 전류의 크기인 13.1 [A]이며 1~2 [ms] 동안만 110 [A]의 최대 전류가 흐르게 되므로 110 [A]의 평균전류를 갖는 인덕터에 비해 작은 부피로 제작이 가능하다. L_2 는 평균전류를 고려하여 제작하되 권선은 110 [A]의 순간 전류를 허용할 수 있는 권선의 굵기로 선정하고 코어는 자기포화를 고려하여 공극을 크게 하면 L_2 는 작은 부피로 제작이 가능하다. L_2 의 큰 인덕턴스가 단점이 될 수 있으나 L_2 의 인덕턴스가 작거나 구성되지 않는다면 단락 전류 i_{sc} 는 매우 커지게 되어 더 큰 L_1 -C 공진 전류와 큰 용량의 SCR, 다이오드가 요구되므로 오히려 시스템의 비용이 상승하게 된다. 따라서 L_2 는 사고 전류를 억제하는 기능과 DC SSCB의 비용 절감을 위해 필수요소가 된다. L_1 , L_2 , C 가 선정되었으므로 SCR과 다이오드의 선정이 가능하다. SCR과 다이오드는 약 10 [ms] 동안 서지 전류를 허용하므로 L_1 -C 공진 전류 i_{S3} 의 최대값 190 [A]를 고려하여 선정하면 된다.

4. 시뮬레이션과 실험 결과

표 2는 충전모드와 차단모드를 고려하여 선정된 각 소자들의 사양이다.

A. 충전 모드

그림 14는 S_1 이 턴온 되면서 나타나는 S_1 의 전압과 전류의 시뮬레이션 파형이다. 그림 15의 실험 결과 파형을 통해 ZCS 턴온 동작을 하는 것을 확인할 수 있다.

Table 2 Experimental model parameters

Handling Power	5 [kW], 380 [V]
L_1	0.2 [mH], $i_{av}=0$ [A], $i_{peak}=180$ [A]
L_2	1.5 [mH], $i_{av}=13.1$ [A], $i_{peak}=110$ [A]
C	50 [μ F], 1200 [VAC]
R	4 [Ω], 5 [W]
SCR	1200[V], $i_{av}=50$ [A], $i_{peak}=1500$ [A]
Diode	1200[V], $i_{av}=50$ [A], $i_{peak}=1500$ [A]

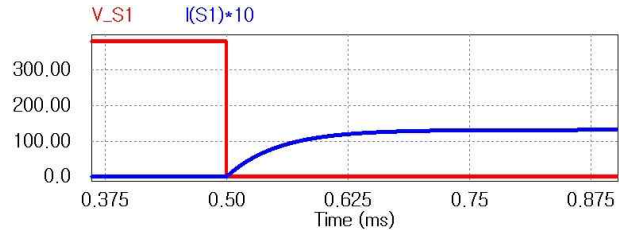


Fig. 14 Voltage V_{S1} and current i_{S1} simulation waveform of switch S_1

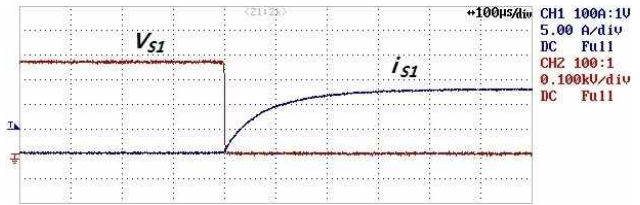


Fig. 15 Measured voltage V_{S1} and current i_{S1} waveform of switch S_1

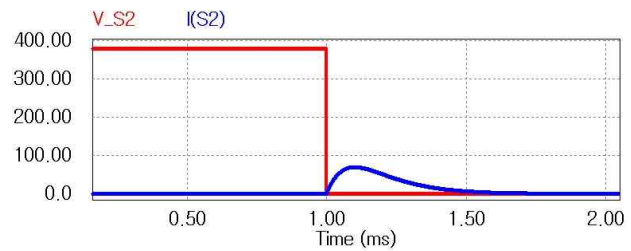


Fig. 16 Voltage V_{S2} and current i_{S2} simulation waveform of switch S_2

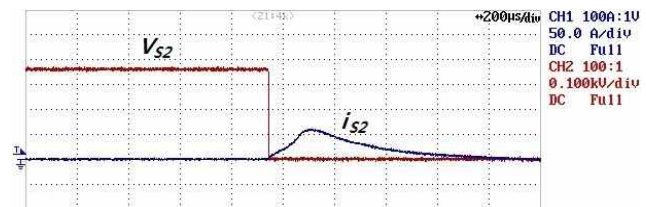


Fig. 17 Measured voltage V_{S2} and current i_{S2} waveform of switch S_2

그림 16은 커패시터를 충전하기 위해 S_2 가 턴온 되면서 나타나는 전압과 전류의 시뮬레이션 파형이다. 그림 17의 실험 결과 파형을 통해 S_2 는 ZCS 턴온 동작을 하며 충전 전류가 흐르는 것을 확인할 수 있다.

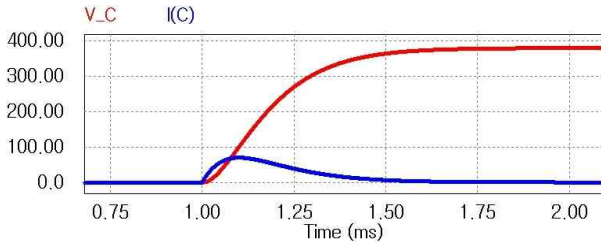


Fig. 18 Voltage V_C and current i_C simulation waveform of Capacitor

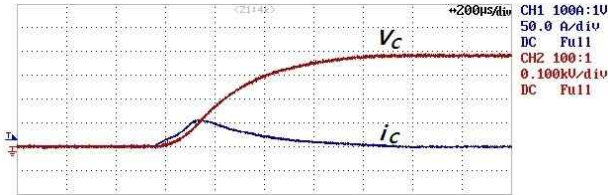


Fig. 19 Measured voltage V_C and current i_C waveform of Capacitor

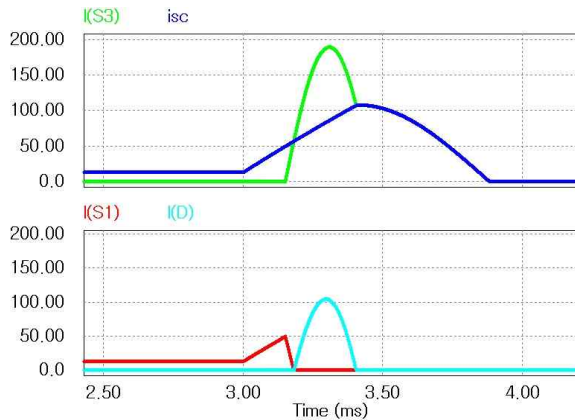


Fig. 20 i_{SC} , i_{S3} , i_{S1} and i_D simulation waveform of breaking mode

그림 18은 커패시터 충전 전압과 충전 전류의 시뮬레이션 결과 파형이며 그림 19는 실험 결과 파형이다. L_1 -C 충전 전류는 식 (14)를 만족하며 약 1.1 [ms] 동안 흐르게 되고 커패시터는 380 [V]로 충전이 된다.

B. 차단 모드

제안된 DC SSCB의 차단 모드는 단락 사고를 모의하여 시뮬레이션과 실험을 수행하였다. 사고 전류의 판별은 전부하 전류의 3~4배를 초과 할 때 이므로 S_1 에 흐르는 전류가 50 [A]를 초과하면 차단 모드가 시작된다.

그림 20은 단락 사고가 발생 시 DC SSCB의 차단 모드에서 나타나는 i_{SC} , i_{S3} , i_{S1} , i_D 시뮬레이션 파형이며 그림 21은 실험 결과 파형이다. L_1 -C 공진 전류 i_{S3} 에 의해 S_1 이 턴오프 되고 단락 전류 i_{SC} 는 약 1 [ms]만에 차단하는 것을 확인 할 수 있다.

그림 22는 ZCS 턴온 동작을 하는 S_3 의 전압과 전류 시뮬레이션 파형이며 그림 23은 실험 결과 파형이다.

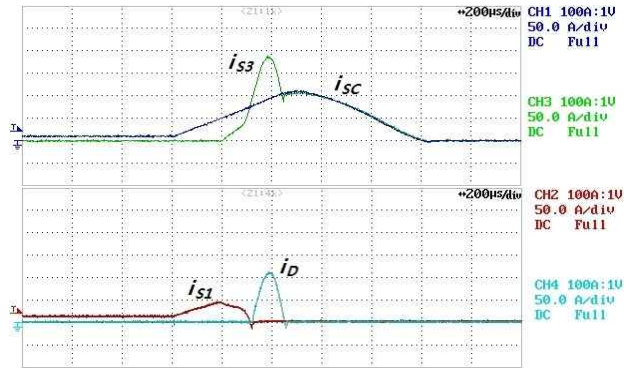


Fig. 21 Measured i_{SC} , i_{S3} , i_{S1} and i_D waveform of breaking mode

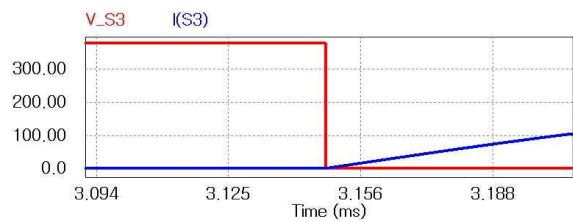


Fig. 22 Voltage V_{S3} and current i_{S3} simulation waveform of switch S_3

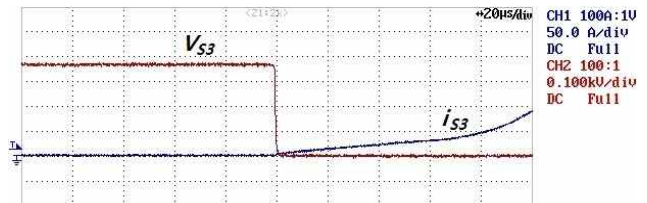


Fig. 23 Measured voltage V_{S3} and current i_{S3} waveform of switch S_3

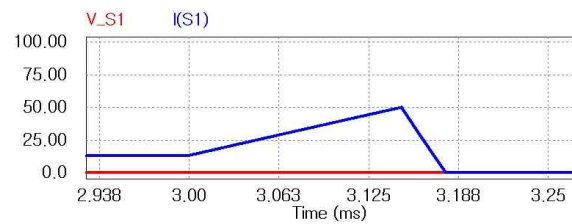


Fig. 24 V_{S1} and i_{S1} turn-off simulation waveform of switch S_1

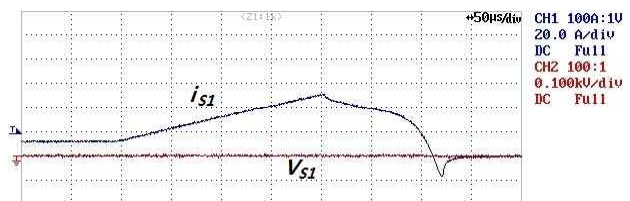


Fig. 25 Measured V_{S1} and i_{S1} turn-off waveform of switch S_1

ZCS 동작을 하는 S_3 가 턴온 되면서 L_1 -C 공진 전류가 발생하는 것을 확인 할 수 있다.

그림 24는 L-C 공진 전류에 의해 S₁이 ZVS 턴오프 되는 것을 나타내는 시물레이션 파형이며 그림 25는 실험 결과 파형이다. S₁의 전압이 0 [V]를 유지하므로 스위칭 손실이 발생하지 않는 것을 확인 할 수 있다.

5. 결 론

분산 전원이 발달함에 따라 DC 그리드의 높은 전력 품질을 위해서는 DC SSCB는 필수 요소이다. SCR은 턴오프를 하기 위해서 전류 회로가 필요하지만 도통 손실이 작고 경제적이므로 DC SSCB로 사용하기 적합하다. 하지만 SCR을 이용한 기존의 SSCB는 AC 그리드를 기반으로 제안되었기 때문에 DC 그리드에 적용하기 힘들다. 따라서 본 논문에서는 구조가 간단한 새로운 DC SSCB를 제안하였다. 제안한 DC SSCB는 사고 전류를 제한하므로 낮은 사양의 소자 선정이 가능하고 차단에 필요한 보조 SCR을 최소화하여 경제성을 확보하였다. 또한 이용되는 모든 SCR이 L-C 공진을 이용한 ZVS, ZCS의 동작을 하므로 스위칭 손실이 매우 작다. 제안한 회로는 단락 사고를 모의하여 시물레이션과 실험을 통해 동작 특성을 검증하였고 다른 DC 그리드에 적용이 가능하도록 수식을 이용하여 설계 가이드라인을 제시하였다. 본 논문에서 연구한 DC SSCB는 향후 DC 그리드 시스템의 설계 및 구현에 활용될 것으로 기대된다.

참 고 문 헌

- [1] D. Boroyevich, et al., "Future electronic power distribution systems a contemplative view," in *Proc. IEEE Optimization of Electrical and Electronic Equipment*, pp. 1369-1380, 2010.
- [2] Chan-Nan Lu and Cheng-Chieh Shen, "Estimation of Sensitive Equipment Disruptions Due to Voltage Sags," *IEEE Transactions on power delivery*, Vol. 22, No. 2, pp. 1132-1137, April 2007.
- [3] Kyung-Ho Lee, "Direct current (DC) power distribution trends and safety measures," *The Journal of the Korean Institute of Power Electronics*, Vol. 14, No. 2, pp. 21-26, 2009. 4.
- [4] Dong-Kurl Kwak, "A Electrical Fire Disaster Prevention Device of High Speed and High Precision by using Semiconductor Switching Devices," *The Transactions of the Korean Institute of Power Electronics*, Vol. 14, No. 5, pp. 423-430, 2009. 10.
- [5] Sung-Min Lee, and Hyo-Sung Kim, "Development of DC Circuit Breaker using Magnet Arc Extinguisher," *The Transactions of the Korean Institute of Power Electronics*, Vol. 17, No. 1, pp. 21-26, 2012. 2.
- [6] Meyer C. and Schroder S, "Design of Solid-state Circuit Breaker for Medium-Voltage Systems," in *IEEE PES Transmission & Distribution Conference*, pp. 798-803, 2003.

- [7] Christoph Meyer, "Solid-State Circuit Breaker Based on Active Thyristor Topologies," *IEEE Trans, Power Electron*, Vol. 21, No. 2, pp. 450-458, Mar. 2006
- [8] Fang Luo and Jian Chen, "A novel solid state fault current limiter for DC power distribution network," *Applied Power Electronics Conference and Exposition. APEC 2008*, pp. 1284 - 1289.
- [9] Mu Jian-guo and Wang Li, "Research on main circuit topology for a novel DC solid-state circuit breaker," *Industrial Electronics and Applications (ICIEA), 2010 the 5th IEEE Conference on*, pp. 926 - 930.



김진영(金珍永)

1977년 7월 30일생. 2004년 부경대 전기공학과 졸업. 2006년 부산대 대학원 전기공학과 졸업(석사). 2008년~현재 부경대 대학원 박사과정.



김인동(金仁東)

1960년 8월 27일 생. 1984년 서울대 공대 전기공학과 졸업. 1987년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학박사). 1991년~1996년 대우중공업 철도차량연구소 책임연구원. 1997년~1998년 미국 Univ. of Tennessee 방문교수. 2004~2005년 미국 Virginia Tech 방문교수. 1996년~현재 부경대 전기공학과 교수.



노의철(魯義哲)

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학박사). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 편집위원장.