

---

## SysML Parametric 다이어그램을 이용한 시스템 제약사항의 소모전력 분석

이재욱, 홍장의\*  
충북대학교 컴퓨터학과

### Energy Analysis of System Constraints using SysML Parametric Diagram

Jae-Wuk Lee and Jang-Eui Hong\*

Department of Computer Science, Chungbuk National University

---

**요약** 임베디드 시스템의 발전으로 인해 다양한 품질 속성에 대한 요구사항들이 증가하고 있다. 배터리를 사용하는 모바일 임베디드 시스템의 경우 제한된 전력공급으로 인해 시스템의 전력소모를 절감하기 위한 노력이 요구된다. 특히 임베디드 시스템에 탑재되는 소프트웨어들이 점차 복잡해지고 다양한 기능을 수행함에 따라 소프트웨어에 대한 소모전력 절감 연구들이 관심 받고 있다. 또한 최근에는 모델 기반 소모전력 분석을 통해 소프트웨어 개발 초기 단계에서 소모전력 요구사항을 반영하기 위한 연구들도 진행되고 있다. 따라서 본 논문에서는 SysML(Systems Modeling Language)의 Parametric 다이어그램을 이용한 모델 기반 소모전력 분석 기법을 제안한다. 제안하는 기법은 Parametric 다이어그램의 특성을 이용하여, 실제 전력소모를 유발하는 소프트웨어의 행위에 대한 모델을 작성한다. 이를 기반으로 소프트웨어의 실행으로 인한 소모전력 값을 도출할 수 있으며, 같은 기능을 갖는 모듈들에 대한 소모전력 품질속성을 비교할 수 있다는 장점이 있다.

키워드 : SysML, Parametric 다이어그램, 소모전력

**Abstract** Various quality requirements have increased in developing embedded systems. One of those requirements in mobile embedded system is to reduce energy consumption because of limited power supply. Especially as the complexity of embedded software is increased, the interests of the software energy consumption analysis is also increased. In recent years, some studies has been carried out model-based analysis because it can be able to reflect energy consumption requirements in design phase. In this paper, we proposes a model-based energy analysis technique using SysML parametric diagram. The proposed technique designs software activity model using characteristics of parametric diagram, and then energy consumption value by the execution of the model is derived. Our technique has merit that can perform tradeoffs analysis for energy quality property between different implementations.

Key Words : SysML, Parametric diagram, Energy Analysis

---

---

이 논문은 2012년 중소기업정보기술융합학회 추계학술 발표대회의 우수논문을 확장한 것임.

\*교신저자(e-mail: jehong@cbnu.ac.kr)

접수일(2012년 11월 05일), 심사완료일(2012년 11월 23일)

## 1. 서론

임베디드 시스템의 보급 증가로 인해 이에 탑재되는 소프트웨어 개발에 대한 중요성이 증가하고 있으며, 이에 따른 다양한 품질 속성에 대한 요구사항들이 증가하고 있다. 배터리를 사용하는 모바일 임베디드 시스템의 경우 제한된 전력공급으로 인해 시스템의 전력소모를 절감하기 위한 노력이 요구된다. 또한 임베디드 시스템에 탑재되는 소프트웨어들이 점차 복잡해지고 다양한 기능을 수행함에 따라 소프트웨어에 대한 소모전력 절감에 대한 요구사항이 증가하고 있다[1]. 이에 따라 소프트웨어 개발과정에서 소모전력을 분석하기 위한 연구들이 진행되고 있다[2,3].

소프트웨어에 대한 소모전력은 품질 속성으로 분류할 수 있으며, 일반적으로 개발 초기에 품질 속성에 대한 요구사항을 반영하는 것은 품질을 향상시키고 비용을 감소시킬 수 있는 중요한 활동으로 인식되고 있다[4]. 그러나 임베디드 시스템의 경우 메모리나 CPU, 배터리용량 등의 자원들이 제한된 경우가 많기 때문에, 소프트웨어의 성능과 기능, 소모전력 간의 적절한 균형을 요구하게 된다[5]. 따라서 같은 기능을 갖는 모듈들에 대한 소모전력 분석을 통해 전력 소모의 효율성을 향상시킬 필요가 있다[6].

최근 모델 기반의 소프트웨어 소모전력 분석에 연구들이 진행되고 있으며, 특히 UML 기반의 행위 모델인 Sequence 다이어그램과 State machine 다이어그램 등을 이용한 연구들이 진행되고 있다[7,8]. 본 논문에서는 시스템 설계에서 소프트웨어의 행위를 기술하는데 사용되기도 하는 SysML의 Parametric 다이어그램을 이용한 소모전력 분석 기법을 제안한다. 제안하는 기법은 Parametric 다이어그램을 이용하여 실제 전력소모를 일으키는 소프트웨어의 행위를 모델링 한다. 소프트웨어의 행위는 연산자 단위로 분할되어 그 관계를 나타내도록 모델링 되며, 연산자들은 instruction 수준의 명령어들로 매핑 된다. 이를 통해 소프트웨어 행위에 대한 소모전력 분석을 수행할 수 있으며, 같은 기능을 갖는 소프트웨어 모듈에 대한 비교 분석이 가능하다.

본 논문의 2장에서는 관련연구를 소개하고, 3장에서는 Parametric 다이어그램을 이용한 소모전력 분석기법을 기술한다. 4장에서는 제안된 기법을 이용한 소모전력 비교 분석에 대해 기술하고, 마지막으로 5장에서 결론 및 향후 연구에 대해 기술한다.

## 2. 관련연구

### 2.1 SysML Parametric 다이어그램

SysML[9]은 UML을 확장한 시스템 모델링 언어로써, 소프트웨어와 하드웨어, 시스템의 운용환경 등을 통합하여 모델링 하도록 개발되었다. Parametric 다이어그램은 시스템 모듈들이 갖는 파라미터(parameter)와 이들 간의 제약사항을 모델링하여 다양한 관점에서 시스템 분석이 가능하도록 지원하고 있다[10]. Parametric 다이어그램의 구성요소들은 표 1과 같다.

표 1. Parametric 다이어그램의 구성 요소  
Table 1. Parametric diagram elements

Diagram Element	Notation
Constraint Parameter Node	$\langle \text{Name} \rangle : \langle \text{Type} \rangle$ [Multiplicity]
Constraint Property Node	
Value Binding Path	$\langle \text{Multiplicity} \rangle$

일반적으로 SysML Parametric 다이어그램은 그림 1과 같은 형태로 표현되며, 검증 대상이 되는 제약사항은 constraint property 노드에 기술되어진다. 그러나 본 논문에서는 제약사항에 대한 검증이 아닌, 제약사항에 기술된 표현식에 대한 소모전력 분석을 위해 Parametric 다이어그램을 사용하였다.

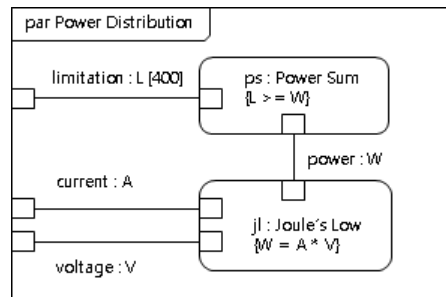


그림 1. Parametric diagram 예제  
Fig 1. Parametric diagram example

Parametric 다이어그램의 장점은 모델에 기술된 파라미터들에 실제 값을 이용한 분석이 용이하다는 데 있다.

따라서 본 논문에서는 Parametric 다이어그램을 이용하여 소프트웨어의 행위를 명령어의 조합으로 모델링하여 소모전력 분석을 수행하였다.

### 2.2 모델 기반 소모전력 분석

모델 기반 소모전력 분석 연구는 Nogueira[11]와 Carneiro[12]등에 의해 수행되었다. Nogueira의 연구에서는 CPN(Coloured Petri Net)을 이용하여 임베디드 시스템의 소모전력을 분석하였다. 이 연구에서는 프로세서의 instruction별로 에너지 소모량과 수행시간을 측정하고, 분석 대상 프로그램 코드를 DTMC(Discrete Time Markov Chains)로 변환하여 명령어들의 실행 빈도와 횟수를 구한 후 CPN으로 프로세서를 모델링하여 소모전력 분석을 진행하였다.

Carneiro의 연구[12]는 SysML의 State machine 다이어그램을 이용하여 시스템의 소모전력을 분석하였다. State machine의 상태와 전이를 기반으로 시스템의 소모전력 값과 수행시간을 실측하고, 주해(annotation)를 이용해 각 행위에 대한 소모전력의 최대 값과 최소 값을 작성하였다. 이를 ETPN(Energy Timed Petri Net)으로 변환하여 시스템의 소모전력을 평가하였다.

Nogueria의 연구는 프로그램 코드에 대한 소모전력 분석이었기 때문에 소프트웨어 설계 단계에서 적용하기에 적합하지 않았으며, Carneiro의 연구는 설계모델을 이용하였으나 구현된 시스템의 실측값을 통한 분석이라는 점에서 한계가 있다.

### 2.3 에너지 라이브러리

소모전력 분석을 위해서는 대상 시스템에 대한 전력 특성 정보가 필요하다. Kim[13]의 연구에서는 에너지 라이브러리를 구축하여 모델기반 소모전력 분석을 지원하고 있다. 에너지 라이브러리의 구조는 그림 2와 같다.

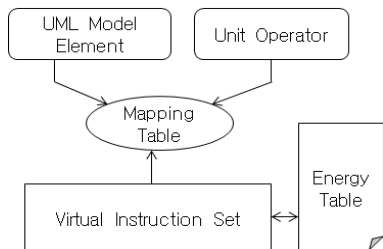


그림 2. 에너지 라이브러리의 구조  
Fig 2. The structure of energy library

에너지 라이브러리에는 UML의 모델 요소들과 단위 연산자들을 가상 명령어의 집합으로 나타낼 수 있는 매핑 테이블이 정의되어 있으며, 각 가상 명령어들에 대한 소모전력 특성이 에너지 테이블에 저장되어 있다. 본 논문에서는 가상 명령어들에 대한 에너지 특성 값을 소모전력 분석에 이용한다.

## 3. Parametric 다이어그램을 이용한 소모전력 분석 기법

실제 소프트웨어에서 전력 소모를 일으키는 요인은 연산이나 시스템 함수 호출과 같이 프로세서의 동작을 유발하는 것들이다. 따라서 제안하는 기법은 시스템 설계에서 기술된 소프트웨어의 행위를 연산(Operation) 단위로 분할하여 instruction set과 매핑 한다. 매핑관계를 나타내는 Parametric 다이어그램에서 constraint 노드는 operation과 instruction을 나타내고, parameter 노드는 소모전력 특성을 나타낸다. 그림 3은 본 논문에서 제안하는 소모전력 분석 기법의 절차를 나타낸다.

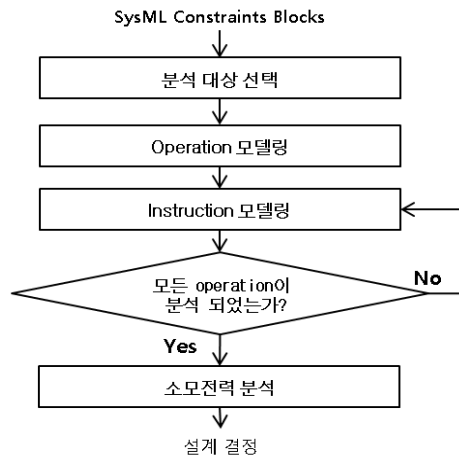


그림 3. Parametric 다이어그램을 이용한 소모전력 분석 절차  
Fig 3. Software energy analysis process using parametric diagram

### 3.1 분석 대상 선택

SysML에서 소프트웨어의 행위는 Sequence 다이어그램의 메시지, State machine 다이어그램의 action에 기술될 수 있으며, constraint block을 이용해 시스템의 행위 및 제약사항을 기술할 수 있다. 본 논문에서는 constraint

block을 분석 대상으로 선택하였다.

그림 4는 이동거리를 구하는데 사용되는 두 가지 형태의 수식에 대한 constraint block을 나타낸다. 그림 4(a)는 초기속도와 가속도 값을 기반으로 이동거리를 계산하고, 그림 4(b)는 초기속도와 현재속도를 기반으로 이동거리를 계산한다는 차이점이 있다.

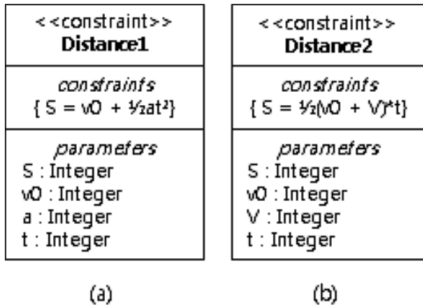


그림 4. 두 가지 이동거리 방정식에 대한 constraint blocks  
Fig 4. Two of constraint blocks for different migration length equation

일반적으로 Parametric 다이어그램은 constraint와 관련된 parameter들의 매핑 관계를 기술하는 데 사용된다. 즉, 그림 4(a)의 경우 parameter S, v0, a, t와 그 관계를 나타내는 constraints를 모델링한다. 그러나 본 논문에서는 소모전력 분석을 위해 constraints에 사용된 operation들을 모델링 대상으로 선택한다.

### 3.2 Operation 모델링

소프트웨어의 제약사항에서 전력소모를 유발하는 요소는 operation들이며, 각 operation에 대한 소모전력 값을 분석하여 합산하면 제약사항에 대한 소모전력 값을 도출할 수 있다. 따라서 operation 모델링 단계에서는 constraint에 대한 제약사항들을 operation 단위로 분할하고, 그 관계를 나타내는 다이어그램을 작성한다.

그림 5는 그림 4(a)의 operation 관계에 대한 Parametric 다이어그램이다. 그림 4(a)의 constraint는 assignment, add, divide, multiply의 네 가지 연산으로 구성되어 있으며, multiply operation은 두 번, 나머지 연산들은 각각 한 번의 실행 횟수를 갖는다. 각 constraint 노드의 이름은 operation을 나타내며, parameter binding path와 constraint에 기술된 a, b, c, d는 operation에 대한 소모전력 특성을 갖는다. 그림 5의 p1 노드는 각 연산에 대한 소모전력 값을 합산하기 위한 constraint가 기술되

었다.

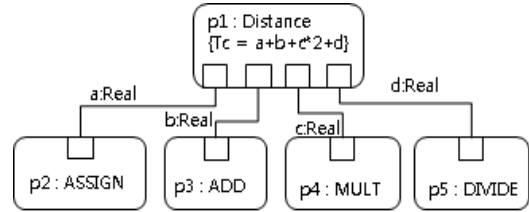


그림 5. 그림 1(a)의 이동거리 방정식에 대한 operation 모델  
Fig 5. Operation model for migration length equation of fig. 1(a)

### 3.3 Instruction 모델링

단위 operation은 다수의 instruction들로 나타낼 수 있다. 따라서 식별된 operation들에 대한 instruction 모델을 작성한다. Instruction을 나타내는 constraint property 노드에 매핑되는 constraint parameter 노드는 소모전력 분석 단계에서 각 instruction에 대한 소모전력 특성 값을 대입하는데 사용된다.

그림 6은 그림 5의 p2 노드에 대한 instruction 매핑을 나타낸다. 이때 operation과 instruction의 매핑 관계는 어셈블리어 분석을 통해 얻은 일반적인 instruction 집합을 기반으로 하였다. Assignment operation, ASSIGN은 load, move, store 세 개의 instruction으로 구성되었으며, 각각의 instruction이 갖는 소모전력 특성 값은 parameter binding path를 통해 전달되어 p2:ASSIGN 노드에서 합산한다.

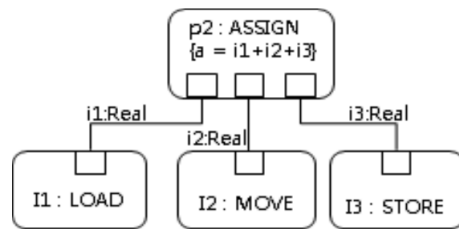


그림 6. ASSIGN operation에 대한 instruction 매핑  
Fig 6. Instruction mapping for ASSIGN operation

### 3.4 소모전력 분석

그림 7은 그림 4(a)에 대한 소모전력 분석 다이어그램이다. 분석 대상인 그림 4(a)의 제약사항은 operation들로 분할이 되었고, 각 operation들은 instruction의 집합에 매핑 되었다.

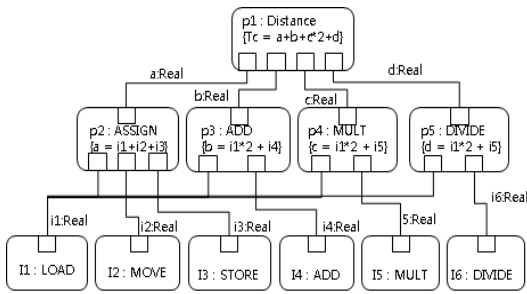


그림 7. 그림 4(a)에 대한 parametric 다이어그램  
Fig 7. Parametric diagram for energy analysis of fig. 4(a)

소모전력 분석은 instruction 노드인 I1, I2, I3, I4, I5, I6 노드의 constraint parameter 노드에 소모전력 특성 값을 대입하여 순차적으로 진행할 수 있다. 각 instruction 이 갖는 소모전력 특성은 표 2와 같다.

표 2. Instruction의 소모전력 특성  
Table 2. Energy consumption characteristics of instructions

Instruction	Energy(nJ)
STORE	12.823
MOVE	12.489
LOAD	13.015
ADD	10.637
MULT	13.035
DIVIDE	25.466

그림 7의 instruction 노드에 표 2에 주어진 소모전력 특성을 대입하여 각 operation들에 대한 소모전력 특성을 얻을 수 있다. 그림 7에 나타난 operation과 instruction의 매핑 관계에 표 2에 주어진 값을 대입하면 표 3과 같이 각 operation들에 대한 소모전력 특성 값을 얻을 수 있다. 분석 대상인 제약사항은 assignment, add, divide 연산이 각각 한 번씩 발생하고, multiply 연산이 두 번 발생하였으므로, 표 3에 제시된 operation들의 소모전력 특성 값을 대입하면 204.620nJ 만큼의 소모전력이 발생하는 것을 알 수 있다.

표 3. Operation의 소모전력 특성  
Table 3. Energy consumption characteristics of instructions

Operation	Energy(nJ)
p2 : ASSIGN	38.327
p3 : ADD	36.667
p4 : MULT	39.065
p5 : DIVIDE	51.496

### 4. 소모전력 비교 분석

Parametric 다이어그램은 제약사항에 대한 분석뿐 아니라 다양한 환경에서 발생할 수 있는 서로 다른 parameter 집합을 이용한 비교분석 또한 수행할 수 있다. 그림 8은 그림 4에서 제시된 두 가지 제약사항에 대한 비교분석을 위한 다이어그램이다. 그림 4에서 제시된 두 가지 제약사항은 공통된 operation을 사용하며, 각 operation이 갖는 소모전력 특성 값을 표 3에 기술된 값을 사용하였다. 두 가지 제약사항에 대한 소모전력 특성 분석 결과는 표 4와 같다.

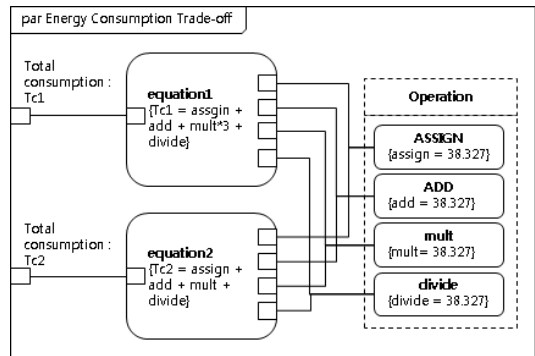


그림 8. 그림 4에 대한 소모전력 비교 다이어그램  
Fig 8. Parametric diagram for energy consumption trade-off of fig. 4

같은 기능을 기술한 두 가지 제약사항에 대한 소모전력 비교 분석 결과 그림 4(b)에 기술된 Distance 2 제약사항이 더 적은 소모전력 분석 값을 갖는 것으로 판별할 수 있다.

표 4. 그림 4에 대한 소모전력 분석 결과  
Table 4. Energy consumption analysis result of fig. 4

제약사항	Energy(nJ)
Distance 1	204.620
Distance 2	165.555

### 5. 결론 및 향후 연구

임베디드 시스템에 탑재되는 소프트웨어의 비중이 높아지면서, 소모전력이 적은 소프트웨어에 대한 요구사항이 증가하고 있다. 소프트웨어 설계단계에서 요구사항을

반영하는 것이 품질향상과 개발비용 감소에 효과적이기 때문에 소모전력 특성을 반영한 소프트웨어 설계 또한 중요하다.

본 논문에서는 SysML의 Parametric 다이어그램을 이용하여 소프트웨어의 행위에 대한 소모전을 분석하는 기법을 제시하였다. 이는 소프트웨어 설계 단계에서 적용할 수 있으며, 같은 기능을 갖는 서로 다른 모듈에 대한 비교 분석이 가능하기 때문에, 임베디드 소프트웨어의 전력소모 절감 요구사항을 충족시킬 수 있을 것으로 판단된다.

소프트웨어에 요구되는 품질속성은 소모전력 이외에도 성능, 안전성, 보안성 등 다양한 요구사항들이 있으며, 임베디드 시스템의 경우 제공되는 자원의 한계로 인해 각 품질속성들 간의 trade-off가 필요한 경우가 발생한다. 따라서 향후에는 제시된 기법을 확장하여 소모전력과 다른 품질속성들을 모두 반영한 비교분석 기법을 연구할 예정이다. 또한 Parametric 다이어그램에 대한 자동화 도구를 개발하여 제안한 기법을 지원할 것이다.

## ACKNOWLEDGEMENT

이 논문은 정부(교육과학기술부)의 재원으로 한국연구재단-미래기반기술개발사업(No. 2011-0020523)과 기초연구사업 지원을 받아 수행된 것임(2011-0010396)

## 참 고 문 헌

[1] T. K. Tan, et al., "Software Architectural Transformations: A New Approach to Low Energy Embedded Software," Proceeding of Design, Automation & Test in Europe, pp.1046-1051, 2003.

[2] X. Yue et al., "OOEM: Object-Oriented Energy Model for Embedded Software Reuse," IEEE International Conference on Information Reuse and Integration, 2003.

[3] H. June et al., "Modeling and Analysis of Power Consumption for Component-Based Embedded Software," Proceeding of Embedded Ubiquitous Computing Workshops 2006, pp.795-804, 2006.

[4] L. Bass et al., "Software Architecture in Practice," 2nd Ed., Addison-Wesley, 2003.

[5] Z. Xu et al., "Exploring power-performance tradeoffs in

database systems," IEEE 26th International conference on Data Engineering, 2010.

[6] E. Capra et al., "Is software "green"? Application development environments and energy efficiency in open source applications," Journal of Information and Software Technology, Volume 54 Issue 1, pp.60-71, 2012.

[7] D.H. Kim, et al., "A Power Consumption Analysis Technique Using UML-Based Design Models in Embedded Software Development," LNCS Vol.6543, pp.320-331, 2011.

[8] J. Lee et al., "Analysis of Power Consumption for Embedded Software using UML State Machine Diagram," The KIPS Transactions: Part D, Vol.19-D, pp.281-292.

[9] S. Friedenthal et. al., "A Practical Guide to SysML : The Systems Modeling Language," The MK/OMG Press, 2008.

[10] Andrian Pop et al., "Towards Unified System Modeling with the ModelicaML UML Profile," Proceedings of the 1st International Workshop on Equation-Based Object-Oriented Languages and Tools '07, pp.13-24, 2007.

[11] B. Nogueira et al., "A Formal Model for Performance and Energy Evaluation of Embedded Systems," EURASIP Journal on Embedded Systems, 2011

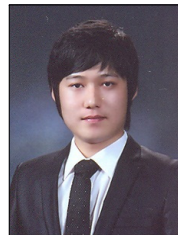
[12] E. Carneiro et al., " Mapping SysML State Machine Diagram to Time Petri net for Analysis and Verification of Embedded Real-Time Systems with Energy Constraints," International Conference on Advances in Electronics and Micro-electronics, pp.1-6, 2008.

[13] Kim, D.H. and Hong, J.E., "Energy Component Library for Power Consumption Analysis of Embedded Software," The KIPS Transactions: Part D, pp871-880, Dec., 2009.

## 저 자 소 개

이 재 욱(Jae-Wuk Lee)

[학생회원]



- 2010년 : 충북대학교 컴퓨터공학부 학사
- 2011년 : 충북대학교 컴퓨터과학과 공학석사
- 2011년 ~ 현재 : 충북대학교 컴퓨터과학과 박사과정

<관심분야> : 소프트웨어 품질공학, 정형 기법, 저전력 소프트웨어, 소프트웨어 모델링 등

홍 장 의(Jang-Eui Hong)

[정회원]



- 2001년 : KASIT 전산학과 공학박사
  - 1990년 ~ 1995년 : 국방과학연구소 선임연구원
  - 2002년 ~ 2004년 : (주) 솔루션링크 기술연구소장
  - 2004년 ~ 현재 : 충북대학교 소프트웨어학과 교수
- <관심분야> : 소프트웨어 품질공학, 모델기반 검증분석, 소프트웨어 아키텍처, 저전력 소프트웨어, 소프트웨어 프로세스 개선 등