

<http://dx.doi.org/10.7236/JIWIT.2012.12.2.167>

JIWIT 2012-2-21

## GE-PON 시스템을 위한 버스트 모드 광수신기 제작과 상향채널 특성 평가

### Manufacturing of Burst mode Transceiver module and Performance Test for Upstream Channel of Gigabit Ethernet PON System

장진현\*, 정진호\*\*

Jin-Hyeon Chang, Jin-Ho Jung

**요약** 본 논문에서는 IEEE 802.3ah의 규격을 만족하는 GE-PON의 버스트모드 트랜시버 제작을 위하여 상용 광모듈과 클락 데이터 복구기, 직렬변환기 등의 회로로 트랜시버를 구현하며, PON의 상향채널 광전송환경인 버스트모드 특성을 측정하기 위해 지그를 제작하여 그 특성을 측정하고, 트랜시버 성능을 평가한다. PON의 버스트모드 트랜시버 특성의 리미팅 앰프 특성은 최대 26[dB]의 광전력차를 보상하는 결과를 실험을 통해 확인하였고, 개시포착 고정시간은 VSC7123이 670[ns], S2060이 2300[ns]로 결과치가 측정되었고, 데이터포착 고정시간 또한 S2060은 600[ns]로 표준을 벗어나는 특성을 보인 반면, VSC7123이 400[ns] 이내로 IEEE 802.3ah의 표준안을 만족시켰다.

**Abstract** The circuits including with Optical transceiver and clock data recovery, in this paper, SERDES (SERializer-DESerializer) are implemented to construct a GE-PON burst-mode transceiver supporting IEEE 802.3ah and a jig for measuring the burst-mode characteristics, that is to say, PON upstream optical transmission environment are manufactured to evaluate the performance of transceiver. we verified that the limiting amplifier compensated the gap of max. 26dB optical power by experiments. The startup acquisition lock time is 670ns in case of using VSC7123 and 2300ns in case of S2060 and the data acquisition lock time were measured to be 400ns and 600ns, respectively, in the upstream channel transmission in this work. While on the other, VSC7123 is satisfied with IEEE802.3ah recommendations.

**Key Words :** Gigabit Ethernet PON, Burst mode Receiver

## 1. 서론

유선가입자망의 광대역화를 위하여 1000Mbps급 멀티미디어 서비스를 제공할 수 있는 AON/PON 기반의 FTTH 구축이 활발하게 진행되고 있다.

다양한 PON(Passive Optical Network) 방식 중에서 성능대비 가격 경쟁력이 있는 Gigabit Ethernet-PON 기술이 주목을 받고 있다. GE-PON은 중앙국사에 위치한 OLT(Optical Line Terminal)와 가입자 맥내에 위치하는 다수의 ONU(Optical Network Unit)로 구성된다.

\*정희원, 한국정보통신기술대학 광통신설비과

\*\*정희원, 호서대학교 IT융합기술학부 전자공학과

접수일자 2012년 2월 9일, 수정완료 2012년 3월 21일

게재확정일자 2012년 4월 13일

Received: 9 February 2012 / Revised: 21 March 2012

Accepted: 13 April 2012

\*Corresponding Author: jhchang@icpc.ac.kr

Dept. of Optical Communication Facility, ICPC, Korea

그리고 OLT와 ONU 사이에는 광수동소자인 스플리터(Splitter)가 위치하며, 최대 32 분기가 가능하다. OLT의 하향 광 신호는 스플리터에 의해 분할되어 다수의 ONU로 전달되며, ONU의 상향 광 신호는 스플리터에 의해 결합되어 OLT로 전달이 되는 전형적인 점 대 다중점(Point to multi-point) 트리구조이다<sup>[1]</sup>. GE-PON은 가입자에게 하향으로 1[Gbps]의 유효 데이터 속도를 제공하며, 상향으로는 32 개까지의 ONU를 통해 800[Mb/s]의 유효속도를 제공할 수 있다. 핵심요소기술로는 응용 칩셋, 버스트모드 광트랜시버, 광스플리터가 있으며, 본 논문에서는 GE-PON에 사용할 수 있는 버스트모드 트랜시버를 제작하고 실제 GE-PON 시스템에 적용하여 상향통신채널을 시험하기 위해 별도의 지그보드를 제작하여 버스트모드 특성을 측정한다. 버스트모드 광수신기는 상용 광수신기에 클럭 데이터 복구기, 직병렬변환기 등의 회로를 추가하여 구현하며, 클럭 데이터 복구를 위해 Vitesse사의 VSC7123를 이용한다. 본 논문에서는 ONU에서 송신한 데이터가 광도파로형 스플리터를 통하여 전달되어 OLT에 수신된 GE-PON의 상향통신채널의 버스트모드 특성을 측정하기 위해 Virtex II pro20 칩셋을 사용하여 별도의 지그를 제작한다.

## II. 버스트 모드 광수신기 설계

그림 1과 같이 점 대 다중점 구조를 갖는 GE-PON 시스템에서는 상/하향 광신호 파장으로 1490nm와 1310nm를 사용한다.

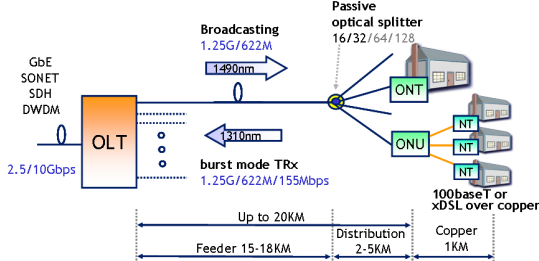


그림 1. GE-PON 시스템의 구성도  
Fig. 1. Configuration of GE-PON system

통신서비스사업자의 중앙국사에 위치한 OLT로부터 ONU 들이 위치하는 거리가 서로 다르기 때문에, ONU로부터 OLT의 광수신기에 상향 전송되는 광파워 레벨은

각각 다르게 된다. 즉, ONU들이 OLT에 가까이 위치할 수록, 광스플리터에 의해 분기되는 빛수가 적을수록 OLT의 광수신기에 입력되는 광파워는 크며, ONU들이 OLT에서 멀리 떨어질수록, 분기되는 빛수가 많을수록 수신파워는 감소된다. 또한 동기화 관점에서 살펴보면, 각각의 이더넷 프레임들 사이의 거리가 제각기 다르기 때문에 한 이더넷 프레임의 오버헤드로부터 클락 성분을 찾아낸다고 하더라도 그 클락 성분을 다음에 이어서 들어오는 이더넷 프레임의 비트 타이밍을 맞추는데 이용할 수 없는 문제 등으로 인하여 현재 상용화되어 사용되는 광 송수신기를 Ethernet PON 시스템에 이용하기 어렵다. 버스트모드 광수신기는 각각의 ONU에서 상향전송 되는 이더넷 프레임들에 대해 “0”과 “1”을 구분하는 판정 레벨(decision level)을 서로 다르게 정하여 광전력 다이내믹스 문제를 해결해 주고, 이더넷 프레임의 오버헤드 내에서 클럭을 추출할 수 있는 수신기를 말한다.

### 1. 버스트모드 광수신기 제작원리

버스트모드 광수신기 구조는 그림 2와 같이 버스트모드 광수신기는 크게 프리앰프, 리미팅앰프, 그리고 피크 검출기로 구성된다<sup>[2]</sup>. 피드백 루프로 이루어지는 버스트모드 광수신기가 올바르게 동작하기 위해서는 피크 검출기의 적절한 설계가 선행되어야 하며, 이를 위해 피크 검출기는 1비트 이내에서 피크 값을 검출할 수 있는 고속 피크 검출기로 구현되었다. 피크 검출기에 의해 검출된 피크 레벨은 한 이더넷 프레임이 끝날 때까지 그 레벨을 계속 유지해야 하지만 방전 회로를 통하여 느리게 방전된다.

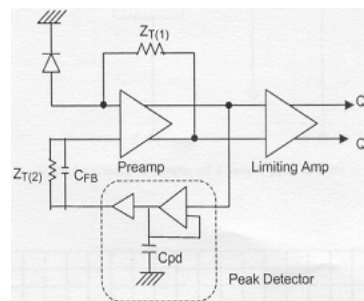


그림 2. 버스트모드 광수신기 구조  
Fig. 2. Burst mode transceiver structure

프리앰프는 버스트 모드 광수신기에서 가장 세심하게 디자인되어야 할 부분으로 광 검출기에 의해 광전 변환된 신호와 피크 검출기에 의해 피드백된 신호 사이의 DC

레벨에 잘 부합되도록 설정한 뒤, 피드백 저항으로 trans-impedance 값을 결정해 준다<sup>[3],[4]</sup>. 리미팅 앰프는 전압 이득을 매우 크게 하여 아날로그 성향을 띤 디지털 신호를 깨끗한 디지털 신호로 변환해 준다. 구조는 비교적 간단하나 버스트 모드 광수신기에서 가장 전력소모가 크므로 이를 고려하여 설계하였다.

## 2. 버스트모드 광수신기 회로 시뮬레이션

Pspice ver 9.1을 사용하여 모델링된 버스트 모드 수신기를 시뮬레이션하였다. 수신기를 구성하는 프리앰프, 피크 검출기, 리미팅 앰프 등 각 중요요소 블록별로 나누어 회로를 설계하고 시뮬레이션하였으며, 각 요소블록을 구성하는 소자들의 파라미터를 변경시켜가며 최적의 값을 도출하였다.

고주파 회로 시스템에서 가장 큰 영향을 미치는 소자는 트랜지스터로써 모토롤라사의 motor\_rf 라이브러리에 DMRF9331 모델을 사용하였다. 데이터 속도가 1000Mb/s 를 넘게 되면 펄스의 퍼짐현상이 심해지게 되고 트랜지스터의 베이스와 에미터, 베이스와 컬렉터, 컬렉터와 에미터 사이에서 발생하는 기생 커패시턴스 성분 때문에 제약을 받게 되므로 이를 최소화하도록 설계하였다. 입력 신호의 파워 변화를 약 100배(20dB)까지 주더라도 회로의 정상적인 동작이 가능도록 설계하였으며 피크 검출기, 프리 앰프, 리미팅 앰프를 설계한 후 최적의 파라미터를 이용하여 전체적인 버스트 모드 수신기 회로를 혼합시뮬레이션 하였다.

그림 3과 그림 4는 각각 수신기의 입, 출력 신호를 보여준다. 광검출기에 의해 광/전 변환된 두 개의 패킷 신호에 대해 각각 10[μA], 1[mA] 가 흐른다고 가정하였다.

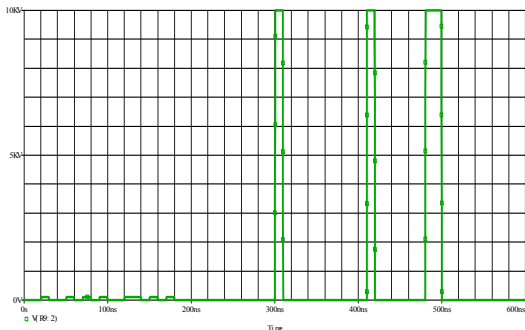


그림 3. 버스트 모드 수신기에 입력되는 데이터 신호 (1000Mb/s)  
Fig 3. Input data signal to burst-mode receiver (1000Mb/s)

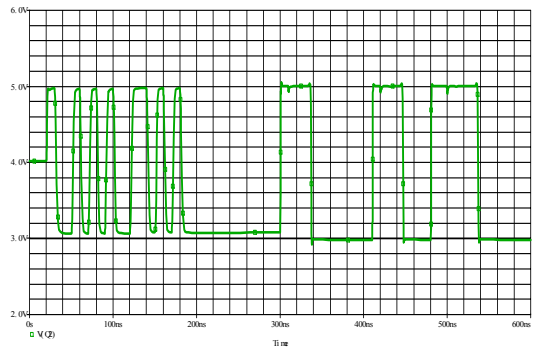


그림 4. 버스트 모드 수신기 출력 신호  
Fig. 4. Burst-mode receiver output signal.

위의 두 그림에서 주의 깊게 볼 것은 광전류가 10[μA] 일 때는 문제가 발생하지 않지만, 1[mA]의 전류가 입력 될 경우 입력 파형보다 출력 파형의 펄스폭이 넓어지게 되는 현상이 발생함을 알 수 있다. 이는 펄스가 “1”상태에서 “0” 상태로 변했음에도 불구하고 트랜지스터의 접합 커패시턴스(junction capacitance)에 충전되어 있던 전하들이 빠른 방전하지 못함으로 생기는 현상이다. 이를 확인하기 위해 motor\_rf 라이브러리에 있는 DMRF9331 모델 파라미터를 조정하여 접합 커패시턴스 값을 줄인 결과, 그림 5와 그림 6의 결과를 얻을 수 있었다. 그림 5는 피크 검출기 출력이고, 그림 6은 리미팅 앰프 출력을 보여준다. 버스트 모드 광수신기가 1000[Mb/s] 이상의 고속 데이터를 제대로 처리해 주기 위해서는 기생 커패시턴스 값을 최소한으로 줄이는 노력이 반드시 선행되어야 하며, 상용 버스트 모드 수신기에 들어가는 부품들이 산 소자가 아닌 주문형 반도체로 구현할 경우, 기생 커패시턴스의 영향이 많이 줄어들 것으로 기대된다.

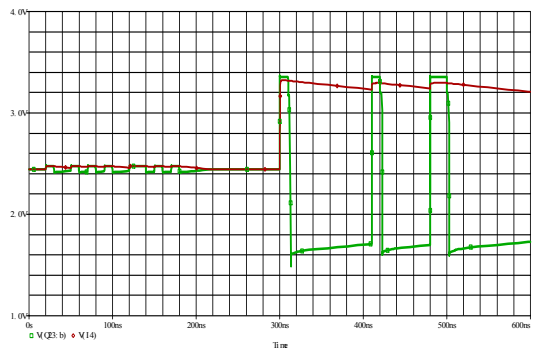


그림 5. 피크 검출기 출력 신호  
Fig. 5. Peak detector output signal

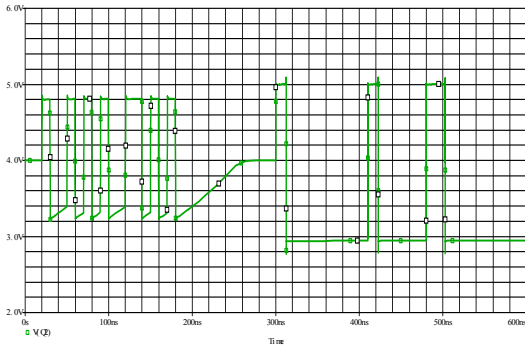


그림 6. 리미팅 앰프 출력 신호  
Fig. 6. Limiting amplifier output signal

전체 수신기의 혼합 시뮬레이션을 하기 위한 파라미터를 정리하면 표 1과 같다.

표 1. 시뮬레이션에 사용된 소자 파라미터 값  
Table 1. The parameters of component used in simulation

기능 블록	파라미터 이름	소자 값
프리 앰프	컬렉터 저항	2K
	정전류원	0.8mA
	피드백 저항	15K
	피드백 커패시터	1pF
피크 검출기	컬렉터 저항	2K
	충전 커패시터	200pF
	정전류원	0.92mA
리미팅 앰프	컬렉터 저항	500
	정전류원	4mA

시뮬레이션 결과를 통해 살펴볼 때, 1000[Mb/s] 이상의 고속 데이터에 대하여 버스트 모드 광수신기의 성능을 제한하는 가장 주된 요인은 트랜지스터 내부에서 발생하는 기생 커패시턴스 성분으로 트랜지스터의 내부 파라미터를 조정해 본 결과 트랜지스터 내부 접합 커패시턴스를 줄일 경우, 1000[Mb/s] 이상에서도 동작할 수 있는 버스트 모드 광수신기의 설계가 가능하다.

시뮬레이션 결과, 1000[Mb/s] 데이터 속도에서 약 100배 이상의 파워 차이를 보이는 두 패킷 신호에 대해 원활한 데이터 복구가 이루어짐을 확인할 수 있다.

### III. 버스트모드 트랜시버 제작

#### 1. 버스트모드 트랜시버 특성 요소

버스트모드 광수신기는 버스트모드 송신기에 비하여 복잡하고 예민한 특성을 가지며, 다음 두 가지 특성을 만족해야 한다<sup>[5]</sup>. 첫 번째는 리미팅 앰프 특성으로, 리미팅 앰프의 자동이득조절기(AGC)는 최대 26[dB]의 광전력차를 보상할 수 있어야 한다. 이는 본 실험에 사용된 광도파로형 2×32 스플리터의 삽입손실은 최대 18[dB]의 광전력의 손실을 갖고, OLT와 각 ONU를 연결하는 광섬유의 길이를 최대 20[km]로 계산하면 총 단일모드 광섬유손실은 최대 8[dB] 발생할 수 있다. 따라서 OLT로 수신되는 광신호의 전력들은 ONU에서 송신한 광 신호에 비해 광스플리터와 광섬유 손실을 합한 값인 26[dB]의 차이를 보이기 때문이다. 두 번째로 클럭 데이터 복구 특성은 CDR(Clock Data Recovery) 칩셋의 특성을 말하며, 클럭 데이터 복구는 이더넷 PON에서 매우 중요한 요소로 작용한다. 클럭 데이터 복구에 걸리는 시간을 최소화해야 원하는 상향 전송속도와 QoS(Quality of Service)를 얻을 수 있다<sup>[6]</sup>. 사용자에게 제공하는 상향 전송속도는 다음 식과 같이 나타낼 수 있다.

$$P_{through} = \left(1 - \frac{n \times t_{phy}}{Q}\right) \times 1000 \quad (1)$$

여기서, n은 ONU의 개수이며, Q는 상향 전송속도를 연산할 때 쓰이는 기준시간인 타임 쿼타이다. 물리계층 셋업시간 ( $t_{phy}$ )은 다음과 같이 표현된다.

$$t_{phy} = t_{ld} + t_{ldd} + t_{AGC} + t_{CDR} \quad (2)$$

여기서,  $t_{ld}$ 는 LD 셋업시간,  $t_{AGC}$ 는 AGC 회로 셋업 시간이며, 클럭 데이터 복구시간 ( $t_{CDR}$ ) 이 대부분을 차지하고 나머지의 영향은 미비하다.

그림 7은 물리계층이 점유하는 시간에 따라 이더넷 PON의 상향 전송속도를 표현한 것으로 가로축은  $t_{phy}$  [μs], 세로축은 상향대역의 전송속도를[Mb/s] 나타낸다. 타임 쿼타는 상향데이터 전송시, 전체 ONU가 타임슬롯을 한번씩 갖는 시간을 말한다. 타임 쿼타 Q 값에 따라 각기 다른 형태의 선으로 표현하였다. 활용가능한 상향 전송속도는 그림에서와 같이 타임 쿼타는 1[ms], 2[ms], 4[ms], 8[ms], 10[ms], 20[ms]로 고려했으며, 타임 쿼타가 줄

어둠에 따라 상향 전송속도는 큰 편차를 보인다.

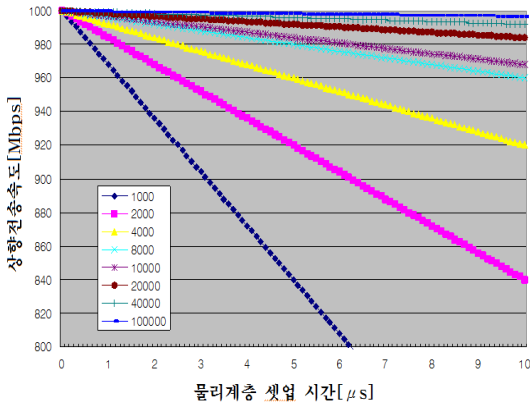


그림 7. 물리계층 셋업시간[ $\mu$  s]에 따른 상향전송속도[Mbps]  
Fig. 7. Physical layer setup time vs Upstream channel Data rate

타임 쿼타  $Q$  가 커지면 물리계층 셋업시간  $t_{phy}$  에 따른 상향 전송속도는 큰 차이를 보이지 않지만, QoS나 통신 지연 (Communication latency) 등을 위해서 타임 쿼타를 줄이면 물리계층 셋업시간이 증가함에 따라 상향 전송속도는 급격히 줄어든다. 타임 쿼타가 1[ms]일 경우, 물리계층 셋업시간이 6[ $\mu$ s]를 넘어서면 상향대역은 800 [Mb/s] 이하로 줄어든다. 따라서 클럭 데이터 복구 칩셋은 물리계층의 가장 핵심이 되는 부분이며 수 [ $\mu$ s] 이하 여야 상용화가 가능하다[7].

OLT로부터 ONU 들이 위치하는 거리가 서로 다르기 때문에 ONU에서 상향전송 되는 이더넷 프레임들에 대해 “0”과 “1”을 구분하는 decision level을 서로 다르게 세팅해 주어 파워 다이내믹스 문제를 해결해 주고, 이더넷 프레임의 오버헤드 내에서 클럭을 추출할 수 있는 버스트모드 수신기가 필요하다[8]. 또한 일반 계측기로는 버스트모드 특성을 측정할 수 없으므로  $2 \times 32$  스플리터를 통해 들어온 광수신기에서의 버스트모드 특성관찰을 위해 지그보드를 제작하였다.

## 2. 버스트모드 트랜시버와 측정용 지그보드

버스트모드 광수신기는 상용 광수신기인 Zenko사 광모듈에 클럭 데이터 복구기, 직병렬변환기 기능을 추가로 구성하여 제작하였으며 버스트모드 특성 측정용 지그는 디지털회로와 더불어 마이크로프로세서를 필요로 하므로 Xilinx사에서 판매하는 FPGA 인 Virtex II Pro 20

칩셋을 이용하여 구성 하였다. 제작된 OLT용 버스트모드 광수신기와 측정용 지그보드를 그림 8에 나타내었다.

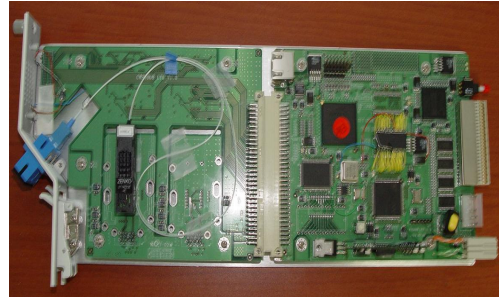


그림 8. 제작된 광모듈 보드와 지그보드  
Fig. 8. Fabricated optical transceiver board and jig board

## IV. GE-PON 상향채널 특성측정

이더넷 PON의 점 대 다중점 통신방식은 기존의 점 대 점 통신방식을 따르지 않기 때문에 일반적인 통신계측장비로 버스트모드 특성을 측정할 수 없다. 따라서 본 논문에서는 고가의 계측기를 사용하지 않고 버스트모드 특성 측정용 지그를 제작하여 그 특성을 측정, 분석하였으며, 칩셋 내의 구성도는 그림 9와 같다.

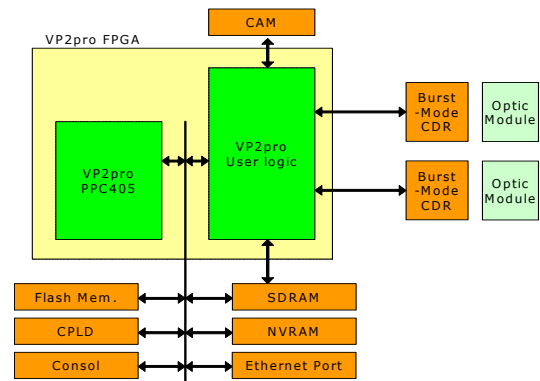


그림 9. 버스트모드 특성 측정용 지그보드의 구성도  
Fig 9. Configuration of jig board to measure burst-mode performance

버스트모드 특성의 전체 시험도는 그림10과 같이 OLT 1대와 ONU 32대를  $2 \times 32$  스플리터를 이용하여 구성하였다. OLT 광 모듈 보드는  $2 \times 32$  스플리터의 한쪽 입력에 연결하고 ONU 광모듈 보드는 출력에 연결된

다. 시험이 이루어지는 데이터 교환 절차를 살펴보면 먼저 OLT 지그 내의 다중접제어 MAC에서 생성된 국부 타이머에서 발생된 정보는 이더넷 프레임에 담겨 하향 광채널을 통해 ONU 1에서 32에 보내지며, 각 ONU는 이더넷 프레임을 해석(Parsing)하여 OLT의 국부 타이머 정보를 얻게 된다. 추출된 국부 타이머 정보는 ONU 32개의 타임 슬롯과 레이저 ON/OFF 동기를 맞추어 상향 통신채널을 유지시킬 수 있게 한다. 약 30 ~ 40[ns]의 해상도를 갖고 동기화된 ONU들은 각기 지그에서 만들어진 이더넷 프레임을 발생시켜 서로 다른 시간에 레이저 다이오드를 켜고 타임 슬롯을 열어 발생시킨 이더넷 프레임을 상향 전송하게 된다. 클럭데이터 복구를 위해 OLT측 수신부와 ONU측 수신부는 모두 Vitesse사의 VSC7123칩셋을 사용하였다.

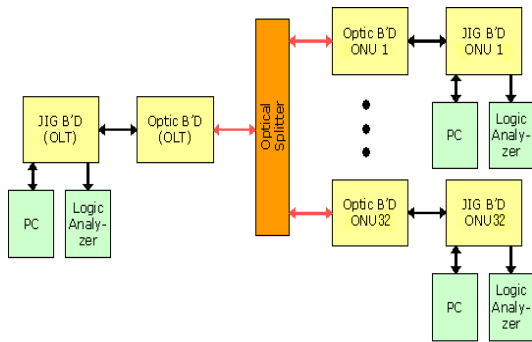


그림 10. 지그 보드를 이용한 상향채널통신의 버스트모드 특성 시험구성도  
Fig. 10. Test configuration of upstream burst-mode performance using jig board

그림 11은 로직 어널라이저의 파형들로 첫 번째 파형들은 상향채널의 OLT 수신기 입력단의 10B 부호오류이며, 8B10B 복호기에 규칙을 위반한 10B 부호가 입력되었을 경우 발생하는 신호로 파형이 '1' 일 경우 광채널이 차단되었음을 의미한다. 8B10B는 IEEE 802.3의 기가비트 이더넷에서 PCS 부계층 (Physical code sublayer)로 지칭되며 표준 채널부호로 사용된다. 이를 이용하여 기가비트의 광채널의 동작 상태를 인지할 수 있다.

그림 11은 OLT와 ONU를 각 1대씩 광채널에 체결된 상태로 OLT/ONU에 각각 Zenko/iTek사의 광모듈, AMCC의 S2060이 적용되었다. 첫 번째 파형 (O\_TBIA)은 10B 부호오류 신호이며, 두 번째 파형 (O\_RXEN)은 OLT에서 수신하는 이더넷 프레임을 표현한다. 세 번째

파형 (N2\_LD)은 ONU의 레이저 다이오드의 ON/OFF 상황을, 네 번째 파형 (N2\_TS)은 ONU의 타임 슬롯을, 다섯 번째 파형 (N2\_TXE)은 ONU에서 송신하는 이더넷 프레임을 나타낸다. ONU의 다중접제어 MAC은 가로축 (시간축)의 500[ns] 지점에서 자신에게 OLT에 의해 상향 대역이 할당되었음을 인지하고 레이저 다이오드를 ON시킨다. 레이저 다이오드가 ON되고 800[ns]의 물리계층 셋업시간이 지나면, ONU의 타임 슬롯이 열리고 이어 이더넷 프레임이 OLT로 상향전송된다. OLT에서는 이더넷 프레임이 300[ns]의 전송지연을 가지고 수신되며, 이는 두 번째 파형에 알 수 있다.

첫 번째와 두 번째 파형에서 알 수 있듯이 OLT에 입력되는 광신호가 없는 상태에서 이더넷 프레임을 실은 광신호가 입력되면 Zenko/AMCC를 조합한 광수신부는 800[ns]로 설정된 물리계층 셋업시간 동안 물리계층의 셋업에 실패하고 약 2300[ns]를 지나서 물리계층이 셋업된 것을 보인다. 따라서 ONU에서 전송된 이더넷 프레임 중에서 선두로 송신된 이더넷 프레임은 OLT 수신측에서 수신되지 않고 망실된 것을 볼 수 있다.

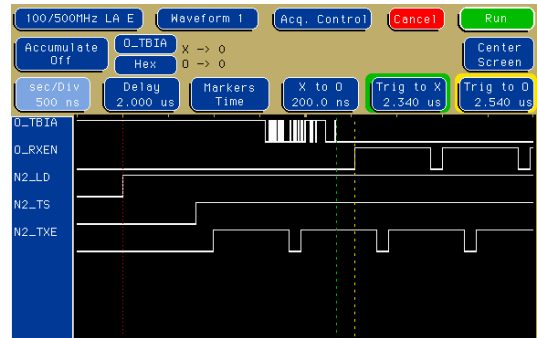


그림 11. 1:1 광채널 버스트모드 특성 시험 1(AMCC S2060)  
Fig. 11. Point-to-point burst-mode performance test 1(AMCC S2060)

그림 12는 OLT의 수신측에 위치한 AMCC사의 S2060 클럭 데이터 복구칩셋을 Vitesse사의 VSC7123으로 대체하고 시험한 결과이다. 클럭 데이터 복구 칩셋을 제외하 나머지는 동일한 환경을 적용하였다. 앞서의 S2060을 적용한 결과와는 달리 그림 12의 다섯 번째 파형에서 보이고 있는 상향 이더넷 프레임은 약 300[ns]의 전송지연을 가지고 두 번째 파형과 같이 OLT에 수신되며 소실된 이더넷 프레임은 없었다. 첫 번째 파형인 10B 부호오류 또한 광신호를 송신한 뒤 약 670[ns]에서 광채널을 획득한



것으로 나타난다.

앞의 시험에서 AMCC S2060는 2300[ns] 성능을 보였으므로 VSC7123은 클럭데이터 복구 성능 중에서 우수한 개시포착 고정시간(Startup acquisition lock time)을 보였다.

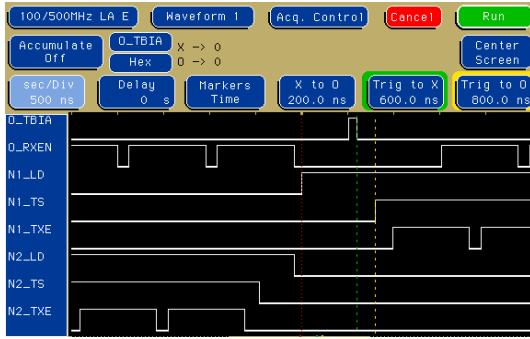


그림 12. 1 : 1 광 체결 버스트모드 특성 시험 2 (Vitesse VSC7123)

Fig. 12. Point-to-point burst-mode performance test 2(Vitesse VSC7123)

그림13은 OLT 1대와 ONU 2대를 광도파로형 스플리터를 이용하여 1:2 광체결한 시험이다. OLT측 수신부와 ONU측 수신부는 OLT측 수신부의 클럭 데이터 복구칩셋을 Vitesse사의 VSC7123을 사용하여 시험한 결과이다.

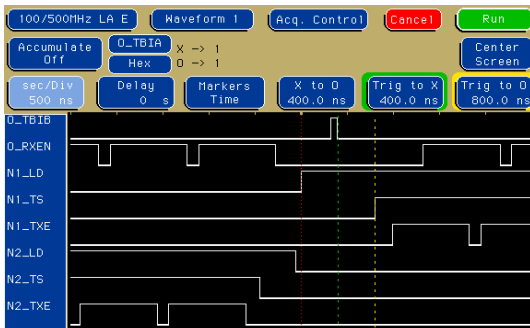


그림 13. 1 : N 광체결 버스트모드 특성시험

Fig. 13. Point-to-multipoint burst-mode performance test

시험결과는 초록색 점선에 지칭된 것과 같이 400[ns]였으며, 이는 AMCC의 S2060을 사용했을 경우 보다 200[ns] 짧은 데이터포착 고정시간 (Data acquisition lock time)을 보였다. 따라서 Vitesse사의 VSC7123은 인터넷 PON의 표준인 IEEE 802.3ah의 1000 BASE-PX10-D 스

펙인 400[ns]을 만족하는 성능을 보였다.

그림14는 그림13의 시간축을 5[us/Div]으로 늘려서 전체적인 프레임의 흐름과 타임 슬롯을 보이는 화면으로 ONU 1과 2에서 각각의 레이저 다이오드의 ON/OFF 신호와 타임 슬롯, 상향전송 프레임 신호를 볼 수 있다. 두 번째 파형을 통해 OLT측 수신부에서 망실없이 상향 프레임이 수신되는 모습을 파악할 수 있으며, 첫 번째 파형인 10B 부호오류 신호를 통해 물리계층 셋업시간 동안에만 광채널에 오류가 생기는 것을 확인할 수 있다.

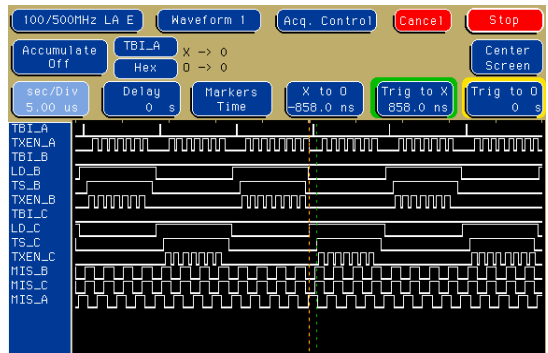


그림 14. 1 : N 광체결 버스트모드 특성시험 (전체 확대)

Fig. 14. Point-to-multipoint burst-mode performance test (expanded capture)

## V. 결론

본 논문에서는 IEEE 802.3ah의 규격을 만족하는 GE-PON의 버스트모드 트랜시버의 구현을 위해 상용 광모듈과 클럭 데이터 복구기, 직병렬변환기 등의 회로로 트랜시버를 구현하였으며, 지그보드를 제작하여 GE-PON의 상향채널 광전송환경인 버스트모드 특성을 측정하였다.

GE-PON의 버스트모드 트랜시버 특성은 버스트모드 리미팅 앰프 특성과 클럭 데이터 복구 특성의 두 가지로 나뉘며, 리미팅 앰프 특성은 최대 26[db]의 광전력 차를 보일 수 있는 가입자단에 위치하는 다수의 ONU가 존재하는 환경에서 OLT의 리미팅 앰프가 가져야 할 특성이 다. 이 특성은 국내외 상용 광모듈에서 지원하는 기능으로 실험을 통해 상기 기능을 확인하였다. 클럭 데이터 복구 특성은 서로 다른 클럭을 사용하는 ONU 들에서 전송되는 상향데이터에서 기존의 통신환경에서 요구되는 것보다 훨씬 빠른 속도로 클럭을 추출하는 기능으로 클럭

데이터 복구에 소요되는 시간은 GE-PON 시스템의 상향 전송속도와 QoS, 통신 지연 등 PON 통신시스템의 전체 성능을 좌우하는 인자로 작용한다.

버스트모드 클락 데이터 복구 특성은 Vitesse사의 VSC7123과 AMCC사의 S2060의 클락 데이터 복구기를 사용하여 그 기능 및 성능을 시험하였다. 클락 데이터 복구 특성은 개시포착 고정시간과 데이터포착 고정시간 으로 나뉘며, 수신 광신호가 개시되면서 클락 데이터 복구 기능을 시작하는 개시포착 고정시간은 VSC7123이 670 [ns]로 S2060의 2300[ns]보다 월등한 성능을 나타내었다. 상향데이터의 전송 중에 클락 데이터 복구 특성의 지표인 데이터포착 고정시간 또한 S2060은 600[ns]로 표준을 벗어나는 특성을 보인 반면, VSC7123이 400[ns] 이내로 IEEE 802.3ah의 표준안을 만족시켰다.

### 참 고 문 헌

- [1] Frost & Sullivan, *US Wireline local loop equipment market Report*, pp.5448-5454, 2002.
- [2] Yusuke Ota et. al., " DC 1Gbps burst mode compatible rx for optical bus applications", J. Lightwave 10, 2 pp244-249,1992
- [3] Robert G. Swartz and Yusuke Ota, "Integrated adaptive threshold burst mode receivers for optical data analysis", Int. J. High speed electronics 1, 3-4, pp.222-243, 1990
- [4] Nakamura, M. Ishihara, N. Akazawa, Y., "Instantaneous response, adjustment free, 156 Mbit/s limiting IC for burst-mode optical transmission", Electronics Letters, Volume : 33 Issue : 2 , 16 Jan, 151 -152,1996
- [5] Kobayashi, S. Fukada, "A burst-mode packet receiver with bit-rate-discriminating circuit for transmission system", LEOS '99.IEEE Lasers and Electro-Optics Society 12th Annual, Volume : 2, pp. 595 - 596 vol.2, 1999
- [6] Nakamura, M. Ishihara, N. Akazawa, Y., "A 156-Mb/s CMOS optical receiver for burst mode transmission", Solid-State Circuits, IEEE Journal of, Volume: 33 Issue: 8 , Aug. pp. 1179- 1187, 1998
- [7] M. Banu and A. E. Dunlop, "A 660Mb/s CMOS lock recovery circuit with instantaneous locking for data and burst mode transmission", 1993 Int. Solid State Circuits Conference Digest of technical Papers, pp. 102 - 103, 1993
- [8] Yoshida, A., Taya, T., Yamaoka, N., Matsumoto, S., Yokoyama, T., "A data recovery circuit for burst using 440 MHz CMOS direct phase controlled VCO", VLSI Circuits, Digest of Technical Papers., Symposium on, pp.120 - 121, 1996

※ 본 논문은 한국정보통신기능대학의 지원으로 수행된 연구결과 임.

### 저자 소개

#### 장 진 현(정회원)



비과 교수

- 건국대학교 대학원 전자공학과 졸업 (공학박사)
- 두일전자통신(주) 기술연구소 광부품 개발팀장
- (주)지누스 광통신사업본부 연구개발 팀장
- 현재 한국정보통신기능대학 광통신설

#### 정 진 호(정회원)



- 건국대학교 대학원 전자공학과 졸업 (공학박사)
- 미국 테네시주립대학 방문교수
- 현재 호서대학교 IT융합기술학부 전자공학과 교수