

DFT를 이용한 계통연계 인버터 시스템의 고정밀 계측

이상혁¹, 강필순², 이상훈³, 조수억⁴, 이태원⁵, 박성준[†]

High Precise Measurement of Grid-Connected Inverter using DFT

Sang-Hyeok Lee¹, Feel-Soon Kang², Sang-Hun Lee³, So-Eog Cho⁴, Tae-Won Lee⁵, and Sung-Jun Park[†]

Abstract - A precise measurement of the grid voltage is one of the essential techniques, which is required to connect a renewable energy to the grid. In general, when a filter is used to eliminate unnecessary harmonics and noises, a signal is distorted by phase delay, amplitude attenuation, and other distortions. And the response characteristic of a controller is directly affected by bandwidth of cut-off frequency of the filter. To alleviate this problems, we propose an effective algorithm based on DFT(Discrete Fourier Transform) instead of approaching the filter application. The proposed algorithm ensures high precise measurement of the grid voltage because it can extract the fundamental and harmonics from the raw signal without any distortions. The high performance of the proposed algorithm is verified by PSIM simulation and experiments of Grid-Connected VSI.

Keywords : Discrete Fourier Transform, Precise Measurement, Harmonics, Filter, IDFT

1. 서 론

최근 환경오염 문제와 화석에너지 고갈, 원자력 발전의 안정성은 세계적으로 큰 이슈가 되고 있다. 무한한 청정에너지인 신재생 에너지는 미래 성장 산업으로 전력전자 응용기술과 함께 다양한 방면에서 연구가 진행되고 있다. 일반적으로 신재생 에너지에서 생산된 전력은 단독운전 보다 전력 계통에 연계하여 운전하는 것이 보다 효율적이고 수용가의 입장에서도 안정적이기 때문에 신재생 에너지의 계통연계 기술은 필수적이라 할 수 있다. 신재생 에너지에서 생산된 전력을 계통에 효율적으로 연계하기 위해서는 계통 전원과 동기 제어, 고조파 함유율을 최소화, 역률 제어 같은 계통연계 기술과 고효율 토폴로지, 안정된 전압/주파수 제어, 단독 운전 방지, 고신뢰성 및 저가화 같은 인버터 기술로 구분을 할 수 있다.

현재 신재생에너지의 계통 연계에 대한 요구가 증가함에 따라 국내의 경우 외국의 계통 연계 기준을 준용하고 있는 현실이다.^[1,2]

신재생 에너지와 더불어 전력 변환기의 보급이 확산됨에 따라 고조파 전류에 의해 계통의 전력 품질이 떨어지고 전력설비의 과열, 소음, 소손 같은 문제가 발생하게 된다. 이러한 전력품질을 개선하기 위해서 선진국에서는 IEEE std. 519, IEC 61000 같은 규정을 도입하여 시행함으로써 송전계통에서는 전압 왜형률 3% 이하, 배전계통에서는 5% 이하로 규정하고 있으며, 전력변환기에서도 무효전력을 보상하기 위해 무효전류를 제어함으로써 고조파 전류를 최소화하고 있다. 고조파 전류는 선로의 고조파 임피던스와의 적으로 고조파와 중첩되어 전압에 왜형이 발생된다.^[3]

계통연계 인버터를 제어하기 위해서는 제어에 앞서 정확한 계통의 전압과 전류 그리고 위상을 계측해야 한다. 일반적으로 정확한 계측을 위해 필터를 사용하여 원하는 주파수 성분만 통과시키고, 불필요한 주파수들은 통과시키지 않는다. 이러한 필터들은 디지털 필터와 아날로그 필터로 구분할 수 있으며, 아날로그 필터의 경우 수동 소자로 구성되어 온도 특성에 의해 차단 주파수(Cut-off Frequency)가 변하며 디지털 필터는 스위칭 고조파를 제거하지 못하는 단점을 갖고 있다.

일반적으로 계통연계 인버터의 경우 노이즈와 고조파를 제거하기 위해 디지털 필터와 아날로그 필터를 병행

Paper number : TKPE-2012-17-2-1

ISSN : 1229-2214

[†] Corresponding Author : sjpark1@chonnam.ac.kr, Dept. of Electrical Engineering, Chonnam Nat'l Univ.
Tel : +82-62-530-0629 Fax : +82-62-530-0629

¹ Dept. of Electrical Engineering, Chonnam Nat'l Univ.

² Dept. of Control and Instrumentation Engineering, Hanbat Nat'l Univ.

³ Dept. of Electrical Design, Korea Lift College

⁴ Dept. of Electrical Engineering, Seoul College

⁵ Power Advanced Development, Samsung Electro-Mechanics

Manuscript received Oct. 11, 2011; accepted Dec. 17, 2011

— 본 논문은 2011년 전력전자학술대회 외부장학금 수혜논문임

하여 사용하고 있지만 필터의 사용으로 원 신호의 크기 감소, 위상 지연 같은 신호 왜곡이 발생하여 제어에 어려움을 겪게 된다.^[4] 이를 극복하기 위해 본 논문에서는 DFT 알고리즘을 이용한다. 일반적으로 DFT 알고리즘은 신호/영상처리 분야에 주로 활용되며 최근에는 전력 전자 분야에서 PLL^[5,6], 단독운전 검출^[7,8], 특정 주파수^[9-11] 검출을 위한 목적으로 사용되고 있다. 본 논문에서는 DFT 알고리즘을 계통 연계 인버터에 적용하여 계통 연계 인버터의 제어기에 필요한 DQ 변환에 DFT를 이용하여 효율적인 계통 연계를 구현하고자 한다.

2. 이산푸리에 변환

대부분 이산 신호들은 비주기 신호들로 이산 비주기 신호 $x[n]$ 을 주기 N 으로 반복하여 N -주기 신호 $x_N[n]$ 을 만들면 이산 푸리에 급수로 표현 가능하며, 이때 주기 N 을 무한대로 접근시키면 이산 푸리에 변환 DFT (Discrete Fourier Transform)가 된다. 여기서 N 개의 이산신호 $x[n]$ ($n=0,1,2,\dots,N-1$)가 주어질 때 다음과 같이 나타낼 수 있다.

$$X[k] = \sum_{n=0}^{N-1} x[n] W_N^{kn} \quad (K=0,1,\dots,N-1) \quad (1)$$

여기서 회전인자 $W_N = e^{-j\frac{2\pi}{N}}$ 은 복소평면의 단위원을 N 등분한 점들로 이루어진다. Euler 공식으로 전개하면 식 (2)와 같다.^[12]

$$\begin{aligned} \text{Re}X[k] &= \sum_{n=0}^{N-1} x[n] \cos\left(\frac{2\pi kn}{N}\right) \\ \text{Im}X[k] &= \sum_{n=0}^{N-1} x[n] \sin\left(\frac{2\pi kn}{N}\right) \end{aligned} \quad (2)$$

실제 계통 연계를 위해 필요한 계통의 전압·전류는 연속시간 신호이지만 디지털 제어를 위해 DSP 프로세서에서 샘플링에 의해 이산시간 지점에서 수열의 값인 이산 신호로 변환된다. 그리고 샘플링 처리 후 양자화 (Quantization) 과정을 통해 이산 신호는 디지털 신호가 되며, 이 변환된 디지털 신호에도 계통의 전압·전류의 고조파 성분은 포함되어 있다.

3. DFT 적용한 DQ 변환

계통 3상 전압·전류를 보다 쉽게 제어하기 위해 DQ 변환을 사용한다. 이러한 DQ 변환은 3상 전원 고조파를 포함하고 있으며 상전압 최대값과 0으로 DC로 변형된다.

계통 연계 인버터를 구현할 경우 고정좌표계의 출력에서 고조파와 상용주파수 차이만큼의 주파수 성분이

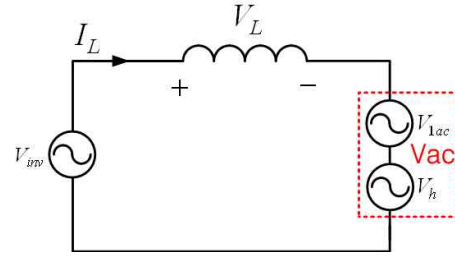


Fig. 1 The equivalent circuit of Inverter and Grid Voltage

나타나며, Inverse DQ 변환을 통해 출력 정현파는 왜곡과 불평형 특성을 가지게 된다. 이러한 고정 좌표계 값을 DQ 변환하여 사용할 경우 제어기의 지령치가 변동하게 되는 원인으로 시스템 제어가 불안정하게 된다. 이러한 설명을 수식적으로 표현하면 식 3과 같다.

$$V_{ac} = V_{1ac} + V_{harmonic} \quad (3)$$

$$V_{1ac} = v_1 \sin \omega t$$

$$V_{harmonic} = \sum_{n=2}^{\infty} v_n \sin n \omega t$$

그림 1과 같이 인버터 전압과 계통 전압에는 리액터 L 이 존재한다. 그리고 계통 전압은 기본파 전압(V_{1ac})과 고조파 전압(V_h)으로 이루어져 있다. 따라서 본 논문에서는 계통에 포함된 고조파를 기존 디지털 필터 대신 DFT 기반의 알고리즘을 적용하여 강인하고 효율적인 계통연계 인버터를 구현하였다.

4. 시뮬레이션

계통연계 인버터의 경우 계통의 고조파뿐만 아니라 스위칭 고조파도 계통 전압에 포함된다.

따라서 계통의 기본파와 고조파를 구현하기 위해서 PSIM의 Sinusoidal Voltage Source를 그림 2와 같이

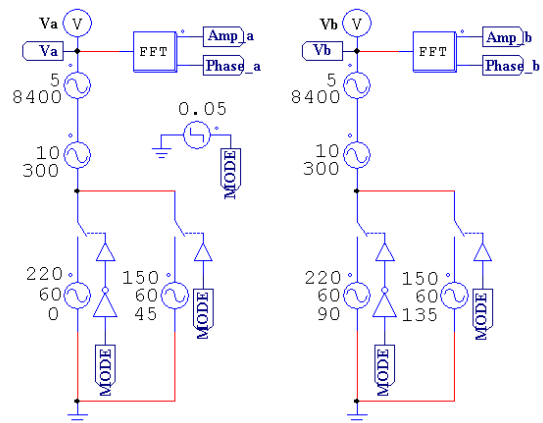


Fig. 2 Grid Voltage including Harmonics

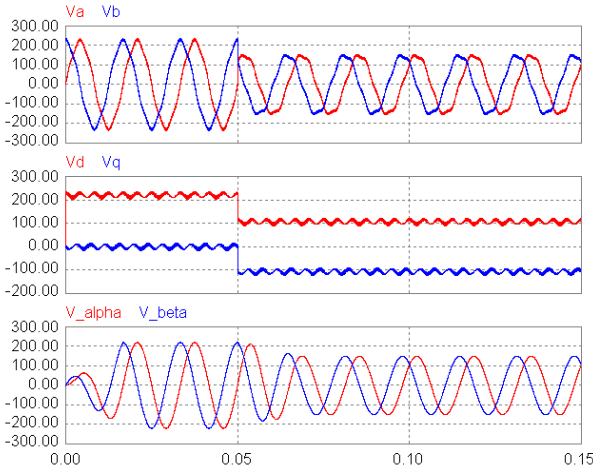


Fig. 3 Waveform Amplitude and Phase using PSIM FFT

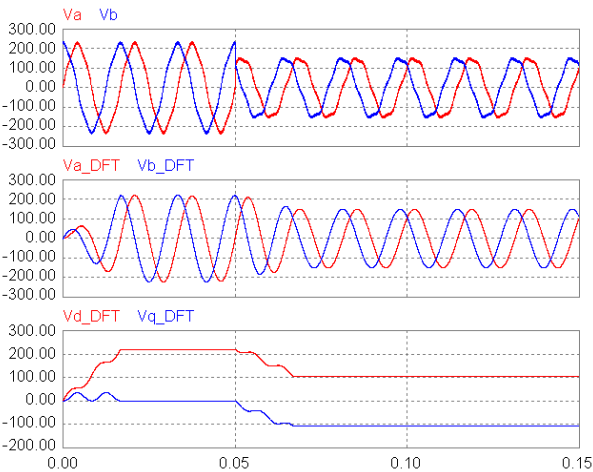


Fig. 4 Waveform Amplitude and Phase using DFT

직렬로 연결하여 구현하였다. 3상 전압에서 정지좌표계를 의미하는 V_a , V_b 는 기본파 220V, 60Hz이며, 5고조파는 300Hz, 10V, 스위칭 고조파는 8.4kHz, 5V로 구성되어 있으며, 과도상태를 확인하기 위해 50ms 후에 전압 크기를 감소하고 위상을 45도 앞서게 하여 불평형을 구현하였다.

그림 3과 같이 고조파가 포함된 V_a , V_b 를 DQ 변환하면 V_d , V_q 와 같이 리플이 포함된 파형을 얻게 된다. 이 파형은 계통연계 인버터의 지령치로 사용하기에 적합하지 않다. 하지만 PSIM에서 제공하는 FFT 함수를 사용하고 이산푸리에 역변환(IDFT)을 이용하면 고조파가 제거된 V_{α} 와 V_{β} 파형을 얻을 수 있다.

그림 4은 PSIM에서 제공하는 DLL 함수를 이용하여 DFT 기법을 적용한 출력 파형이다.

고조파가 포함된 계통 전압에서 DFT 알고리즘을 이용하여 기본파에 대한 정보를 취득하고 이를 IDFT하면 기본파에 대한 V_{a_DFT} 와 V_{b_DFT} 파형만을 추출할 수 있다.

일반적으로 계통연계 인버터에서 3상 교류를 좌표 변

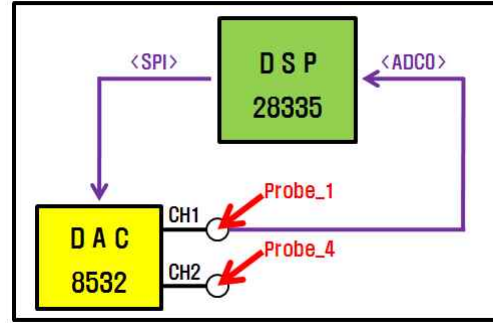
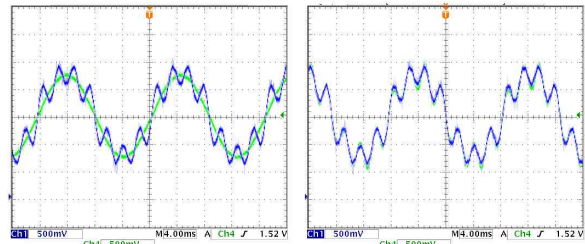


Fig. 5 DFT algorithm Verification experiment



(a) Fundamental (b) Fundamental and Harmonic

Fig. 6 Waveform Extraction using IDFT

환하여 DQ 직류 파형으로 변환하고 D축 전류를 이용하여 무효전력을 제어하며, Q축 전류를 이용하여 유효전력을 제어한다. 즉, DQ축 전류는 인버터 제어에 중요한 파라미터로 필터를 사용하여 불필요한 고조파 및 노이즈를 제거한다. 하지만 제어기 파라미터에 강한 필터를 사용할 경우 신호 왜곡으로 제어에 어려움을 겪게 된다. 일반적으로 차단주파수를 크게 하여 필터를 사용하지만 전류 크기가 작을 경우 노이즈의 영향을 쉽게 받아 강한 필터가 요구된다. 따라서 본 논문에서는 전류가 작을 경우에도 제어가 용이하도록 DFT 알고리즘을 적용하여 신호의 기본 파형만을 추출하여 좌표변환을 수행함으로써 강한 제어기와 효율적인 계통연계 인버터를 구현하였다.

5. 실험

계통연계 인버터에 제안된 알고리즘을 적용하기에 앞서 그림 5와 같이 TI사의 TMS320F28335 MCU와 DAC를 이용한 DFT 알고리즘 검증 실험을 수행하였다.

디지털 신호를 아날로그로 출력하기 위해 DSP와 SPI 통신으로 DAC 8532를 제어하였다. TI사의 DAC8532는 16bit Digital-To-Analog 컨버터로 2개의 채널을 지원하며, DSP에서 프로그램으로 고조파가 포함된 파형을 생성한 후 DAC CH 1에 출력한다. 이 파형은 DSP의 ADC0에 입력되어 DSP에서 DFT 알고리즘을 통해 파형의 크기와 위상값을 추출하게 된다. 그리고 DFT 역변환을 통해 DAC CH 2에 출력하면 그림 6와 같이 원 신

Table 1 Digital Filter Characteristics Based on Cut-off Frequency

Cut-off Frequency		500Hz	1kHz	2kHz	3kHz
Fundamental 60[Hz]	Amp.	0.99	0.99	0.99	0.99
	Angle	-6.7	-3.27	-1.38	-0.61
3 Harmonic [180Hz]	Amp.	0.94	0.98	0.99	0.99
	Angle	-19.6	-9.75	-4.15	-1.86
5 Harmonic [300Hz]	Amp.	0.86	0.96	0.99	0.99
	Angle	-30.8	-15.9	-6.9	-3.0
7 Harmonic [420Hz]	Amp.	0.76	0.92	0.98	0.99
	Angle	-40.0	-22.0	-9.7	-4.37

(단위 : Amplitude[PU] , Angle[Hz])

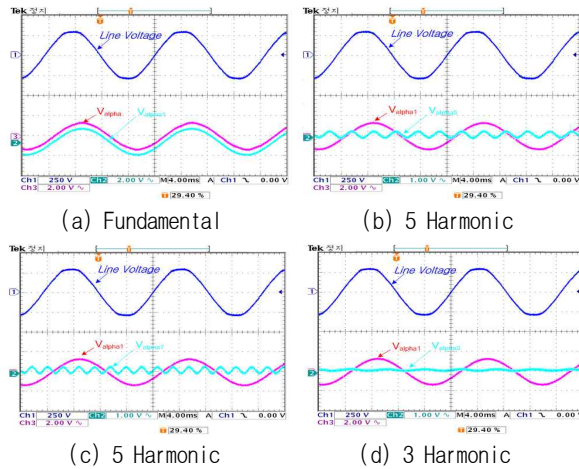


Fig. 7 Extraction of the Phase Voltage fundamental and Harmonics

호(ch1)는 고조파가 포함된 파형이며, 복원 신호(ch4)는 기본파 또는 원 신호와 동일한 파형을 출력할 수 있다.

그림 6과 같이 IDFT를 사용하여 파형에 대한 기본파와 고조파를 추출할 수 있다. 만약 디지털 필터를 사용할 경우 표 1과 같이 차단주파수에 따른 원 신호의 크기 감소와 위상 지연이 발생하게 된다.

표 1에 제시된 디지털 필터는 1차 LPF Butterworth 타입으로 샘플링은 실제 시스템의 스위칭 주파수 8.4kHz로 설정하였다. 필터 설계는 Filter Solution 설계 툴을 사용하였다.

실제 3상 전압을 센싱하여 DFT 알고리즘 적용하여 그림 7과 같이 기본파와 고조파를 추출하고 DAC를 통해 출력하였다. 참고로 그림 7에서 고조파의 크기는 10 배 증폭한 파형이다. 그림 8은 DFT 알고리즘 적용 여부에 따라 출력되는 $V_{\alpha\beta}$ 와 V_{DQ} 파형으로 정확한 제어를 위해서는 그림 8(b)와 같이 리플이 없는 일정한 V_{DQ} 파형이 필요하다.

본 논문에서 제안된 DFT 알고리즘은 실제 계통 연계 인버터 시스템에 적용하기 위해 그림 9과 같이 시작품을 제작하였다.

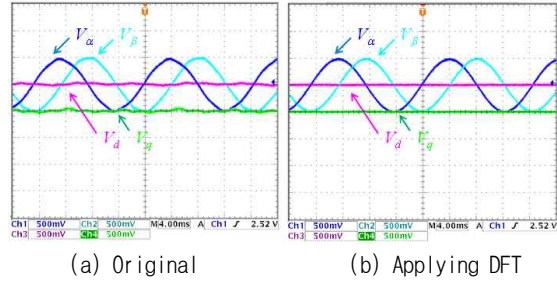


Fig. 8 Waveform Restoration using IDFT

Table 2 specification of Inverter

Switch	Freq.	8.4[kHz]
	Part.	IPM(PM50CL1B120)
3φ Reactor		2.2[mH]
DC Link		4700[μF]
MCU		TMS320F28335

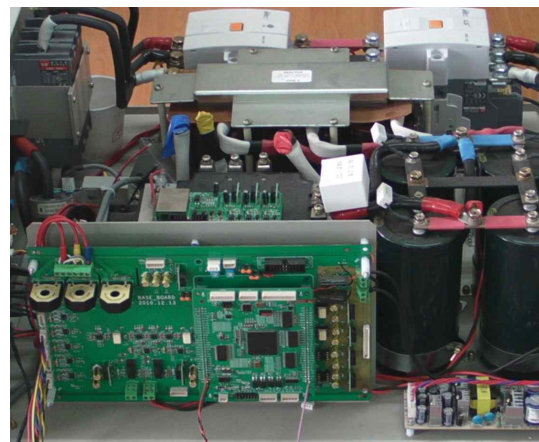


Fig. 9 Grid-Connected VSI

시스템 제어 블록은 그림 10과 같이 DFT 알고리즘은 3상이 아닌 좌표변환을 통한 2상 전압·전류에 적용하여 불필요한 고조파를 제거한 기본파에 해당하는 DQ 파형만을 출력하게 된다. DFT 알고리즘에 의해 출력된 DQ 파형에서 전압 Q축 파형은 피드포워드항으로 사용되며, 전류 DQ 파형은 전류 제어기의 입력값으로 사용된다. 또한 리액터 크기와 연산하여 정확한 DQ 간섭분을 보상할 수 있다. 이와 같이 계통연계 시스템에서 DQ 파형은 제어에 매우 중요한 파라미터로 시스템의 성능과 밀접한 관계가 있다.

3상 전원은 California Instruments 사의 AC/DC Power Supply를 이용하여 왜곡이 심한 3상 전원을 출력하여 실험을 수행하였다. 실험 방법은 일반적인 계통연계 프로그램에서 동일한 조건하에 DFT 알고리즘을 적용한 파형과 미적용한 전류 출력 파형을 비교 분석하였다.

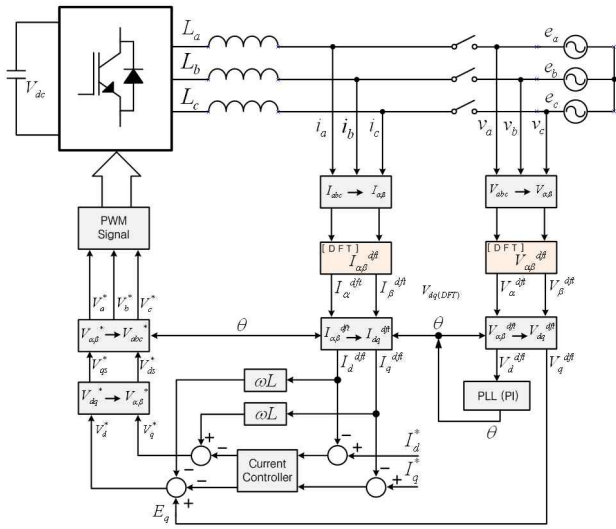
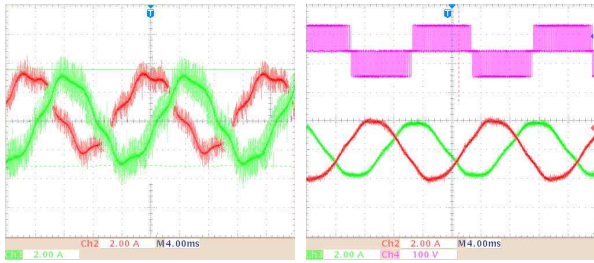


Fig. 10 System Control block



(a) Original (b) Applying DFT
Fig. 11 Grid-Connected Current Waveform

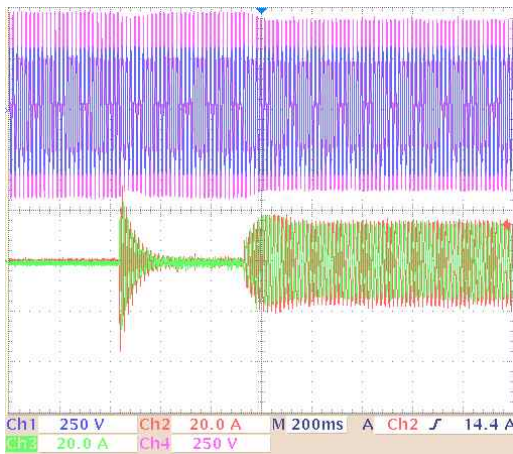


Fig. 12 The Initial Response Characteristic

그림 11과 같이 DFT 알고리즘을 미적용할 경우 왜곡이 심한 3상 전압원에 의해 왜곡된 전류 파형을 출력하게 된다. 반면에 DFT 알고리즘을 적용할 경우 보다 일정한 전류 파형을 확인할 수 있다.

그림 12는 DFT 알고리즘을 적용한 시스템의 초기 응답 특성을 보기 위한 파형으로 전원 인가 후 계통 연계가 이루어지면 연계 전류가 0[A]로 400[ms] 동안 유지한 후에 전류가 18[A]가 되는 것을 확인할 수 있다.

본 논문에서 계통연계 인버터에 DFT 알고리즘을 적용함으로써 기존 필터로 제거하기 어려운 저주파수 고조파들을 손쉽게 제거할 수 있으며 노이즈에 영향을 받기 쉬운 작은 전류에서도 제어에 강인함을 갖게 되었다.

6. 결 론

본 논문에서는 효율적인 계통 연계를 구현하기 위해 DFT 알고리즘을 적용한 D-Q 변환을 제안하였다. 일반적으로 필터를 사용할 경우 원신호 크기 감소나 위상 지연이 발생하여 입력 신호에 따라 적절한 필터를 설계하여 사용한다. 하지만 제어기의 경우 필터의 차단 주파수 대역폭에 따라 제어의 응답특성에 직접적인 영향이 커지므로 강한 필터를 사용할 수 없다. 그로인해 전류가 작을 경우 노이즈에 의해 제어에 어려움을 겪게 되는 문제점을 노출하게 된다. 따라서 본 논문에서는 전류가 작을 경우에도 강한 필터의 역할을 DFT 알고리즘이 수행함으로써 보다 강인한 제어기를 구현하였다. 제안된 기법은 PSIM을 이용한 시뮬레이션과 계통 연계 인버터를 통한 실험으로 타당성과 우수성을 검증하였다.

참 고 문 헌

- [1] B.D Min, J.P Lee, J.H Kim, T.J Kim, D.W Yoo, K.R R, J.J Kim, E.H Song, "A Novel Grid-Connected PV PCS with New High Efficiency Converter", *International Conference on Power Electronics*, pp. 478-482, 2007, Oct. 22-26.
- [2] S.-K. Chung, "Phase-locked loop for grid-connected three-phase power conversion system", *Electric Power Applications. IEEE Proceedings*, Vol. 147, pp. 213-219, 2000, May.
- [3] Arrillaga, J., Bradley, D.A., and Bodger, P.S., "Power system harmonics", *John Wiley & Sons, New York*, 1985.
- [4] J-P Lee, C-H Kim, "Harmonic Analysis and Filter Design on Distribution System using SuperHarm", *Journal of the Korean Institute of Illuminating and Electrical Installation Engineers*, Vol. 14, No. 5, pp. 36-42, 2000. 9.
- [5] J-H Kim, Y-H Ji, C-Y Won, Y-C Jung, "PLL Method Using The Improved Discrete Fourier Transform", *Power Electronics Annual Conference*, pp. 91-93, 2001.
- [6] Y-S Kim, O Yang, "The Instantaneous Phase-Tracking in PLL using the DFT Algorithm", *Journal of the Institute of Electronics Engineering*, Vol. 45, No. 6, pp. 141-148, 2008. 11.
- [7] D-H Knag, D-K Choi, K-B Lee, "Performance Improvement of an Anti-Islanding Algorithm using the Variation of Reactive Power with an Improved DFT Method", *Journal of the Korean Institute of Power Electronics*, Vol. 15, No. 3, pp. 179-187, 2010. 6.
- [8] I-S Kim, "Study on the Islanding Detection Technique

of the Grid-Connected Photovoltaic System using Grid Voltage Harmonic Coefficients”, *Journal of the Korean Institute of Power Electronics*, Vol. 15, No. 6, pp. 417-424, 2010. 12.

- [9] J-E Lee, J-K Min, I-S Kim, “Study on the Harmonic Extraction Technique of the Power Conditioning System using High Performance DSP Controller”, *Journal of the Korean Institute of Power Electronics*, Vol. 15, No. 4, pp. 266-273, 2010. 8.
- [10] Lu, S.-L., “Application of DFT filter bank to power frequency harmonic measurement”, *Proceedings of the IEEE*, Vol. 152, No. 1, pp. 132-136, 2005, January.
- [11] Sunt Srianthumrong, Somboon Sangwongwanich, “An active power filter with harmonic detection method based on recursive DFT”, *IEEE 8th international conference on harmonic and quality of power, Athens*, pp. 127-132, 1998, October.
- [12] C-H Lee, “Digital Signal Processing”, Sitech Media, pp. 196-324, 2007.



이태원(李泰遠)

1971년 7월 14일생. 2000년 성균관대 메카트로닉스공학과 졸업(석사). 2007년 동 대학원 메카트로닉스공학과 졸업(공박). 2007년~2008년 미국 Michigan State University Post-doc. 2008년~현재 삼성전기(주) Power 사업팀 책임연구원. 당 학회 학술위원.



박성준(朴晟濬)

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공박). 2002년 동 대학원 지능 기계공학과 졸업(공박). 1996년 3월~2000년 2월 거제대학 전기과 조교수. 2000년 3월~2003년 8월 동명대학 전기공학과 조교수. 2003년 8월~현재 전남대 전기공학과 부교수.



이상혁(李相赫)

1981년 7월 19일생. 2007년 2월 한밭대 제어계측공학과 졸업. 2009년 2월 동 대학원 제어계측공학과 졸업(석사) 2009년 3월~현재 전남대 전기공학과 박사과정.



강필순(姜弼淳)

1973년 9월 5일생. 2000년 8월 부산대 대학원 전기공학과 졸업(석사). 2003년 2월 동 대학원 졸업(공박). 2003년~2004년 오사카 대학 전기공학과 Post-doc. 2004년 9월~현재 한밭대 전기전자제어공학과 부교수.



이상훈(李相勳)

1974년 8월 11일생. 2000년 경성대 전기공학과 졸업. 2006년 부산대 메카트로닉스 협동과정 졸업(공박). 2002년~2004년 9월 KT전기기술연구소 주임연구원. 2007년~2009년 삼성전기 Power 사업팀 책임연구원. 2009년 12월~현재 한국승강기대학 전기설계과 전임강사.



조수억(曹洙億)

1965년 3월 20일생. 1993년 부산대 전기공학과 졸업. 1993년 1월 LG산전 입사~2004년 11월 OTIS LG Engineering Center Power Electronics팀 Senior Engineer. 2002년 8월 동 대학원 전기공학과 졸업(석사). 2005년 8월~2006년 2월 전남대 전기공학과 겸임교수. 2006년 3월~현재 서일대학 전기과 조교수.