

간단한 클램프회로를 이용한 고효율 결합인덕터 부스트 직류-직류 변환기

(High Efficiency Coupled Inductor Boost DC-DC Converter using a Simple Clamp Circuit)

유두희* · 정강률**

(Doo-Hee Yoo · Gang-Youl Jeong)

Abstract

This paper presents a high efficiency coupled inductor boost DC-DC converter that uses a simple clamp circuit and the coupled inductor and thus overcomes output voltage limit of the conventional boost converter. The proposed converter solves problems of voltage stress of the power semiconductor switch and reverse recovery of the output diode using a simple clamp circuit composed of a diode and a capacitor, and thus the converter improves its total efficiency. In this paper, the operational principle of the proposed converter is explained by each mode and then a design example for the prototype converter based on the explanation is shown. And good performance of the proposed converter is verified through experimental results of the prototype converter that is implemented with the designed circuit parameters.

Key Words : High Efficiency, Boost Converter, Coupled Inductor, Clamp Circuit, PWM

1. 서 론

최근 들어 LED-TV와 같은 고성능의 전기전자 제품들이 그 전원으로써 고전압의 직류전압을 많이 사용하게 되면서, 저전압의 직류전압을 원전원으로 하여 고전압의 직류전압을 출력하는 부스트(boost, 승압형)

직류-직류 전력변환기가 각광받고 있다.

그런데 이러한 응용에 주로 이용되는 전통적인 부스트 직류-직류 변환기는 큰 듀티비($D=t_{on}/T_s$)로 부스트 인덕터에 에너지를 저장하였다가 짧은 스위치 턴오프기간($1-D$) 안에 에너지를 출력단으로 전달해야 하므로 고전압의 직류출력을 내기가 어려운 단점을 가진다[1-2]. 그래서 이러한 단점을 극복하기 위하여 듀티비와 함께 자기적으로 결합된 결합인덕터(coupled inductor)를 이용하여 출력전압을 승압하는 결합인덕터 부스트 직류-직류 변환기가 제안되었다[3-4]. 그렇지만 지금까지 제안된 기존의 결합인덕터 부스트 직류-직류 변환기는 결합인덕터에 포함된 누

* 주저자 : (주)비원테크 대리
** 교신저자 : 순천향대학교 전자정보공학과 부교수
Tel : 041-530-1337, Fax : 041-530-1548
E-mail : gangyoul@sch.ac.kr
접수일자 : 2011년 12월 27일
1차심사 : 2011년 12월 30일
심사완료 : 2012년 2월 2일

설인덕턴스(leakage inductance)로 인하여 스위치의 턴오프 시에 높은 전압스파이크를 유발할 뿐만 아니라, 높은 출력전압과 출력다이오드의 도통전류로 인한 출력다이오드의 역회복(reverse recovery)문제를 가진다[5-7].

따라서 본 논문에서는 기존 부스트 변환기들의 단점을 극복한 새로운 형태의 고효율 결합인덕터 부스트 직류-직류 변환기를 제안한다. 제안한 변환기는 결합인덕터를 이용하여 전통적 부스트 직류-직류 변환기의 단점인 출력전압 범위제한을 극복하고, 하나의 다이오드와 하나의 커패시터로 구성된 간단한 클램프회로를 이용하여 결합인덕터의 누설인덕턴스로 인한 스위칭 손실을 감소시키고 출력다이오드의 역회복 문제를 완화함으로써 변환기의 전체효율을 향상시킨다. 본 논문에서는 제안한 변환기의 동작을 모드별로 구분하여 설명하고, 그 후 시작품의 설계예를 제시하며, 제작된 시작품 변환기의 실험결과를 통하여 제안한 변환기의 우수한 성능을 입증한다.

2. 제안한 고효율 결합인덕터 부스트 직류-직류 변환기

그림 1은 제안한 고효율 결합인덕터 부스트 직류-직류 변환기회로를 보인다. 여기에서 L_1 과 L_2 는 입출

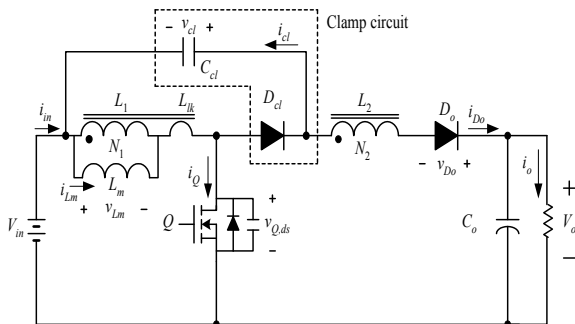


그림 1. 제안한 고효율 결합인덕터 부스트 직류-직류 변환기 회로
Fig. 1. The circuit of the proposed high efficiency coupled inductor boost DC-DC converter

력 전압전달을 위한 결합인덕터이고, L_m 과 L_{lk} 는 각각 L_1 의 자화인덕턴스와 누설인덕턴스이며, $n(=N_2/N_1)$ 은 두 인덕터 L_1 과 L_2 의 권선비이다. 그리고 다이오드 D_{cl} 과 커패시터 C_{cl} 은 결합인덕터의 누설인덕턴스로 인한 스위칭손실을 감소시키고 출력다이오드의 역회복 문제를 완화시키기 위하여, 제안한 변환기 구조에서 삽입된 간단한 클램프회로(점선표시 내부)이다. C_o 는 출력전압 V_o 가 정전압이라고 해도 될 만큼 용량이 충분히 큰 출력커패시터이다. 그리고 스위치 Q 는 펄스폭 변조(PWM; Pulse Width Modulation) 방식으로 동작한다.

제안한 변환기의 전압전달비는 인덕터 L_1 의 전압-시간 균형(voltage-second balance)에 의해 다음과 같이 구해진다.

$$\frac{V_o}{V_{in}} = \frac{1+n \cdot D}{1-D} \quad (1)$$

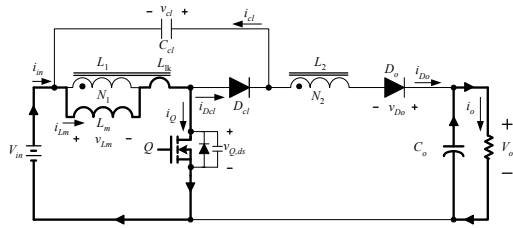
여기서 D 는 스위치 Q 의 듀티비이다. 식 (1)로부터 전통적인 부스트 직류-직류 변환기의 전압전달비 $(= (1-D)^{-1})$ 가 오직 듀티비에만 의존하던 단점이 제안한 변환기에서는 결합인덕터의 권선비에 의해 개선됨을 알 수 있다.

그림 2는 제안한 변환기의 각 동작모드별 회로상태를 보이고, 그림 3은 한 스위칭주기 동안 제안한 변환기의 각 주요부분의 이론적 파형을 보인다.

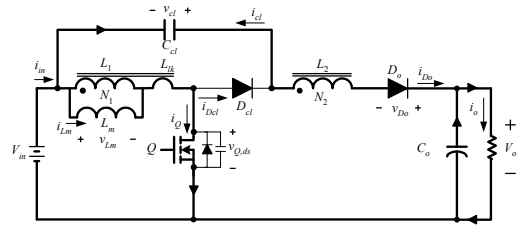
모드 1($t_0 \sim t_1$): 스위치 Q 는 턴온 상태이고, 출력다이오드 D_o 는 역방향 바이어스되어 턴오프 상태이다. 자화인덕턴스 L_m 과 누설인덕턴스 L_{lk} 는 입력전압에 의해 선형적으로 충전되고, 입력전류 i_{in} 은 다음과 같이 선형적으로 증가한다.

$$i_{in}(t) = i_{Lm}(t_0) + \frac{V_{in}}{L_m + L_{lk}}(t - t_0) \quad (2)$$

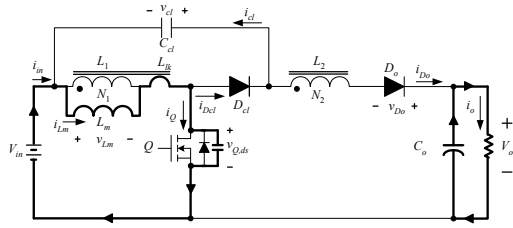
모드 2($t_1 \sim t_2$): 시간 $t=t_1$ 에서 스위치 Q 가 턴오프 되면서 스위치의 기생커패시턴스는 자화전류 i_{Lm} 에 의해 선형적으로 충전되기 시작한다. 클램프 다이오드 D_{cl} 은 역방향 바이어스 되어 턴오프 상태이다.



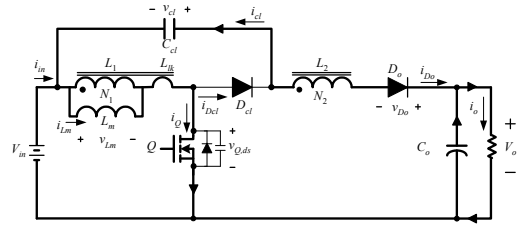
(a) 모드 1(t₀~t₁)
(a) Mode 1(t₀~t₁)



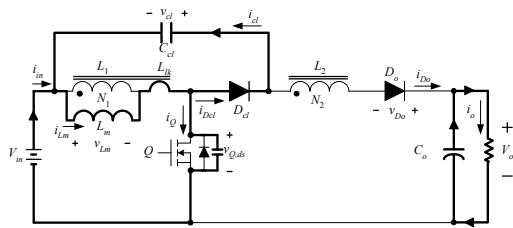
(f) 모드 6(t₅~t₆)
(f) Mode 6(t₅~t₆)



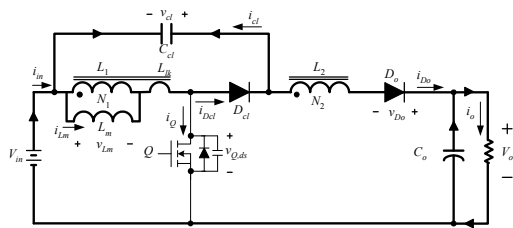
(b) 모드 2(t₁~t₂)
(b) Mode 2(t₁~t₂)



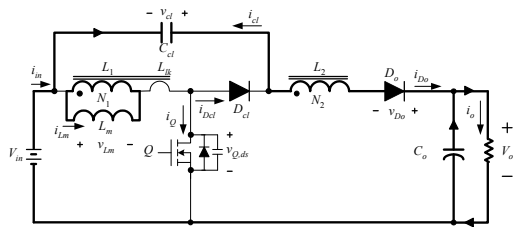
(g) 모드 7(t₆~t₇)
(g) Mode 7(t₆~t₇)



(c) 모드 3(t₂~t₃)
(c) Mode 3(t₂~t₃)



(d) 모드 4(t₃~t₄)
(d) Mode 4(t₃~t₄)



(e) 모드 5(t₄~t₅)
(e) Mode 5(t₄~t₅)

그림 2. 제안한 부스트 직류-직류 변환기의 동작모드
Fig. 2. The operation modes of the proposed boost DC-DC converter

모드 3(t₂~t₃) : 시간 t₂에서 클램프 다이오드 D_{cl}은 순방향으로 바이어스되어 도통하고, 입력측의 모든 자화전류는 클램프 커패시터 C_{cl}을 충전하기 시작한다. 스위치 Q의 드레인-소스전압 v_{Q,ds}는 시간 t₃에서 다음과 같이 된다.

$$v_{Q,ds}(t_3) = \left(\frac{D}{1-D} \cdot \frac{n(1-k)+(1+k)}{2} + 1 \right) \cdot V_{in} \quad (3)$$

여기서 인덕터 결합계수 k=L_m/(L_m+L_{lk})이고, D는 스위치 Q의 듀티비이다. 출력다이오드 D_o는 여전히 턴오프 상태이다.

모드 4(t₃~t₄) : 시간 t₃에서 출력다이오드 D_o는 영전압 스위칭(ZVS; Zero Voltage Switching, v_{D_o}=0)으로 턴온하여 출력다이오드 전류 i_{D_o}가 도통하며, 결합인덕터의 각 인덕터 권선 N₁과 N₂를 통하여 에너지가 출력측으로 전달된다. 시간 t₄ 직전* 표시 지점에 클램프 커패시터 C_{cl}이 누설인덕턴스 L_{lk}와의 공진에 의해 충전상태에서 방전상태로 전환되면서 클램프 커패시터 전류 i_{cl}이 방향을 바꾸어 흐르게 된다. 클램프

프 커패시터 C_{cl} 에 충전된 전압 v_{cl} 과 출력다이오드 i_{D_0} 는 다음의 식과 같다.

$$v_{cl} = \frac{D}{1-D} \cdot V_{in} \cdot \frac{n(1-k)+(1+k)}{2} \quad (4)$$

$$i_{D_0}(t) = \frac{V_{in}}{L_{lk}} \cdot \frac{1}{n} \cdot \left(1 + \frac{D}{1-D} \cdot k\right) \cdot (t-t_3) \quad (5)$$

모드 5($t_4 \sim t_5$) : 시간 $t=t_4$ 일 때 클램프 커패시터 C_{cl} 의 전류 i_{cl} 과 출력다이오드 전류 i_{D_0} 의 크기가 같아 지게 되면($i_{D_0}=i_{cl}$), 클램프 다이오드 D_{cl} 을 통해 흐르는 전류 $i_{D_{cl}}=0$ 이 되어 클램프 다이오드 D_{cl} 은 턴오프되고 누설인덕턴스 L_{lk} 에도 전류가 흐르지 않게 된다. 클

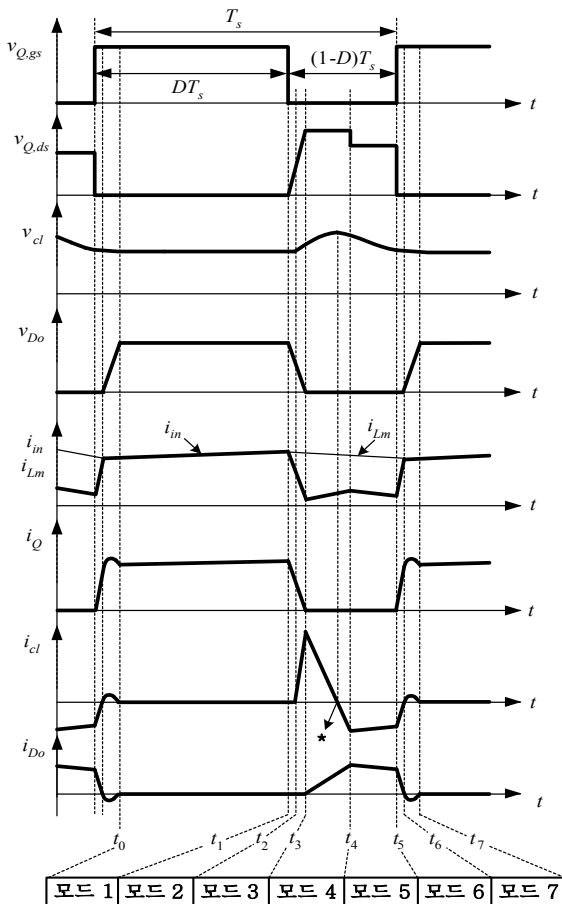


그림 3. 제안한 변환기 주요부분의 이론적 파형
Fig. 3. The theoretical key waveforms of the proposed converter

램프 커패시터 C_{cl} 은 저장된 에너지를 출력다이오드 D_0 를 통해 출력측으로 방전시킨다. 이 때 출력다이오드 D_0 의 전류 i_{D_0} 는 선형적으로 감소한다.

모드 6($t_5 \sim t_6$) : 시간 $t=t_5$ 에서 스위치 Q의 게이트-소스에 턴온 전압을 인가하여 스위치전류 i_Q 는 도통하기 시작한다. 누설인덕턴스 L_{lk} 는 누설인덕턴스의 전류가 자화인덕턴스 전류와 같아질 때까지 결합인덕터의 이차측으로부터 반영된 전압 $(V_o-v_{cl}-V_{in})/n$ 과 입력전압 V_{in} 의 합에 의해 빠르게 충전된다. 이에 따라 스위치전류 i_Q 가 증가하면서 클램프 커패시터의 방전 전류가 감소하여 클램프 커패시터 전류 $i_{cl}=0$ 이 되는 시점에서 이 모드는 종료된다.

모드 7($t_6 \sim t_7$) : 시간 $t=t_6$ 에서 출력다이오드 D_0 의 전류 i_{D_0} 는 이 모드에서 출력다이오드 D_0 의 턴오프를 위해 역방향으로 흐른다. 이 때 클램프 커패시터 C_{cl} 이 이 역전류를 흡수하여 출력다이오드 D_0 의 역회복 문제를 해결하고 역전류로 인한 손실을 저감한다. 흡수된 전류는 입력전류 i_{in} 과 함께 일차측 인덕턴스 L_1 과 L_m 을 거쳐 스위치 Q로 흐르게 되며 스위치 전류 i_Q 는 다음의 식과 같다.

$$i_Q(t) = i_{in}(t_6) + C_{cl} \frac{dv_{cl}}{dt} \quad (6)$$

이 모드는 클램프 커패시터 C_{cl} 의 충전전류가 감소하여 클램프 커패시터 전류 $i_{cl}=0$ 이 될 때 종료된다.

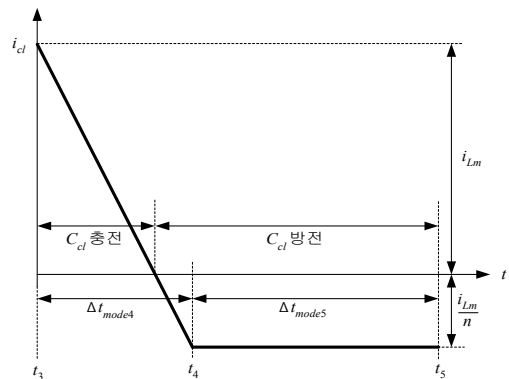


그림 4. 클램프 커패시터 C_{cl} 의 충·방전 관계도
Fig. 4. Charge and discharge relationship diagram of the clamp capacitor C_{cl}

그림 2와 3에 나타난 바와 같이 인덕터 L_1 의 누설인덕턴스 L_{lk} 의 에너지는 클램프 커패시터 C_{cl} 에 저장되고 출력다이오드 D_0 의 전류 i_{D_0} 에 의해 방전된다. 그림 4는 그림 3의 모드 4와 5($t=t_3 \sim t_5$)의 i_{cl} 의 이론적 파형 부분을 확대/근사화하여 그린 것이다. 그런데 이 때 C_{cl} 의 충전과 방전이 서로 균형을 유지해야 하므로 충전과 방전의 두 영역은 서로 같다[8-9]. 그림 3으로부터 충·방전 시간기간은 모드 3과 4 시간의 합인 $\Delta t_{mode4} + \Delta t_{mode5} = t_3 \sim t_5 \approx (1-D)T$ 이고, 누설인덕턴스 L_{lk} 가 클램프 커패시터 C_{cl} 과 공진하여 C_{cl} 을 충·방전하는 모드 4의 시간기간 $\Delta t_{mode4} = t_3 \sim t_4$ 는 다음과 같이 계산된다.

$$\Delta t_{mode4} = \frac{2}{n+1}(1-D)T \quad (7)$$

권선수가 $N_2 > N_1$ 이므로 일차측으로 반영된 이차측 자화전류는 일차측 자화전류보다 작아져서 모드 5의 시간기간 $\Delta t_{mode5} = t_4 \sim t_5$ 는 모드 4의 시간기간 $\Delta t_{mode4} = t_3 \sim t_4$ 보다 길게 된다. 그래서 누설인덕턴스의 저장에너지에 대한 대책이 없는 기존의 결합인덕터 부스트 직류-직류 변환기는 권선비와 함께 증가된 누설인덕턴스의 저장 에너지로 인하여 스위치 구동 시 전압스트레스가 더 가중된다. 그러나 제안한 변환기는 클램프 커패시터 전압 v_{cl} 에 의해 다음의 식과 같은 효과를 얻음으로써 스위칭손실을 최소화하여 시스템효율을 상승시킨다.

$$\frac{V_o - v_d}{N_2} < \frac{v_d - V_{in}}{N_1} \quad (8)$$

3. 제안한 변환기의 설계에

그림 5는 제안한 변환기의 시작품의 간략화된 제어 블록다이어그램을 보이며, 표 1은 시작품의 설계사양을 보인다.

제안한 변환기 시작품의 결합인덕터의 권선비 n 은 식 (1)에 의해서 다음과 같이 계산된다.

$$n = \frac{\left[\frac{V_o}{V_{in}}(1-D) \right] - 1}{D} \approx 6 \quad (9)$$

여기서 $D=D_{max}$ 로 둔다.

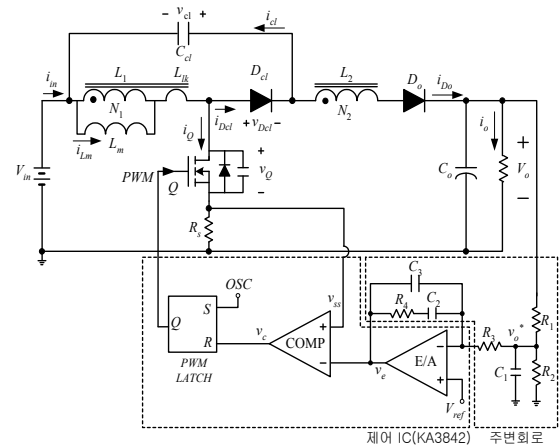


그림 5. 제안한 변환기 시작품의 간략화된 제어 블록다이어그램

Fig. 5. The simplified control block diagram of the proposed converter prototype

표 1. 제안한 변환기의 시작품 설계사양
Table 1. The prototype design specifications of the proposed converter

항목	값
입력전압 V_{in}	24[V]
출력전압 V_o	400[V]
최대 출력전력 $P_{o,max}$	200[W]
최대 듀티비 D_{max}	$P_o = P_{o,max}$ 일 때 $D_{max} = 0.7$
스위칭주파수 f_s	100[kHz]

결합인덕터의 일차측 자화인덕턴스 L_m 은 모드 1의 자화인덕터전류 식 (2)로부터 다음과 같이 계산된다.

$$L_m \approx V_{in} \cdot \frac{\Delta t}{\Delta i_{Lm}} = 24 \cdot \frac{7 \times 10^{-6}}{3} \approx 56 [\mu H] \quad (10)$$

여기서 Δi_{Lm} 은 L_m 의 전류리플값이고 $\Delta t = t_1 - t_0$ 는 모드 1의 시간으로, 표 1의 시작품 설계사양과 시작품의 회로기판에 실장되는 결합인덕터의 크기를 고려하여

각각 $\Delta i_{Lm}=3[A]$ 와 $\Delta t \approx D_{max}T_s=7[\mu s]$ 로 둔다. 이때 결합인덕터의 일차측 권선수 N_1 은 다음과 같이 계산된다.

$$N_1 = \sqrt{\frac{L_m}{\mu_m}} = \sqrt{\frac{56 \times 10^{-6}}{315 \times 10^{-9}}} \approx 14T \quad (11)$$

여기서 $\mu_m[\text{wb}/\text{A} \cdot \text{m}]$ 은 제안한 변환기의 결합인덕터로 이용한 인덕터 코어 PC40 PQ3535 ($A_e=196[\text{mm}^2]$, TDK사)의 데이터시트[10]에 제시된 내용에 따라 공극(airgap)을 고려하여 조정된 코어의 투자율(permeability)이다. 계산된 권선수로 결합인덕터의 L_1 을 권선하고 코어에 적당한 공극을 삽입하여 L_m 이 설계값을 만족하도록 하였다. 공극삽입에 의해 생긴 누설인덕턴스 L_{lk} 의 측정값은 $L_{lk}=2.2[\mu H]$ 였다. 계산된 권선비 (9)에 의해 인덕터 L_2 의 권선수는 $N_2=84T$ 으로 선정/권선하였다. 각각의 권선들은 리츠선(Litz wire)을 이용하였다.

한편 결합인덕터의 누설인덕턴스와 클램프 커패시터로 구성된 공진요소에 의한 공진주파수 f_r 은 스위칭 주파수 f_s 보다 커야하는($f_r > f_s$) 사실을 이용하여 다음식의 조건을 만족하도록 클램프 커패시터 C_{cl} 을 상용 커패시터 $C_{cl}=1[\mu F]$ 로 선정한다.

$$f_r = \frac{1}{2\pi \sqrt{L_{lk} C_{cl}}} = \frac{1}{2\pi \sqrt{(2.2 \times 10^{-6}) \cdot (1 \times 10^{-6})}} > f_s \quad (12)$$

제안한 변환기 시작품의 스위치 Q의 정격전압은 식 (3)에 의해서 다음과 같이 계산된다.

$$v_{Q,ds} = V_{in} + \frac{D \cdot V_{in}}{1-D} \cdot \frac{n(1-k)+(1+k)}{2} \approx 86[V] \quad (13)$$

여기서 인덕터 결합계수 k 는 앞서 계산되고 측정된 L_m 과 L_{lk} 에 의해 다음과 같이 주어진다.

$$k = \frac{L_m}{L_m + L_{lk}} = \frac{56\mu H}{56\mu H + 2.2\mu H} \approx 0.96 \quad (14)$$

그러므로 스위치 Q로 이용하는 MOSFET의 사양은 통상적인 설계기법에 의해 식 (13)의 계산치에 두 배

정도의 설계마진을 두어 Fairchild사의 MOSFET인 IRF640 ($V_{DSS}=200[V]$, $C_{oss}=175[pF]$, $R_{ds,on}=0.15[\Omega]$)으로 선정한다.

출력다이오드 D_0 에 인가되는 전압 v_{D_0} 는 결합인덕터에 존재하는 누설인덕턴스 성분을 고려하여 다음과 같이 계산된다.

$$v_{D_0} = \frac{2 \cdot n \cdot (k \cdot D + 1 - D) \cdot V_o}{D \cdot (1+k) \cdot (1+n) + 2 \cdot (1-D)} \approx 457[V] \quad (15)$$

그리하여 출력다이오드 D_0 는 두 배 정도의 설계마진을 두어 General Semiconductor사의 다이오드 UF5408(1000[V]/3[A])로 선정한다. 그리고 출력커패시터 C_0 는 출력전압의 리플전압을 고려하여 다음과 같이 계산된다[11].

$$C_0 \approx \frac{V_o \cdot D_{max} T_s}{R_o \cdot V_{o,ripple}} \approx 44[\mu F] \quad (16)$$

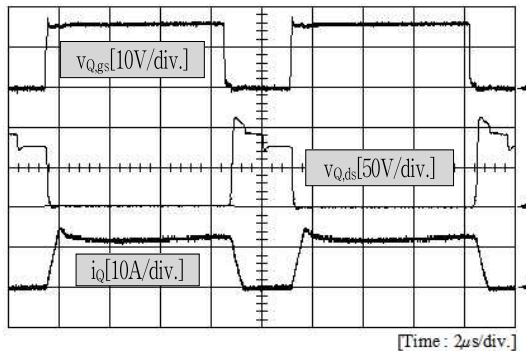
여기서 $V_{o,ripple}$ 은 출력전압의 리플전압으로 $V_{o,ripple}=1[V]$ 로 두며, R_o 는 정격출력 부하저항이다. 따라서 출력 커패시터 C_0 는 약 두 배 정도의 설계마진을 고려하여 상용 커패시터 220[μF]/400[V] 2개를 직렬로 연결하여 구성하였다($C_0=220[\mu F]/2=110[\mu F]$).

4. 실험결과

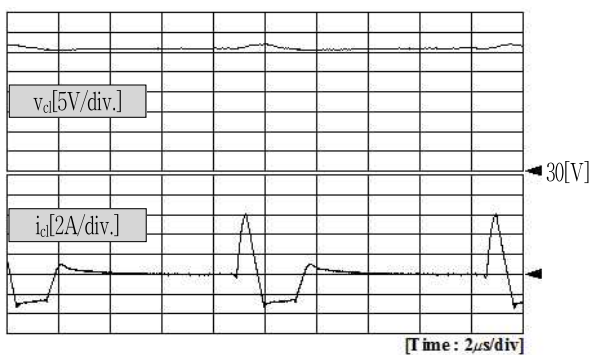
제안한 변환기의 성능을 입증하기 위하여 3절에서 설계된 각 회로파라미터를 이용하여 시작품을 제작하고 실험하였다.

그림 6은 제안한 변환기의 최대 출력부하 시 실험파형을 보인다. 그림 6 (a)는 스위치 Q의 게이트-소스전압 $v_{Q,gs}$, 드레인-소스전압 $v_{Q,ds}$ 및 스위칭전류 i_Q 를 보인다. 그리고 그림 6 (b)는 제안한 변환기의 클램프 커패시터의 양단전압 v_{cl} 과 커패시터로 흐르는 전류 i_{cl} 을 보인다. 이 그림으로부터 클램프 커패시터의 양단전압이 커패시터로 흐르는 전류 i_{cl} 의 양(+)의 영역과 음(-)의 영역을 따라 충·방전하고 있음을 알 수 있다.

그림 7은 기존의 결합인덕터 부스트 직류-직류변환기(a)와 제안한 변환기(b)에서 스위치가 턴오프 시 스



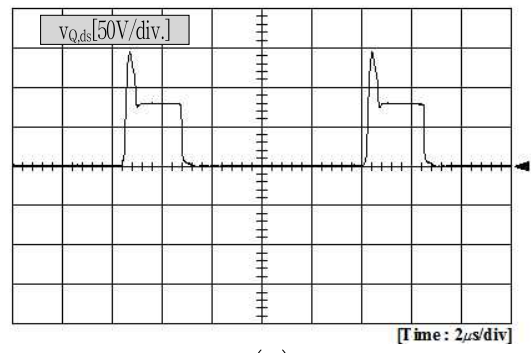
(a)



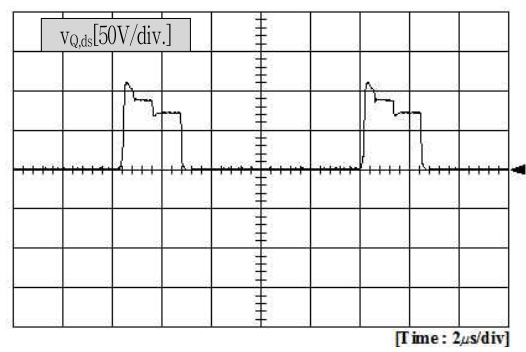
(b)

그림 6. 최대 출력부하 시 제안된 변환기의 실험파형
(a) 스위치 Q의 게이트-소스전압($v_{Q,gs}$), 드레인-소스전압($v_{Q,ds}$), 스위치 전류(i_Q), (b) 클램프 커패시터 전압(v_{cl})과 전류(i_{cl})
Fig. 6. The experimental waveforms of the proposed converter at maximum output load (a) gate-source voltage($v_{Q,gs}$), drain-source voltage ($v_{Q,ds}$) and switch current(i_Q), (b) clamp capacitor voltage(v_{cl}) and current (i_{cl})

위치 Q의 드레인-소스전압 $v_{Q,ds}$ 의 실험파형을 각각 보인다. 이것으로 보아 스위치 Q의 높은 전압스파이크가 70[%] 정도 완화되었음을 알 수 있다. 그림 8은 기존의 결합인덕터 부스트 직류-직류 변환기와 제안한 변환기의 출력다이오드의 캐소드-애노드 전압과 다이오드로 흐르는 전류가 최대 출력부하일 때 실험파형을 각각 보인다. 그림 8 (a)와 (b)에서 양 경우 모두 출력다이오드 D_0 는 ZVS로 턴온하나, 그림 8 (a)의 제안한 변환기의 동작에서는 출력다이오드 D_0 의 역회복 전류가 턴오프 시에 클램프 커패시터 C_{cl} 에 흡수되



(a)



(b)

그림 7. 최대 출력부하 시 기존의 결합인덕터 부스트 직류-직류변환기(a)와 제안된 변환기(b)의 스위치 Q의 드레인-소스($v_{Q,ds}$)의 실험파형
Fig. 7. The experimental waveforms of conventional coupled inductor boost DC-DC converter (a) and the proposed converter (b) of the drain-source ($v_{Q,ds}$) of the switch Q at the maximum output load

므로 기존의 변환기에 의한 그림 8 (b)의 경우에서 보다 70[%] 정도 저감되었다. 그림 6~8로부터 제안한 변환기는 결합인덕터의 누설인덕턴스와 출력다이오드의 역회복 문제로 인하여 스위치 Q에 발생하는 전압/전류 서지 및 스트레스의 문제를 효과적으로 개선함을 알 수 있다.

그림 9는 출력부하에 따른 출력전압 V_o , 스위치 Q의 전류 i_Q , 클램프 커패시터 전류 i_{cl} 과 출력다이오드 전류 i_{D_0} 의 실험파형을 보인다. 이것으로부터 제안한 변환기가 설계사양 내의 출력부하에 대하여 양호하게 동작함을 알 수 있다. 그림 10은 제안한 변환기의 시

간단한 클램프회로를 이용한 고효율 결합인덕터 부스트 직류-직류 변환기

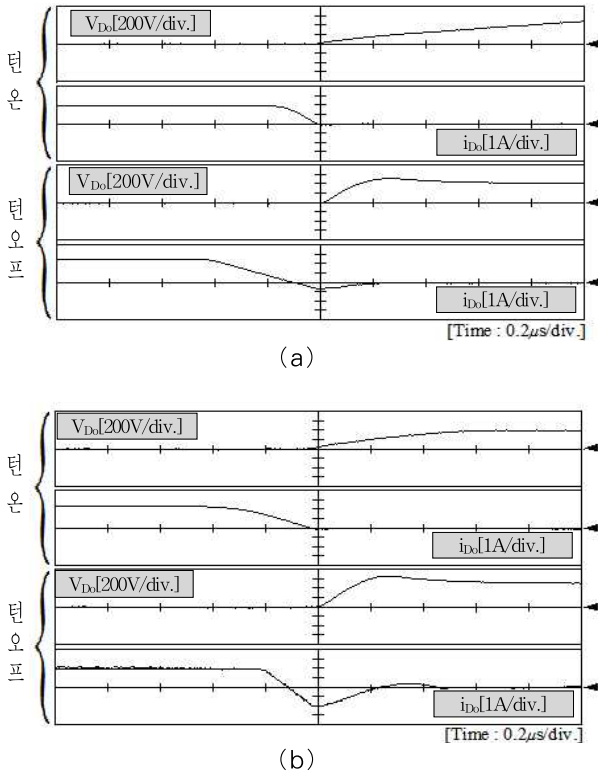


그림 8. 출력다이오드 D_o 의 캐소드-애노드 전압 (v_{D_o})과 흐르는 전류 (i_{D_o})의 실험파형 ($P_{o,max}=200[W]$) (a) 제안한 부스트 직류-직류 변환기, (b) 기존의 결합인덕터 부스트 직류-직류 변환기

Fig. 8. The experimental waveforms of cathode-anode voltage v_{D_o} and current i_{D_o} of the output diode D_o . ($P_{o,max}=200[W]$); (a) proposed boost DC-DC converter, (b) conventional coupled inductor boost DC-DC converter

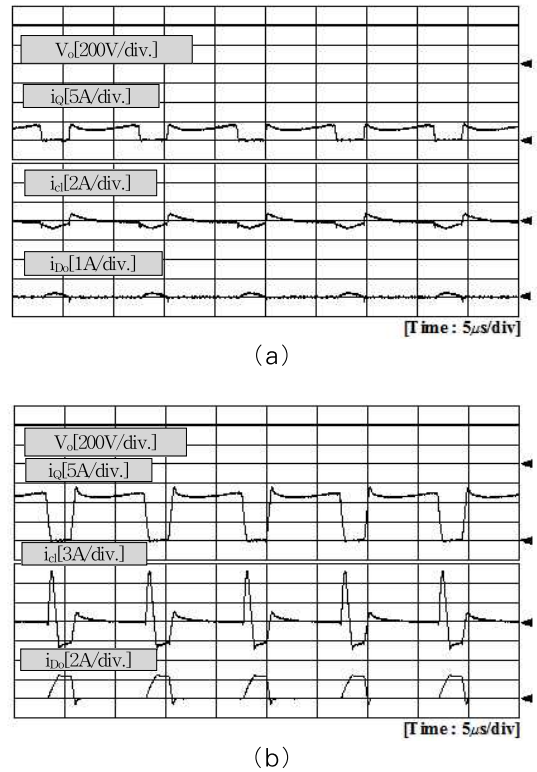


그림 9. 다양한 출력부하 조건에 따른 출력전압(V_o), 스위치 Q의 전류(i_Q), 클램프 커패시터 전류(i_{cl})와 출력다이오드 전류(i_{D_o})의 실험파형: (a) $P_o=10[W]$, (b) $P_o=200[W]$

Fig. 9. The experimental waveforms of the output voltage(V_o), current(i_Q) of the switch Q, clamp capacitor current(i_{cl}) and output diode current(i_{D_o}) according to wide output load range: (a) $P_o=10[W]$, (b) $P_o=200[W]$

작품의 실물사진이다. 그림 11은 Yokogawa사의 WT230 전력효율계측기로 측정한 제안한 변환기와 기존의 결합인덕터 부스트 직류-직류 변환기의 효율 그래프를 각각 보인다.

실험결과에서 비교된 기존의 결합인덕터 부스트 직류-직류 변환기는 제안한 변환기에서 클램프 커패시터 C_{cl} 을 개방하고 클램프 다이오드 D_{cl} 은 단락하여 제안한 클램프회로를 제거한 후 동일한 조건에서 실험한 것이다. 제안한 변환기의 최대효율은 정격 최대출력전력($P_{o,max}=200[W]$)일 때 약 92.1[%] 정도였다.

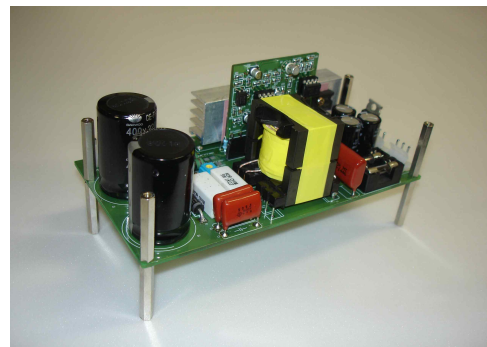


그림 10 제안한 변환기의 시작품
Fig. 10. Prototype of the proposed converter

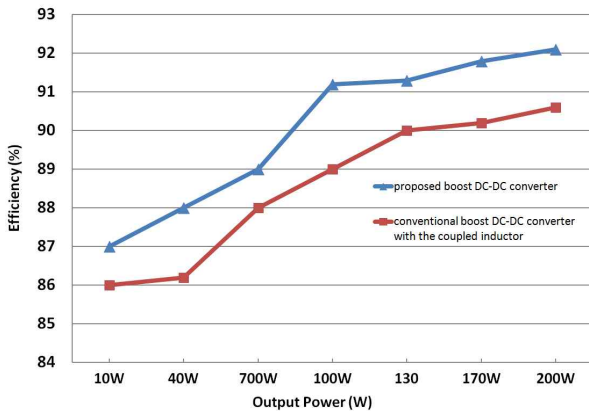


그림 11. 제안한 변환기와 기존의 결합인덕터 부스트 직류-직류 변환기의 출력부하 변동에 따른 효율그래프

Fig. 11. The efficiency graph of the proposed converter and conventional coupled inductor boost DC-DC converter according to various output load conditions

5. 결 론

본 논문에서는 간단한 클램프회로를 이용한 고효율 결합인덕터 부스트 직류-직류 변환기를 제안하였다. 제안한 변환기는 결합인덕터의 권선비를 이용하여 고승압비를 얻을 뿐만 아니라, 커패시터와 다이오드로 구성된 간단한 클램프회로를 삽입하여 누설인덕턴스로 인한 전압/전류 스트레스를 최소화하였다. 또한 제안한 변환기는 출력다이오드의 턴오프 시의 역회복 문제를 개선시켜 전체 시스템의 효율을 향상시켰다. 본 논문에서는 제안한 변환기의 회로의 동작원리를 모드별로 설명하고 시작품 변환기의 설계예를 제시하였다. 그리고 제안한 시작품의 실험결과로써 제안한 변환기의 우수한 동작특성을 증명하였다.

References

[1] F. D. Tan, "Current Loop Gain with a Nonlinear Compensating Ramp", Power Electronics Specialists Conference, IEEE, Vol. 1, pp. 796-802, Jun, 1996.
 [2] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics: Converters, Applications and Design, 2nd Ed., John Wiley & Sons, Inc., pp. 172-178, 1989.
 [3] D. A. Grant, Y. Darroman, and J. Suter, "Synthesis of

Tapped-Inductor Switched-Mode Converters", IEEE Transactions on Power Electronics, Vol. 22, No. 5, pp. 1964-1969, Sep. 2007.
 [4] 박종문, 유두희, 정강률, "LCD LED백라이트 구동용 DC-DC 부스트 컨버터", 순천향산업기술논문집, 제16권, 제1호, pp. 31-36, 2010. 8.
 [5] H. Levy, I. Zafrany, G. Ivensky, and S. Ben-Yaakov, "Analysis and evaluation of a lossless turn-on snubber", Applied Power Electronics Conference and Exposition, IEEE, Vol. 2, pp. 757-763, Feb, 1997.
 [6] Q. Zhao, F. Tao, Y. Hu, and F. C. Lee, "Active-clamp DC/DC Converters Using Magnetic Switches", Applied Power Electronics Conference and Exposition, IEEE, Vol. 2, pp. 946-952, 2001.
 [7] S. Dwari, S. Jayawant, T. Beechner, S. K. Miller, A. Mathew, M. Chen, J. Riehl, and J. Sun, "Dynamics characterization of coupled inductor boost dc dc converters", Computers in Power Electronics, IEEE Workshops on, pp. 264-269, Jul. 2006.
 [8] Q. Zhao and F. C. Lee, "High Performance Coupled-Inductor DC-DC Converters", Applied Power Electronics Conference and Exposition, 8th Annual IEEE, Vol. 1, pp. 109-113, Feb, 2003.
 [9] D. Wang, Y. Deng, and X. He, "Designing and Analysis of an Inerleaved Boost Converter with Passive Lossless Clamp Circuits", Industrial Electronics Conference of IEEE, pp. 2149-2155, Nov, 2008.
 [10] www.tdkkorea.co.kr, PC40 PQ3535 Datasheet.
 [11] 김희준, 스위치모드 파워서플라이, 성안당, pp. 11-14, 2005.

◇ 저자소개 ◇



유두희 (柳斗熙)

1981년 4월 2일생. 2007년 순천향대학교 정보기술공학부 졸업. 2009년 순천향대학교 대학원 전기·로봇공학과 졸업(석사). 2011년 순천향대학교 대학원 전기·로봇공학과 박사과정 수료. 현재 (주)비원테크 대리.



정강률 (鄭康律)

1971년 12월 17일생. 1997년 영남대학교 전기공학과 졸업. 1999년 POSTECH 전자전기공학과 졸업(석사). 2002년 POSTECH 전자전기공학과 졸업(박사). 현재 순천향대학교 전자정보공학과 부교수.