

계통 저항을 고려한 소용량 저항형 한류기의 초전도 선재 소모 길이 산출 연구

Design Method for HTS Wire Length of the Small Scale Resistive Type Superconducting Fault Current Limiter Considering System Resistance

이우승¹, 최석진², 장재영², 황영진², 강제식¹, 양동규³
이해근⁴, 고태국^{5,*}

W.S. Lee¹, S.J. Choi², J.Y. Jang², Y.J. Hwang², J.S. Kang¹, D.G. Yang³,
H.G. Lee⁴, T.K. Ko^{5,*}

Abstract: Electrical system is changing to smart grid which includes the distributed generations with reusable energy sources in these days. The distributed generations are environmentally friendly and have no concern with depletion problem. But dispatching distributed generations can cause an increase of the fault current. Resistive type superconducting fault current limiter is one of the candidates of solution for the large fault problem in smart grid. In this paper, a design method for the wire length of fault current limiter and the result of short circuit test for small scale modules considering system resistance are introduced.

Key Words: resistive type superconducting fault current limiter, system resistance, wire length.

1. 서 론

최근 전력 계통은 기존 설비의 노후에 따른 교체 요구, 신재생 에너지에 의한 분산전원의 투입, 고품질의 전력 공급 요구에 따라 스마트 그리드로 전환 중에 있다[1,2].

스마트 그리드의 핵심 요소인 분산전원은 신재생 에너지를 사용하여 무한히 사용할 수 있을 뿐 아니라 환경오염을 발생시키지 않는다는 장점을 가지고 있다. 하지만 이를 전력 계통에 투입할 경우 사고 시 발생하는 사고전류의 크기가 급격히 증가할 수 있다는 문제가 제기되고 있다[3].

이에 따라 국·내외 연구기관들에서 스마트 그리드 시스템에 투입되어 사고전류를 효과적으로 제한할 수 있는 초전도 기기들이 제안되고 연구되었다[1-4].

¹학생회원 : 연세대 대학원 전기전자공학과 석사과정

²학생회원 : 연세대 대학원 전기전자공학과 박사과정

³학생회원 : 고려대 대학원 신소재공학과

⁴정 회 원 : 고려대 신소재공학과 교수

⁵정 회 원 : 연세대 공과대학 전기전자공학과 교수

*교신저자 : tkko@yonsei.ac.kr

원고접수 : 2011년 08월 31일

심사완료 : 2011년 09월 22일

게재확정 : 2011년 09월 22일

초전도 기기 중 저항형 초전도 한류기는 임계조건 이하에서 통전 저항이 거의 발생하지 않다가, 임계조건을 벗어나면 급격하게 저항이 발생하는 초전도체의 물성을 이용한 기기로 사고 시 전류를 빠르게 제한하는 특징이 있다[5]. 저항형 초전도 한류기를 스마트 그리드에 적용하기 위해서는 계통의 상황에 맞는 설계가 필요하다.

저항형 한류기를 설계할 때에는 모듈이 적용되는 계통의 용량, 계통의 운영 방법과 같은 계통의 특성들을 고려하여 선재의 종류, 모듈의 형태 및 선재의 소모 길이 등을 설계해야 한다. 본 논문에서는 계통의 저항 변화만을 고려한 간략한 계통 모델에서 저항형 한류기의 소모 선재 길이 산출에 관한 연구를 수행하였다.

연구 결과 계통의 저항을 고려한 경우와 고려하지 않은 경우 각각에 대하여 한류기 모듈을 제작하는데 필요한 선재의 길이가 산출되었다. 또한 산출된 설계값을 바탕으로 단순화 된 계통 모델에 대한 두 개의 소용량 한류기 모듈을 제작하여 각각의 모듈에 대한 사고 실험을 진행하고 그 특성을 비교, 분석하였다.

2. 본 론

2.1. 계통의 저항을 무시할 경우 선재 소모량 계산

구체적인 소모 선재 길이의 계산 방법은 다음과 같다. 계통의 저항을 무시할 경우, 사고 발생 시간동안 계통에 한류기 모듈 이외의 저항이 존재하지 않는다. 따라서 사고 시점의 모든 전기적 에너지가 한류기 모듈에서 소모된다고 가정할 수 있다. 또한, 사고 발생 시에는 초전도체의 저항이 급격히 커지기 때문에 대부분의 사고전류는 안정화제로 흐르는 것으로 간주할 수 있다. 사고 순간은 짧으므로 한류기 모듈의 냉각 혹은 전도 등에 의한 열적 교류가 거의 없고 따라서 한류기 모듈은 단일 조건에 있다고 가정할 수 있다.

이러한 조건에서 저항형 한류기를 제작하는데 필요한 선재의 길이는 다음의 식 (1)을 이용하여 산출할 수 있다[6-7].

$$E = \sqrt{\frac{1}{\Delta t} \int_{T_1}^{T_2} C(T) \cdot \rho(T) dT} \quad (1)$$

식 (1)에서 Δt 는 총 사고가 발생한 시간, T_1 은 정상시 저항형 한류기의 운전 온도, T_2 는 사고 시 발생한 열에 의하여 초전도 선재가 도달한 최대 온도,

$C(T)$ 는 초전도 선재의 온도에 따른 열용량이며 $\rho(T)$ 는 초전도 선재 중 안정화 층의 온도에 따른 비저항이다.

최종 도달 온도 T_2 는 선재의 파손과 밀접한 관련이 있다. 본 논문에서는 최종 도달온도를 300 K으로 설정하였다.

E 는 허용전기장으로 사고 순간동안 초전도 선재의 온도가 T_1 에서 T_2 까지 전이될 때 초전도 선재 내부의 평균 전기장을 나타낸다. E 의 값을 MKS 단위계로 표현하면 V/m가 된다.

식 (1)을 이용하면 전압이 V 인 시스템에 필요한 초전도 선재의 길이 L 을 다음의 식 (2)를 통해 산출할 수 있다.

$$L = \frac{V}{E} \tag{2}$$

만약 정상 시 동작 온도, 사고 시간, 목표로 하는 최대 도달 온도가 일정할 경우 허용전기장 E 의 값은 상수가 된다.

2.2. 계통의 저항을 고려할 경우 선재 길이 계산

사고 시점에서 계통의 저항을 무시하지 않는다면 사고 시간동안 발생하는 에너지는 한류기 모듈 뿐 아니라 계통의 저항에서도 소모된다. 따라서 계통의 저항을 고려한다면, 모든 에너지가 한류기 모듈에서 소모된다는 가정은 수정되어야 한다.

본 논문에서는 계통의 저항을 고려하여 한류기 모듈을 설계하는데 필요한 선재의 소모량을 계산하기 위해 새로운 변수를 다음과 같이 정의하였다.

$$\alpha = \int_{T_1}^{T_2} C(T)\rho(T)dT \tag{3}$$

$$\beta = 2A \int_{T_1}^{T_2} C(T)dT \tag{4}$$

$$\gamma = A^2 \int_{T_1}^{T_2} \frac{C(T)}{\rho(T)}dT \tag{5}$$

식 (4)~(5)중 A 는 설계에 사용되는 초전도 선재의 단면적이다. 정상 시 동작 온도와 목표하는 최대 도달 온도가 같고, 사용하고자 하는 선재의 종류가 결정되면 선재의 온도에 따른 열용량 $C(T)$, 온도에 따른 비저항 $\rho(T)$, 선재의 단면적 A 가 모두 결정된다. 이 때 식(3)~(5)에서 정의된 값은 모두 상수가 된다.

상수가 되는 조건에서 α , β , γ 의 값과 계통의 저항 R_s 를 고려할 때 한류기 모듈의 선재 소모량 L 은 다음의 식 (6)에서 나타난 이차방정식을 풀어 계산할 수 있다[8].

$$V^2\Delta t = \alpha L^2 + \beta R_s L + \gamma R_s^2 \tag{6}$$

식 (6)에서 V 는 계통의 전압이고 Δt 는 사고의 시간이다.

Table 1. Design target specification.

설계변수	설계 목표 값
전압	100 V
부하 저항	5 Ω
주파수	60 Hz
계통 저항	0.25 Ω
사고시간	0.1 sec
정상 시 동작 온도	77 K
최대 도달온도	300 K
냉각방식	액체질소 냉각

3. 실험방법

3.1. 실험 조건 및 설계 목표의 설정

본 논문에서는 한류기 모듈을 제작하기 위하여 AMSC사의 Amperium 선재를 사용하였으며 실험 사양은 표 1과 같다. 계통의 저항을 고려하지 않은 경우와 고려한 경우의 차이를 비교하기 위하여 다음의 두 가지 모듈을 설계하였다.

모듈 A - 계통의 저항을 고려하지 않고 설계한 경우.

모듈 B - 계통의 저항을 고려한 경우. (저항=0.25Ω)

상기 조건과 표 1의 실험 환경에 맞는 각각의 모듈을 제작하기 위해 식 (2)와 식 (6)을 적용하여 선재의 길이를 산출하였다.

3.2. Short Sample Test(단선재 실험)

한류기 모듈을 제작하기에 앞서 길이 선정에 필요한 α , β , γ 값을 확보할 필요가 있다. 실험적인 방법으로 이를 결정하는 방법은 다음과 같다.

(과정 1). 단선재를 이용하여 매우 작은 한류기 모듈이 포함된 회로를 구성한다. 단선재 샘플은 캡톤으로 절연된 20 cm 길이의 샘플을 사용하였다. 그림 1은 제작된 단선재 샘플의 모습이다.

(과정 2). 그림 2의 회로에서 계통의 저항(R_s) 값을 변경한다. 그림 2는 사고 실험의 회로도의 개략도이다.

(과정 3). 충분히 낮은 전압을 인가하고 설계된 사고 시간 0.1초의 단락 사고를 일으킨다.

(과정 4). 사고 시간 동안 도달한 단선재의 저항과 상온에서의 저항을 비교한다. 저항은 온도의 함수이며, 실험 환경에서 증가함수이므로 상온에서의 저항과 일치할 때 300 K에 도달한 것으로 볼 수 있다.

상온에서 테스트에 사용한 Amperium 선재의 단위 길이당 저항은 약 2.9 mΩ/cm로 나타났다. 따라서 4단자 법을 이용하여 측정된 20 cm의 단선재 샘플 저항이 58 mΩ에 도달한다면 300 K에 도달한 것으로 볼 수 있다.

(과정 5). 만약 저항이 상온에서의 저항보다 낮을 경우 충분한 냉각 시간을 가진 후 전압을 높여 다시 사고 실험을 진행하고 저항을 측정한다.

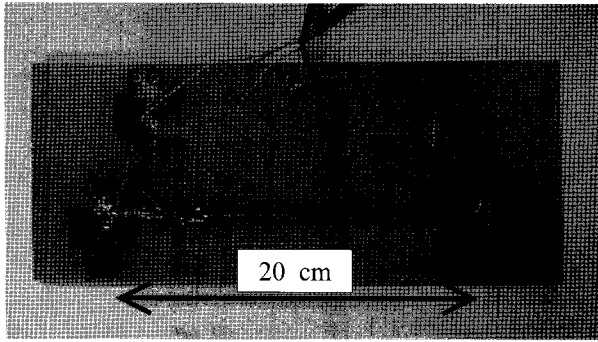


Fig. 1. Short sample with Kapton insulation.

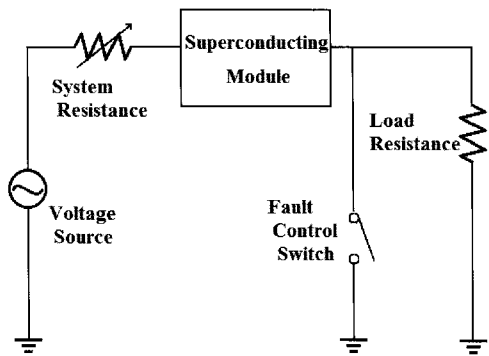


Fig. 2. Short circuit test system diagram.

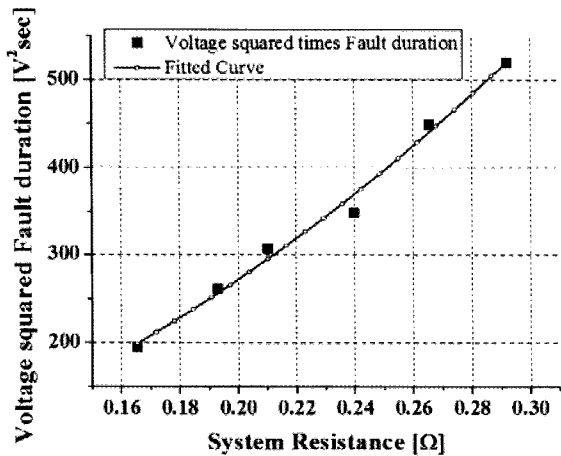


Fig. 3. Short sample test result with system resistance variation.

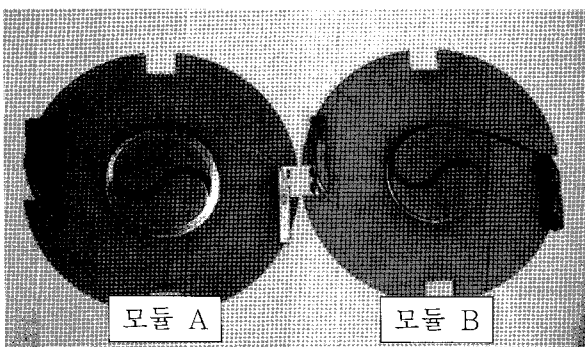


Fig. 4. Fabricated current limiter module.

Table 2. The specification of the fabricated module.

	모듈 A	모듈 B
선재길이	2.80 m	1.02 m
정상 시 동작 온도	77 K	77 K
임계전류	75.2 A	77.6 A
권선 수	12.5 turn	4.5 turn
최소 내경	27 mm	27 mm

(과정 6). 과정 3~5를 3번 이상 반복한다.

실험 조건이 오차가 전혀 발생하지 않는 이상적인 조건이라면 3번의 실험으로도 α , β , γ 값을 얻기 위한 충분한 정보를 얻을 수 있다. 하지만 실제 실험에서는 실험 장비로 조절할 수 있는 전압 레벨 간격, 측정 오차와 같은 요인이 포함되어 있기 때문에 총 6개의 데이터를 이용하여 곡선 추산(curve fitting) 방식을 이용하여 α , β , γ 값을 결정하였다.

그림 3은 식 (6)에 해당하는 실험 데이터와 이를 통해 추산된 곡선을 함께 나타낸 그래프이다. 추산된 곡선은 식 (7)과 같이 나타난다.

$$V^2 \Delta t = 5.13 + 400.69 R_s + 4661.12 R_s^2 \quad (7)$$

식 (7)의 결과에 샘플의 길이 20 cm를 적용하면 각 상수의 값을 알 수 있다. α 는 $130.48 \text{ J}\Omega/\text{m}^2$, β 는 2003.45 J/m , γ 는 $4661.12 \text{ J}/\Omega$ 의 값을 얻을 수 있다.

3.3. 실험 모듈의 제작

상수 α , β , γ 가 결정되었고 이 결과를 토대로 식 (6)에 따라 표 1에 나타난 사양의 한류기 모듈에 사용되는 선재의 길이를 산출하였다.

계통의 저항을 고려하지 않는 모듈 A와, 계통의 저항 0.25 Ω 을 고려한 모듈 B를 제작하는데 필요한 선재의 길이는 각각 2.76 m, 1.09 m로 계산되었다.

한류기 모듈은 무유도 팬케이크 형태의 권선 방식을 사용하였다(9).

그림 4는 실제로 제작된 한류기 모듈의 사진이다. 왼쪽부터 모듈 A, 모듈 B의 모습이다. 표 2는 모듈 A와 모듈 B의 제작 사양이다.

3.4. 단락 사고 실험 및 결과

사고 실험은 표 1에 정해진 조건에 의하여 실행되었다. 그림 5는 모듈 A의 사고 실험 결과를, 그림 6은 모듈 B의 사고 실험 결과를 나타낸 것이다.

사고전류의 첫 최댓값(first peak current)은 모듈 A의 경우 311.4 A, 모듈 B의 경우 383.1 A로 나타났다. 전체적인 사고전류의 제한폭은 모듈 B보다 모듈 A가 더 큰 것을 확인할 수 있다.

사고 시 초전도 선재의 단위 길이당 발생 저항은 모듈 A가 모듈 B에 비하여 낮게 나타났다. 그림 7은 사고 시간 동안 단위 길이당 선재의 저항을 나타낸 그래프이다.

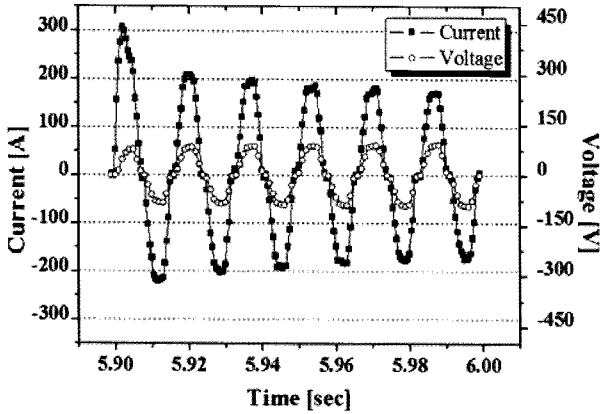


Fig. 5. Short circuit test result of module A.

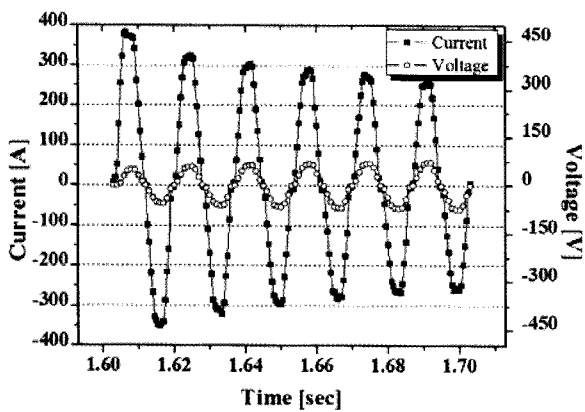


Fig. 6. Short circuit test result of module B.

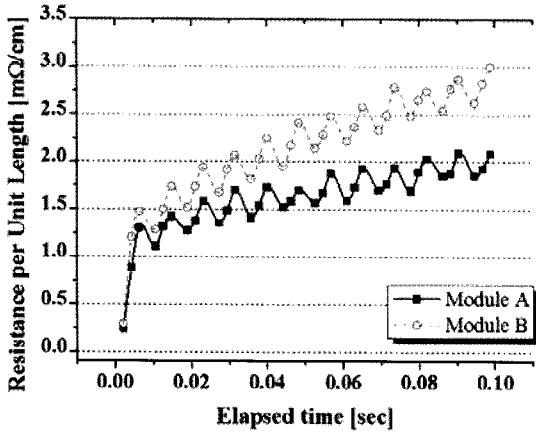


Fig. 7. Resistance per unit length change during fault sequence.

모듈 A는 사고 이후 0.1초 이후에 단위 길이당 저항이 2.08 mΩ/cm에 도달하였다. 이는 0.1초 사고 이후에도 한류기 모듈의 온도가 300 K에 이르지 못하여 설계 목표와 다르게 제작되었음을 알 수 있다. 반면에 모듈 B는 사고 후 0.1초 뒤에 단위 길이당 저항이 3.00 mΩ/cm에 도달하였다. 이는 상온에서 Amperium 선재의 단위 길이당 저항인 2.9 mΩ/cm에 근접한 수치이며 따라서 한류기 모듈의 온도는 300 K 근처에 도달하였음을 알 수 있다. 따라서 계통 저항을 고려하지 않고 설계한 결과보다 저항을 고려하여 설계한 결과가 실험 결과와 일치하는 것을 확인할 수 있다.

4. 결 론

본 논문에서는 계통의 저항을 고려한 경우 저항형 한류기의 소모 선재 길이를 산출할 수 있는 설계방법을 제안하였다. 설계 방법의 신뢰성을 검증하기 위해, 계통의 저항을 0.25 Ω으로 고려하였을 경우의 한류기 모듈과, 특성 분석을 위한 대조군으로써 계통의 저항을 고려하지 않은 한류기 모듈을 설계하고 제작하였다. 설계 및 제작된 한류기 모듈을 이용한 사고 실험이 수행되었으며, 이를 통해 계통의 저항을 고려하여 설계된 한류기 모듈의 사고전류 제한 특성이 본래의 설계 목표에 부합하는 것을 확인하였다.

이상의 연구 결과를 통해 계통의 저항은 저항형 한류기의 설계 변수에 영향을 줄 수 있는 요소임을 확인하였고, 계통의 저항을 고려할 때 저항형 한류기의 소모 선재 길이 설계에 대한 연구 방향도 제안 되었다.

그러나 실 계통에 적용하기 위한 저항형 한류기를 설계할 경우 본 논문에서 논의된 단순화된 계통의 저항 뿐 아니라 실 계통에서 한류기 적용 위치, 사고전류의 크기 및 계통의 운영 방법도 설계에 영향을 줄 수 있다.

따라서 본 연구 결과를 실 계통 설계에 적용하기 위해서는 계통의 저항 변화와 함께 계통의 다른 특성도 고려한 연구가 추가로 이루어져야 할 것이다.

감사의 글

이 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No. 2011-0020401).

참 고 문 헌

- [1] M.C. Ahn, and T.K. Ko, "Proof-of-Concept of a Smart Fault Current Controller With a Superconducting Coil for the Smart Grid", IEEE Transactions on Applied Superconductivity, Vol. 21, No. 3, pp. 2201-2204, 2011.
- [2] P. Jarventausta, S. Repo, A. Rautiainen, J. Partanen, "Smart grid power system control in distributed generation environment", Annual Reviews in Control, Vol. 34, pp. 277 - 286, 2010.
- [3] K. Maki, S. Repo, P. Jarventansta, "Effect of Wind Power Based Distributed Generation on Protection of Distribution Network", Developments in Power System Protection, Vol. 1, pp. 327-330, 2004.
- [4] Umer A. Khan, J.K. Seong, S.H. Lee, S.H. Lim, B.W. Lee, "Feasibility Analysis of the Positioning of Superconducting Fault Current Limiters for the Smart Grid Application Using Simulink and SimPowerSystem", IEEE Transactions on Applied Superconductivity, Vol. 21, No 3, pp. 2165-2169, 2011.
- [5] B.C. Sung, D.K. Park, J.-W. Park, T.K. Ko, "Study on a Series Resistive SFCL to Improve

Power System Transient Stability: Modeling, Simulation, and Experimental Verification", IEEE Transactions on Industrial Electronics, Vol. 56, No 7, pp. 2412-2419, 2009.

- [6] S. Elschner, F. Breuer, M. Noe, T. Rettelbach, Heribert Walter, J. Bock, "Manufacturing and Testing of MCP 2212 Bifilar Coils for a 10 MVA Fault Current Limiter", IEEE Transactions on Applied Superconductivity, Vol. 13, No 2, pp. 1980-1983, 2003.
- [7] M.C. Ahn, D.K. Park, S.E. Yang, M.J. Kim, H.-M. Chang, Y.S. Yoon, B.-Y. Seok, J.-W. Park, T.K. Ko, "Recovery Characteristics of Resistive SFCL Wound With YBCO Coated Conductor in a Power Systemz", IEEE Transactions on Applied Superconductivity, Vol. 17, No. 2, pp. 1859-1862, 2007.
- [8] 이우승, 장재영, 최석진, 고태국, "라인 저항이 포함된 시스템에서 저항형 한류기 허용 전기장 산출 연구", 2011년도 대한전기학회 하계학술대회 논문집, pp. 971-972, 2011.
- [9] 조현철, 장기성, 김영재, 최석진, 황영진, 김원철, 고태국, "권선방식에 따른 무유도 권선형 HTS 코일의 퀘치 및 회복 비교특성", 한국초전도 저온공학회 논문지, 12권, 3호, pp. 37-41, 2010.



양동규(梁東圭)

1984년 11월 4일생, 2010년 고려대 공대 신소재공학부 졸업, 현재 동대학원 신소재공학과 석·박사통합과정.



이혜근(李海根)

1963년 9월 26일생, 1987년 고려대 공대 재료공학과 졸업, 1990년 미 일리노이대 대학원 재료공학과 졸업(공학석사), 1995년 동대학원 재료공학과 졸업(공학박사), 1995~1997년 MIT, FBML, 박사후과정, 1997~2006년 MIT, FBML, 연구교수, 2006~현재 고려대학교 신소재공학부 교수.



고태국(高太國)

1955년 7월 4일생, 1981년 연세대 공대 전기공학과 졸업, 1983년 Case Western Reserve Univ. Dept. of EEAP 졸업(M.Sc), 1986년 Case Western Reserve Univ. Dept. of EEAP 졸업(Ph.D). 1986년~1988년 Ohio Cleveland State Univ. 전기공학과 조교수, 2008년~2010년 한국초전도·저온공학회 회장, 현재 한국초전도·저온공학회 명예회장, 현재 연세대학교 전기전자공학과 교수.

저 자 소 개



이우승(李愚丞)

1987년 2월 19일생, 2010년 연세대 공대 전기전자공학부 졸업, 현재 2011년 연세대학교 대학원 전기전자공학과 석사과정.



최석진(崔錫鎭)

1974년 6월 10일생, 1989년 연세대 공대 전기공학과 졸업, 2001년 동 대학원 전기공학과 졸업(공학석사), 현재 동 대학원 전기전자공학과 박사과정.



장재영(張宰榮)

1982년 11월 8일생, 2007년 연세대 공대 전기전자공학부 졸업, 2009년 동 대학원 전기공학과 졸업(공학석사), 현재 동 대학원 전기전자공학과 박사과정.



황영진(黃英珍)

1980년 3월 31일생, 2007년 연세대 공대 전기전자공학부 졸업, 2010년 동 대학원 전기전자공학과 졸업(공학석사), 현재 동 대학원 전기전자공학과 박사과정.



강재식(姜在植)

1984년 2월 6일생, 2011년 숭실대 공대 정보통신전자공학부 졸업, 현재 연세대학교 대학원 전기전자공학과 석사과정.