AMOLED용 LTPS TFT 기술

박 기 찬 (건국대학교 전자공학부)

Ⅰ. 서 론

현재 가장 빠르게 성장하고 있는 디스플레이 기술인 AMOLED(active-matrix organic light-emitting diode) 디스플레이는 LTPS(low-temperature polycrystalline silicon) TFT(thin film transistor) 기판(backplane)을 사용하여 생산하고 있다[1-3]. 기존의 LCD(liquid crystal display)에 널리 사용되는 a-Si(amorphous silicon) TFT는 낮은 공정비용과 높은 수율, 우수한 균일도 등의 장점이 있음에도 불구하고, 지속적으로 켜두면 문턱전압이 심각하게 변하는 문제점이 있어서 AMOED의 화소 구동에는 적합하지 않다[4-6].

LCD의 화소 스위치로 사용하는 TFT에는 양의 게이트 전압과 음의 게이트 전압이 주기적으로 반복해서 인가되므로 a-Si TFT를 사용해도 문턱전압 변동이 심하지 않고, 문턱전압이 다소 변하더라도 TFT는 단순한 스위치 역할만 하므로 액정에 인가되는 전압은 영향을 받지 않는다. 반면에 AMOLED에서 TFT는 단순한 스위치가 아니라 신호전압에 따라서 OLED에 흐르는 전류를 미세하게 결정하는 전류원의 역할을 하므로 TFT 문턱전압의 작은 변화는 각 화소의 휘도에 결정적인 영향을 미친다. 따라서 TFT의 구동시간 경과에 따라서 문턱전압이 변하면 잔상 및 휘도 변화가 심각하게 발생한다. 현재까지 AMOLED의 구동 특성을 만족하는 기판 기술은 LTPS TFT가 유일하다[7].

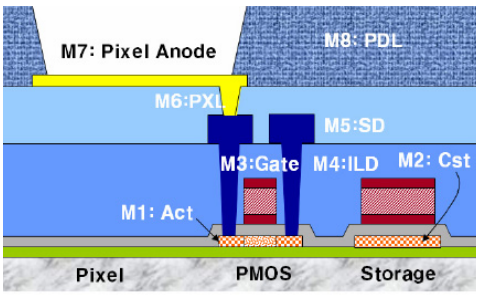
AMOLED 디스플레이의 화면 넓이가 증가하면서, 생산성 향상을 위해서 유리기판도 기존의 4 세대(730㎜ ×920㎜) 크기를 넘어서 2011년부터는 5.5 세대(1500㎜ ×1300㎜) 크기를 사용하기 시작하였다. 유리기판이 커지는 추세와 더불어서 최근에는 제조비용이 높고 공정관리가 까다로운 LTPS TFT 외에 IGZO(In-Ga-Zn-O)와 같은 금속 산화물 반도체 기반의 TFT를 AMOLED에 사용하려는 연구가 많이 진행되고 있다[8]. 그러나 산화물 TFT는 공정 및 소자 특성의 안정성이 부족해서 아직까지 대량생산에는 적용되지 않고 있다.

본고에서는 AMOLED용 LTPS TFT의 제조공정과 LTPS 박막 결정화 기술 및 화소 회로 등에 대해서 소개한다.

Ⅱ. AMOLED 화소 구조

1. LTPS TFT의 구조

LTPS TFT를 사용하는 AMOLED는 일반적으로 [그림 1]과 같은 구조를 갖는다[9]. 소스/드레인을 붕소(B; boron)로 도핑하여 PMOS로 제작하고, 게이트가 LTPS 박막 상부에 형성되는 top-gate 구조로 제작한다. LTPS 박막은 a-Si 박막에 엑시머 레이저를 조사하여 결정화하는 ELA(excimer laser annealing) 공정을 사용하여 제작하는 경우가 대부분이다. TFT의 게이트와 소스/드레인의 전극 겸 데이터 배선을 구성하는 금속층은 층간절연막(ILD; inter-layer dielectric)을 사이에 두고 차례로 형성한다. 화소전극을 평탄하게 형성하기 위해서 이상과 같이 형성한



[그림 1] AMOLED용 LTPS TFT 기판의 단면구조[9]

TFT 구조를 두꺼운(3㎛ 내외) 유기층으로 덮는다. 각 화소의 휘도를 결정하는 전압 정보는 저장용 축전기(C_{st};storage capacitor)에 저장되는데, 게이트 금속층과 도핑된 LTPS 박막 및 소스/드레인 전극 등을 사용하여 구성한다.

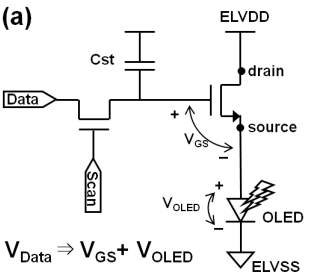
2. LTPS AMOLED 화소 구조

AMOLED의 기본 화소 회로는 [그림 2]와 같이 OLED 외에 2개의 TFT와 1개의 축전기(C_{st})로 구성된다. OLED와 직접 연결된 구동 TFT는 OLED에 흐르는 전류를 결정하여 발광휘도를 조절하는 역할을 하고, C_{st}는 이 TFT의 게이트 전압을 일정하게 유지한다. 데이터 배선과 연결된 스위치 TFT는 스캔 신호에 따라서 데이터 전압을 구동 TFT의 게이트와 C_{st}에 전달하거나 차단하는 역할을 한다.

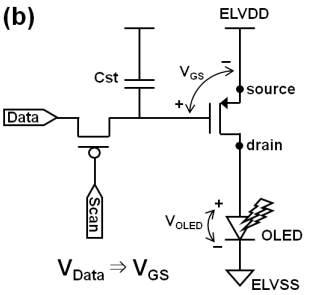
(1) NMOS와 PMOS 화소 회로 비교

[그림 2-(a)]와 같이 NMOS를 구동 TFT로 사용할 경우에는 데이터 전압이 구동 TFT의 게이트-소스 사이 전압(V_{GS})과 OLED의 양극-음극 사이 전압(V_{OLED})으로 나뉘어 걸린다. OLED를 장시간 사용하면 전류가 감소하므로 OLED와 직렬로 연결된 TFT의 V_{GS}도 감소하게 된다. 그 결과로 V_{OLED}는 다소 증가하나, 종합적으로 OLED의 전류는 감소하게 되고 장시간 발광한 화소는 열화되어 잔상(image sticking)이 나타난다.

반면에 [그림 2-(b)]와 같이 PMOS를 구동 TFT로 사용할 경우에는 데이터 전압이 TFT의 게이트-소스 사이 전압(V_{GS})에만 고스란히 전달된다. 이상적으로는 OLED와 TFT의 전류가 TFT의 V_{GS}에 의해서만 결정되는 구조이므로, TFT의 드레인에 연결된 OLED의 전류-전압 특성이 변하더라도 전류는 일정하게 유지된다. 따라서 장시간 발광한 화소의 열화는 쉽게 드러나지 않고 잔상(image sticking)이 감소한다.



(a) NMOS로 OLED를 구동하는 구조

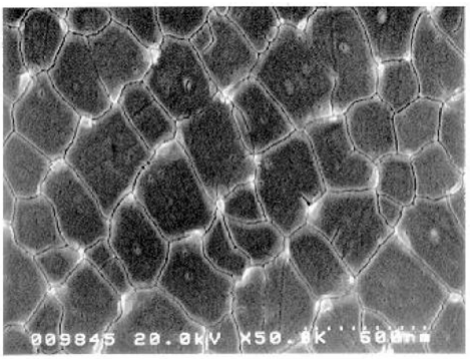


(b) PMOS로 OLED를 구동하는 구조

[그림 2] AMOLED의 기본 화소 구조

(2) LTPS TFT 특성편차 보상

ELA 공정으로 결정화한 LTPS 박막은 [그림 3]과 같이 결정립(grain)들이 불규칙적으로 배열하면서 구성된다. 결정립들의 경계에는 다량의 불포화결합(dangling bond)

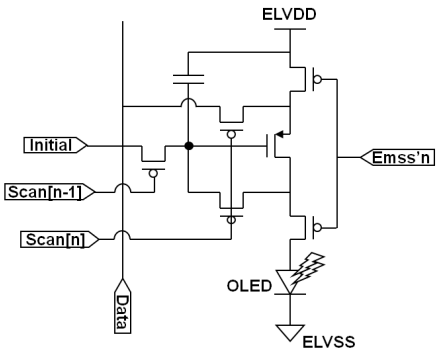


[그림 3] Secco 식각 후 LTPS 박막의 SEM 사진

[그림 4] 기본 화소구조로 제작한 LTPS AMOLED에 나타나는 불규칙한 얼룩[11]

이 존재하여 페르미 준위의 이동에 따라서 전하를 포획할 수 있다[10]. 결정립 경계에서의 전하포획은 페르미 준위를 고정시키는 역할을 하므로 TFT의 전자 및 정공 채널이 형성되는 것을 방해하여 LTPS TFT 특성에 결정적인 영향을 미친다. ELA LTPS는 특히 결정립 내부와 결정립 경계가 명확히 구분되므로 TFT의 채널 영역에서 결정립의 배열에 따라서 특성편차가 매우 크게 나타난다[1,6,8].

LTPS TFT의 특성편차는, 화소 OLED에 흐르는 전류의 편차를 유발하여 [그림 4]와 같이 적·록·청 화소의 밝기가 불규칙하게 나타나는 원인이 된다[11]. 이러한 얼룩을 제거하고 균일한 화면을 표시하기 위해서는 LTPS 박막 결정화 공정을 최적화하여 TFT의 특성편차를 줄이는 방법과 더불어, TFT의 특성편차를 보상하는 방법을 적용하여야 한다. 현재까지 다양한 TFT 특성편차 보상기술이 제안되었지만, 생산에 적용되고 있는 기술은 각 화소에 TFT의 문턱전압 차이를 보상하는 회로를 삽입하는 것이다[1,12]. [그림 5]는 6개의 TFT와 1개의 축전기를 사용하여 구성한 6T-1C 보상회로인데, 현재 생산되는 ELA 기반의 소형 AMOLED 패널에 적용되고 있다.



[그림 5] LTPS TFT의 특성 편차를 보상하기 위한 6T-1C 화소 회로

Ⅲ. LTPS TFT 기판 제조공정

1. LTPS TFT 기판 제조 공정

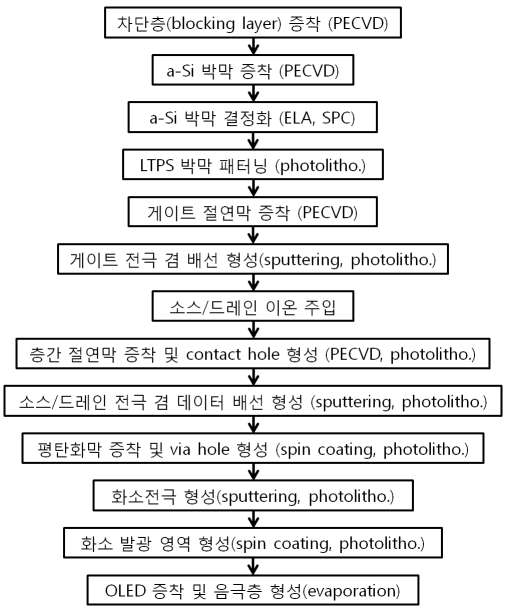
AMOLED용 LTPS TFT 기판의 제조공정은 제조업체별로 조금씩 다르지만, 기본적으로 [그림 6]과 같은 순서로 진행된다.

(1) 차단층(blocking layer) 증착

유리기판에 함유된 미량의 알칼리 금속 등의 불순물이 TFT의 특성에 영향을 미칠 수 있기 때문에 LTPS 층과 유리기판 사이에 차단층을 형성한다. PECVD(plasma enhanced chemical vapor deposition) 방법으로 SiO_2를 증착한다.

(2) a-Si 박막 증착

LTPS 박막의 전구물질(precursor)로서 500 Å 내외 두께의 a-Si 박막을 증착한다. PECVD로 증착하므로 다량의 수소가 포함된다. 수소는 ELA 공정 중에 급격하게 방출되며 박막을 손상시키므로 a-Si 증착 후에 450℃ 내외의 열을 가해서 제거한다.



[그림 6] AMOLED용 LTPS TFT 기판 제조공정

(3) a-Si 박막 결정화

현재 생산되는 AMOLED의 LTPS 박막은 대부분 308 ㎚ 파장의 XeCl 엑시머 레이저를 사용하여 결정화한다. 30㎱의 짧은 시간 동안 조사되는 레이저 펄스에 의해서 a-Si 박막은 용융된 후 식으면서 결정화되지만, 두꺼운 유리기판의 온도는 상온으로 유지되므로 저온공정으로 간주된다. 레이저를 사용하지 않고, 500℃~600℃ 가량의 온도에서 a-Si을 고체 상태로 유지하면서 결정화하는 고상결정화(SPC, solid-phase crystallization) 방법도 오랜 기간 동안 연구되었다. 결정화 시간을 단축하고 공정온도를 낮추기 위해서 니켈 등의 촉매를 사용하거나 자기장을 인가하여 a-Si을 결정화하는 기술도 시험적으로 적용되고 있다[1,6,13]. a-Si 박막의 결정화 기술에 대해서는 Ⅳ장에서 자세하게 설명한다.

결정화 공정을 통해서 제작한 LTPS 박막은 TFT의 문턱전압 조절을 위해서 소량의 붕소 또는 인(P; phosphorous)으로 도핑하는 경우가 있다. 한편, [그림 1]과 같이 LTPS 박막과 게이트 금속층을 사용해서 C_{st}를 형성하는 경우에는 TFT의 채널 영역은 가린 상태에서 LTPS 박막을 도핑하여 전극으로 사용한다.

(4) LTPS 박막 패터닝

결정화가 완료된 LTPS 박막은 TFT 또는 C_{st}가 되는 영역을 제외하고 모두 제거한다. 사진식각(photolithography) 공정을 이용하여 불필요한 부분을 제거한다.

(5) 게이트 절연막 증착

LTPS TFT의 게이트 절연막은 TFT의 특성을 좌우하는 중요한 요소이다. PECVD 방법으로 1000Å 이하 두께의 SiO_2를 증착한다.

(6) 게이트 전극 겸 배선 형성

TFT의 게이트 전극으로서 증착한 금속층은 AMOLED 패널의 게이트 배선 역할도 한다. 배선저항 감소를 위해서 알루미늄(Al)을 주로 사용한다. [그림 1]은 알루미늄층 아래위로 얇은 몰리브덴 층을 형성하여 hillock 생성을 방지하고 접촉저항을 감소시키는 구조(Mo/Al/Mo)를 나타낸다. 게이트 금속층의 패터닝도 사진식각 공정을 이용한다.

(7) 소스/드레인 이온 주입

게이트 전극의 패터닝을 통해서 드러난 TFT의 소스/드레인 영역은 이온주입 공정으로 도핑한다. PMOS를 제작하기 위해서는 붕소로 도핑한다. 이온주입에 이어서 급속열처리(RTA; rapid thermal annealing) 공정으로 도펀트를 활성화한다[6].

(8) 층간절연막 증착 및 contact hole 형성

게이트 배선과 데이터 배선을 분리하고, TFT를 보호하기 위해서 SiN_X 및 SiO_2 등의 층간절연막을 증착한다. SiN_X에는 다량의 수소가 포함되는데, 이 수소는 LTPS 박막 내의 실리콘 불포화결합(dangling bond)에 붙어서 결함 밀도를 낮추는 역할을 한다.

TFT의 소스/드레인과 데이터 배선을 연결하기 위해서 층간절 연막에 contact hole을 뚫는다. 이 과정에서도 사진식각 공정을 사용한다.

(9) 소스/드레인 전극 겸 데이터 배선 형성

소스/드레인 전극과 데이터 배선은 동일한 금속층으로 동시에 형성된다. 배선저항 감소를 위해서 알루미늄을 주로 사용한다. 게이트 배선과 마찬가지로 Mo/Al/Mo 구조를 사용할 수도 있다. 데이터 배선도 사진식각 공정을 이용하여 패터닝 한다.

(10) 평탄화막 증착 및 via hole 형성

OLED는 단차가 없는 평탄한 면에 증착해야 전류가 국부적으로 집중되지 않고 균일하게 흘러서 충분한 수명을 확보할 수 있다. 이를 위해서 화소전극을 형성하기 전에 두꺼운 유기재료의 평탄화막을 덮는다. 평탄화막은 spin coating 방법으로 형성한다. 유기막 아래에 SiN_X을 얇게 증착하기도 한다. 평탄화막을 뚫고 화소전극과 TFT의 소스/드레인이 연결되어야 하므로 사진식각 공정을 이용하여 평탄화막에 via hole을 뚫는다.

(11) 화소전극 형성

OLED의 양극이 되는 화소전극은 ITO(In-Sn-O)를 스퍼터링 공정으로 증착하여 형성한다. 음극을 통해서 위쪽으로 빛을 방출하는 전면발광(top emission) AMOLED에서는 ITO 아래에 알루미늄 등의 반사층을 두어 아래쪽으로 빛이 새지 않도록 한다. 화소전극도 사진식각 공정을

이용하여 패터닝 한다.

(12) 화소 발광 영역 형성

OLED는 매우 불안정한 물질이므로 사진식각 공정에 의해서 쉽게 손상된다. 따라서 사진식각 공정을 적용할 수 없고, 발광부에만 부분적으로 증착해야 한다. 각 화소의 발광부는 [그림 1]과 같이 화소전극이 노출된 영역으로 정의된다. 화소전극의 테두리에는 OLED가 얇게 증착되어 전류가 집중될 수 있으므로 이 테두리 영역과 화소전극이 없는 영역은 두꺼운 유기재료로 덮어서 비발광부로 정의한다.

화소 발광 영역을 정의한 이후에는 OLED와 전면음극을 차례로 증착하고 봉지공정을 통해서 AMOLED 패널을 완성한다. 이상의 공정을 진행하는 과정에서 7 내지 8회의 사진식각 공정을 수행해야 하므로 LCD에 비해서 공정비용이 높다.

2. 5-마스크 LTPS TFT 제조공정

최근에는 AMOLED용 LTPS TFT 기판의 제조공정을 단순화하여 공정비용을 낮출 수 있는 방법들이 개발되고 있다[9,14]. 이러한 공정에서는 TFT의 소스/드레인 전극과 화소전극을 동시에 형성하여 via hole과 화소전극 패터닝을 위한 사진식각 공정을 제거하거나, 소스/드레인 및 게이트 전극을 동시에 식각하고 C_{st}의 LTPS 전극 도핑을 위한 사진공정을 제거하는 등의 방법을 이용하여 5 회의 사진식각 공정을 통해서 LTPS AMOLED 기판을 완성한다.

Ⅳ. LTPS 결정화 기술

a-Si을 결정화하여 LTPS 박막을 제작하면 다결정실리콘 박막을 직접 증착하는 것보다 대면적 유리기판을 사용하기에 유리하고 더 우수한 특성의 다결정 실리콘 박막을 형성할 수 있다[15]. a-Si을 결정화하기 위해서 열에너지를 가하는 방법은 크게 나누어 레이저를 이용하여 짧은 시간의 용융상태를 거치는 방법과 용융시키지 않고 고체 상태를 유지하면서 긴 시간에 걸쳐서 결정화하는 방법으로 분류할 수 있다. Ⅳ 장에서는 이 중에서 중요한 ELA와 SLS(sequential lateral solidification), A-SPC(advanced solid phase crystallization), SGS(super grain silicon) 등에 대해서 설명한다.

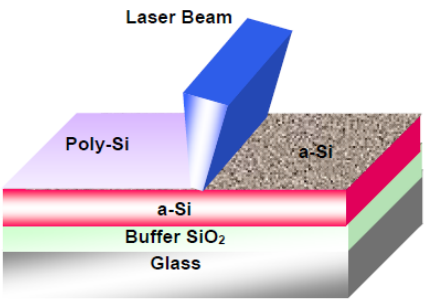
1. 레이저 결정화 기술

(1) 대면적 ELA 기술

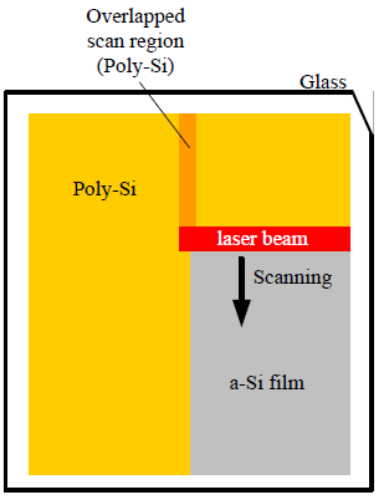
ELA 공정에서는 [그림 7]과 같이 좁고(수백㎛) 긴(수백㎜) 레이저빔을 a-Si 박막에 조사한다[8]. 엑시머 레이저를 사용하므로 레이저빔은 펄스 형식으로 출력되며, 각각의 레이저빔 펄스는 기판의 이동에 따라서 빔면적의 90 % 이상이 겹쳐서 기판에 조사된다. 자세한 결정화 원리는 참고문헌 15에 설명되어 있다.

이전의 ELA 장비는 출력 에너지가 부족하여(500Watt 이하) 레이저빔의 장변 길이가 460㎜에 불과하다[2]. 그 결과, 4 세대(730㎜×920㎜) 유리기판을 한 번에 스캔할 수 없고 [그림 8]과 같이 두 번에 걸쳐서 나누어 스캔해야 한다. 이 경우에는 레이저빔의 조사 횟수가 2배로 겹쳐지는 영역이 존재하게 되는데, 이 영역의 결정립 구조는 주위의 정상적인 영역과는 다른 형태가 되므로 TFT 특성도 다르게 된다. 이 영역의 TFT 특성 차이는 [그림 9]와 같이 AMOLED 디스플레이에 줄무늬로 나타난다. 이와 같이 크고 일정한 줄무늬는 보상회로를 사용해도 눈에 띈다.

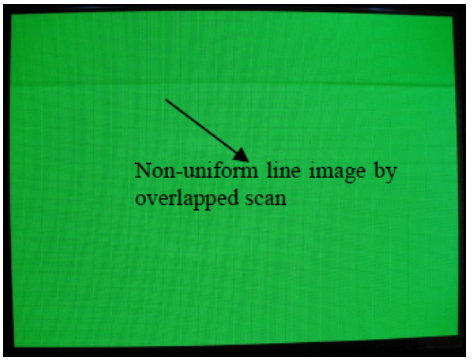
최근에는 [그림 10]과 같은 고출력(1200Watt 급) ELA 광원을 개발하여 사용하면서 레이저빔의 장변 길이가 750㎜에 달하게 되었다[16]. 이와 같이 긴 레이저빔의 에너지 밀도를 균일하게 유지하기가 곤란하므로 [그림 11]과 같이 장변 방향으로 레이저빔을 조금씩 이동시켜서 조사하는 기술을 적용한다[6]. 그 결과, 4 세대 유리기판을 한 번에 스캔할 수 있고, 균일한 화면의 55인치 AMOLED



[그림 7] ELA 결정화 공정 모식도[8]

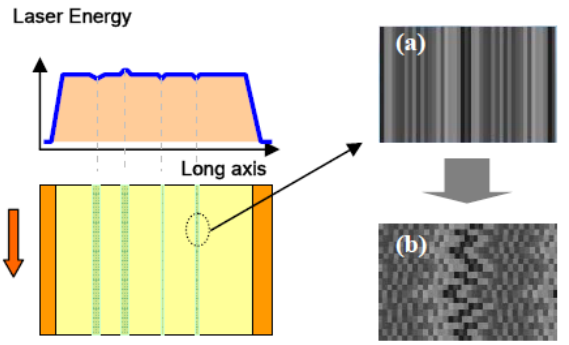


[그림 8] 대면적 기판을 작은 출력의 ELA 장비로 겹쳐서 스캔하는 공정 모식도[2]

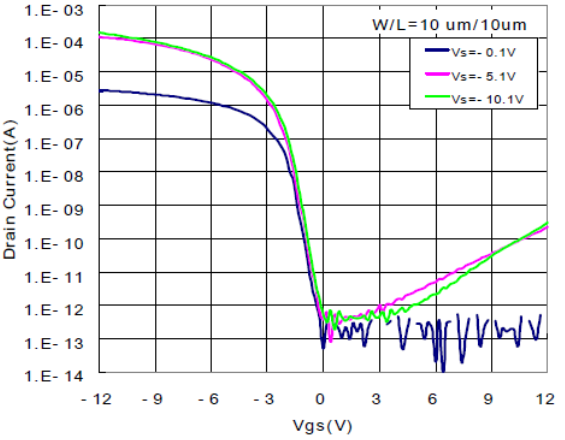


[그림 9] 레이저빔이 2배 횟수로 겹쳐서 조사된 영역이 줄무늬로 나타나는 AMOLED 패널[2]

[그림 10] Coherent 사의 1200Watt 급 ELA 광원[16]



[그림 11] 레이저빔의 장변 방향 에너지 밀도 차이를 보상하는 광학계 기술[6]



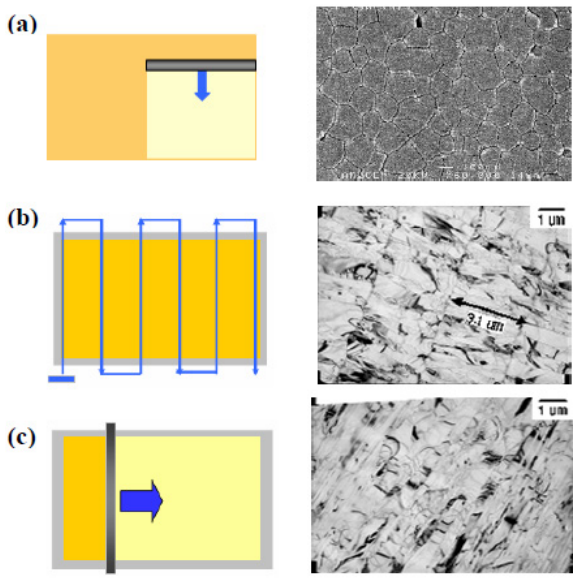
[그림 12] ELA TFT의 특성[9]

디스플레이를 제작할 수 있다.

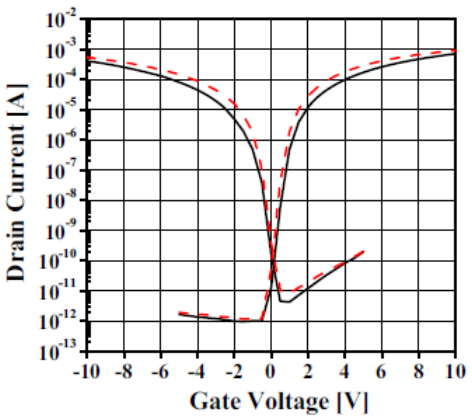
[그림 12]는 ELA 공정으로 제작한 PMOS LTPS TFT의 전형적인 특성이다[9]. 이후에 설명할 A-SPC 및 SGS TFT보다 전기적인 특성이 안정적이고 off 전류가 작아서 안정적인 AMOLED 생산에 적합하다.

(2) SLS 결정화 기술

SLS 기술은 ELA 공정을 응용하여 개발되었으나, 생산성이 낮아서 실제로 제품 생산에는 적용하기 어렵다[17]. SLS 기술을 대량 생산에 적용하기 위해서 TS-SLS(two-shot SLS)와 D-SLS(directional SLS) 등이 추가로 제안되었다[6,15]. [그림 13]은 ELA와 TS-SLS, D-SLS의 공정 방법과 그 결과로 제작한 LTPS 박막의 결정구조를 보여준다. TS-SLS와 D-SLS 기술에 대해서는 참고문헌 6, 15, 17, 18에 자세하게 설명되어 있다. ELA<TS-SLS<D-SLS



[그림 13] (a)ELA, (b)TS-SLS, (c)D-SLS 공정 모식도 및 제작된 LTPS 박막의 결정 구조[6]



[그림 14] TS-SLS(흑색 실선) TFT와 D-SLS(적색 점선) TFT의 특성[18]

순서로 결정립의 크기가 증가하므로 TFT의 on 전류도 향상된다([그림 14]). 그러나 TS-SLS 및 D-SLS 기술로 제작한 TFT는 특성편차가 ELA의 경우보다 크기 때문에 AMOLED 제품에 적용하기 위해서는 추가적인 기술개발이 필요하다.

2. 고상결정화 기술

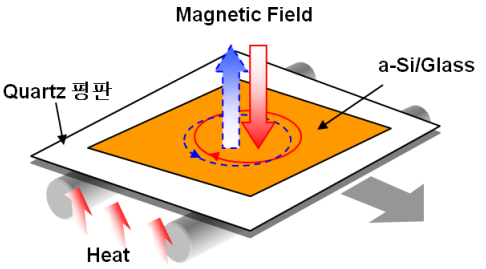
고상결정화 방법은 ELA 대비 장비 가격이 저렴하고, 공정 관리가 용이하며, 대형화에 유리한 장점이 있다. 반면에 LTPS 박막의 결함 밀도가 다소 높아서 TFT 특성이 안정적이지 않고, off 전류가 다소 높다[1,13,19].

(1) A-SPC 기술

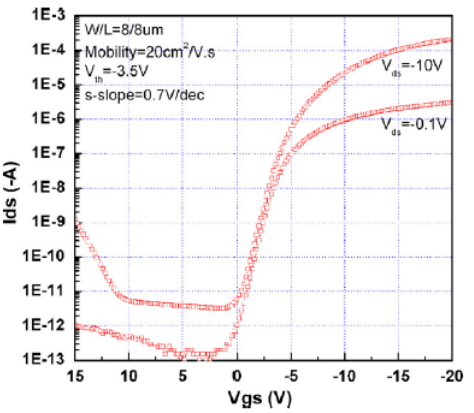
전통적인 고상결정화 기술은 10시간 이상의 결정화 시간이 필요하므로 생산성이 낮다. 그러나 A-SPC 기술에서는 [그림 15]와 같이 교번 자기장을 추가적으로 인가하여 a-Si 박막 내에 유도전류를 발생시키고, 그 결과로 줄열(Joule heat)을 발생시켜서 결정화 시간을 1시간 이하로 단축시킨다[20].

A-SPC 기술은 이어서 설명할 SGS 기술과 달리 추가 공정이 없고 LTPS 박막 내에 금속불순물이 포함되지 않는 장점이 있으나, 결정 결함이 많아서 전하 이동도는 낮은 편이다. [그림 16]은 A-SPC TFT의 특성을 측정한 결과이다. [그림 12]의 ELA TFT 대비 off 전류가 다소 높다.

A-SPC 기술은 [그림 17]과 같이 15인치 AMOLED TV 생산에 시험적으로 적용된 바가 있다. A-SPC TFT는 ELA TFT보다 문턱전압과 on 전류가 균일하지만, 이력현



[그림 15] A-SPC 공정의 모식도



[그림 16] A-SPC TFT의 특성[20]

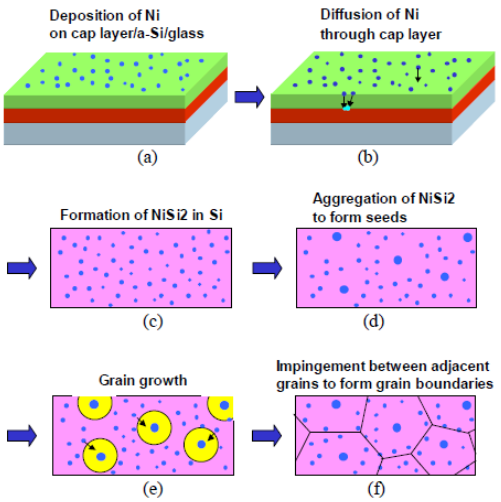
[그림 17] A-SPC TFT를 사용한 15 인치 AMOLED TV

상(hysteresis)이 나타나므로 이 문제를 해결하기 위한 보상회로가 필요하다[19]. 이와 같은 TV용 AMOLED의 보상회로는 패널 상의 전원공급 배선에서의 전압강하도 보상하는 기능을 한다. 이 제품에 적용된 보상회로도 6개의 TFT와 1개의 축전기로 구성되나, [그림 5]의 회로와는 기능과 구조가 다르다.

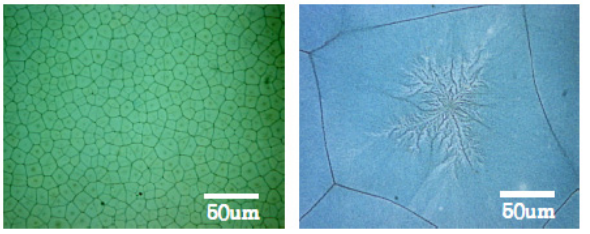
(2) SGS 기술

니켈과 같은 몇몇 금속이 a-Si의 고상결정화를 촉진해서 결정화 온도를 낮추고 시간도 단축시키는 현상을 이용해서 금속유도 결정화(MIC; metal induced crystallization)와 금속유도 측면결정화(MILC; metal induced lateral crystallization) 등의 기술이 개발되었으나, 금속 불순물에 의해서 TFT의 off 전류가 높기 때문에 화소의 스위치 역할을 하기에는 곤란하다[1].

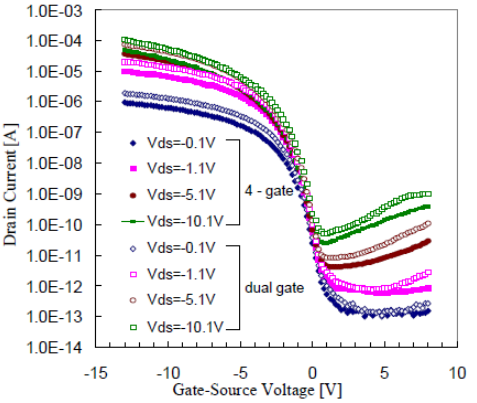
SGS 기술에서는 기존의 방법과 달리, 니켈이 a-Si과 직접 닿지 않는다. [그림 18-(a)]와 같이 a-Si 박막 위에 SiO_2



[그림 18] SGS 공정의 모식도[13]



[그림 19] Secco 식각 후 SGS 박막의 현미경 사진[13]



[그림 20] SGS TFT의 특성[1]

및 SiN_X 등의 절연막을 증착한 이후에 니켈을 점점이 증착한다[13]. 이어지는 열처리 과정에서 니켈은 절연막을 지나서 확산하여 a-Si과 결합한다. a-Si은 니켈 규화물(silicide) 상태를 거치면서 저온에서 다결정 실리콘으로 결정화된다. 완성된 결정립의 크기는 [그림 19]와 같이 다양할 수 있는데, 절연막과 니켈의 증착조건을 조절하여 균일한 크기의 결정립을 형성할 수 있다.

[그림 20]은 SGS 기술로 제작한 PMOS TFT의 특성이다[1]. 미량이지만 니켈이 LTPS 박막에 포함되므로 ELA TFT보다는 off 전류가 다소 높고 그 편차도 커서 디스플레이의 휘도가 균일하지 않고 명암비도 낮다. Off 전류를 줄이기 위해서 두 개 또는 네 개의 TFT를 직렬로 배열하는 dual gate 또는 4-gate 구조를 적용하기도 한다.

V. 결 론

ELA 공정을 이용한 LTPS TFT는 현재 AMOLED 생산에 적용되고 있으나, 고가의 레이저 장비를 사용해야 하고 까다로운 공정관리가 요구되므로 개선의 여지가 많

다. 향후 대면적 AMOLED TV 생산을 고려하면 ELA를 대체할 수 있는 저비용의 고상결정화 기술 또는 산화물 반도체와 같은 새로운 TFT 재료를 개발의 필요성은 더욱 높다. 공정 및 재료의 개발과 더불어 패널 구조 및 구동 방법의 개선을 통해서 AMOLED의 제조비용을 낮추고 화질을 향상시킬 수 있을 것이다.

참 고 문 헌

[1] D.Y. Choi, Y.S. Park, B.Y. Chung, B.H. Kim, S.S. Kim, *SID '10 Digest*, 802 (2010).

[2] S.M. Choi, C.K. Kang, S.W. Chung, M.J. Kim, M.H. Kim, K.N. Kim, B.H. Kim, *SID '10 Digest*, 798 (2010)

[3] K.Y. Lee, *SID '11 Digest*, 175 (2011).

[4] T. Hasumi, S. Takasugi, K. Kanoh, and Y. Kobayashi, *SID '06 Digest*, 1547 (2006).

[5] J.H. Lee, S.G. Park, J.H. Jeon, J.C. Goh, J.M. Huh, J. Choi, K. Chung, and M.K. Han, *AMFPD 2006*, 300 (2006).

[6] C.W. Kim, J.G. Jung, J.B. Choi, D.H. Kim, C. Yi, H.D. Kim, Y.H. Choi, J. Im, *SID '11 Digest*, 862 (2011).

[7] Y.J. Chang, J.H. Oh, S.H. Jin, S.H. Park, M.H. Choi, W.K. Lee, J.B. Choi, H.D. Kim, S.S. Kim, *SID '11 Digest*, 874 (2011).

[8] H.D. Kim, J.K. Jeong, H.J. Chung, Y.G. Mo, *SID '08 Digest*, 291 (2008).

[9] J.H. Choi, C. You, J. Choi, K. Cho, D. Kwon, H.D. Kim, S.S. Kim, *SID '10 Digest*, 1352 (2010).

[10] T. Kamins, *Polycrystalline Silicon for Integrated Circuits and Displays* (1998).

[11] K.C. Park, J.H. Jeon, Y.I. Kim, J.B. Choi, Y.J. Chang, Z.F. Zhan, C.W. Kim, *Solid State Elect.* **52**, 1691 (2008).

[12] M.H. Lee, S.M. Seop, J.S. Kim, J.H. Hwang, H.J. Shin, S.K. Cho, K.W. Min, W.K. Kwak, S.I. Jung, C.S. Kim, W.S. Choi, S.C. Kim, E.J. Yoo, *SID '09 Digest*, 802 (2009).

[13] H.K. Chung, K.Y. Lee, *SID '05 Digest*, 956 (2005).

[14] I. Lee, C. Im, Y. Kim, D. Kwon, J. Kim, M. Ko, J. Yun, J. Yeo, J. Im, S. Kim, *SID '11 Digest*, 101 (2011).

[15] 이호년, *한국정보디스플레이학회지* **7** (2), 10 (2006).

[16] Coherent Product Catalog, Excimer Lasers · UV Optical Systems (2011).

[17] J.B. Choi, Y.J. Chang, C.H. Park, Y.I. Kim, J.H. Eom, H.D. Na, I.D. Chung, S.H. Jin, Y.R. Song, B. Choi, H.S. Kim, K. Park, C.W. Kim, J.H. Souk, Y. Kim, B. Jung, K.C. Park, *SID '08 Digest*, 97 (2008).

[18] J.B. Choi, C.H. Park, I.D. Chung, K.H. Lee, H.K. Min, C.W. Kim, S.S. Kim, *SID '09 Digest*, 88 (2009).

[19] S.H. Jung, H.K. Lee, C.Y. Kim, S.Y. Yoon, C.D. Kim, I.B. Kang, *SID '08 Digest*, 101 (2008).

[20] H.S. Seo, C.D. Kim, I.B. Kang, I.J. Chung, M.C. Jeong, J.M. Myoung, D.H. Shin, *J. of Cryst. Growth*, **310**, 5317 (2008).

저 자 약 력

박 기 찬

- 1997년 : 서울대학교 전기공학부 학사
- 1999년 : 서울대학교 전기공학부 석사
- 2003년 : 서울대학교 전기공학부 박사
- 2003년~2007년 : 삼성전자 LCD총괄 모바일디스플레이 사업부 책임연구원
- 2007년~현재 : 건국대학교 전자공학부 조교수, 부교수
- 관심분야 : TFT 회로 및 디스플레이 패널 설계