

고분자 게이트 전극을 이용한 유기박막 트랜지스터의 제조 및 소자성능에 관한 연구

장현석 · 송기국 · 김성현[†]

경희대학교 영상정보소재기술 연구센터

(2011년 3월 15일 접수, 2011년 5월 2일 수정, 2011년 6월 24일 채택)

Fabrication and Characterization of Organic Thin-Film Transistors by Using Polymer Gate Electrode

Hyunseok Jang, Kigook Song, and Sung Hyun Kim[†]

Materials Research Center for Information Display,

Kyung Hee University, Yongin, Gyeonggi-do 446-701, Korea

(Received March 15, 2011; Revised May 2, 2011; Accepted June 24, 2011)

초록: 폴리아닐린(polyaniline, PANI) 전도성 고분자 용액을 camphorsulfonic acid(CSA)로 도핑하여 제조하였고, FTIR을 이용하여 고분자 중합 및 도핑유무를 확인하였다. 제조된 폴리아닐린을 스핀 코팅하여 유기박막 트랜지스터의 게이트 전극으로 사용하였으며, 열처리 온도변화에 따른 전기 전도도 변화를 4-probe measurement로 확인하였다. 또한 표면 특성을 이해하기 위해 atomic force microscope(AFM)와 optical microscope를 이용하였다. 폴리아닐린 게이트전극을 활용하여 얻은 유기박막 트랜지스터의 소자성능은 최고 이동도가 0.15 cm²/Vs, 전류점멸비가 2.4×10⁶임을 확인하였다. 고분자 전극의 소자특성을 비교분석하기 위해, 같은 구조의 Au 전극소자를 제작하였다. Au 금속전극소자와 유사한 성능을 보인 폴리아닐린 게이트 전극 소자는 플렉서블 유기박막 트랜지스터 전극으로 충분히 사용될 수 있다.

Abstract: A conductive PANI solution was successfully fabricated by doping with camphorsulfonic acid and the polymerization of aniline and the confirmation of doping were characterized by FTIR spectroscopy. In organic thin film transistors, PANI gate electrodes were spin-coated on a PES substrate and their conductivity variations were monitored by a 4-probe method with different annealing temperatures. The surface properties of PANI thin films were investigated by an AFM and an optical microscope. OTFTs with PANI gate electrode had characteristics of carrier mobility as large as 0.15 cm²/Vs and on/off ratio of 2.4×10⁶. Au gate OTFTs with the same configuration were fabricated to investigate the effect of polymer gate electrode for the comparison of device performances. We could obtain the comparable performances of PANI devices to those of Au gate devices, resulting in an excellent alternative as an electrode in flexible OTFTs instead of an expensive Au electrode.

Keywords: conducting polymer, polyaniline, polymer gate electrode, organic thin film transistors.

서 론

1970년대 후반 특정한 유기물에 적절한 도핑을 통해 전기 전도도가 금속에 가깝게 도달될 수 있다는 것이 알려진 이후 새로운 전기전자 재료로 전도성 유기반도체에 대한 연구가 활발히 시작되었다.¹ 이후 유기반도체를 활용한 유기박막 트랜지스터(organic thin film transistor, OTFT)에 관한 연구가 전세계적으로 진행되어 오고 있다. 유기박막 트랜지스터는 가볍고, 저렴하고 쉬운 생산공정으로 차세대 플렉서블 디스플레이를 구동하기 위한 드라이버, RFID, 스마트카드 등에 응용할 수 있기 때문에 크게 각광받고 있다.^{2,3} 또한 유기반도체를 활용한 박막 트

랜지스터가 구동소자로 관심을 받는 이유는 용액공정이 가능하여 인쇄기법을 활용한 대면적화가 가능하고 유기반도체물질의 개질을 통한 소자성능의 향상을 가져올 수 있어, 유기박막 트랜지스터는 디스플레이를 비롯한 정보전자소자의 응용에 있어서 무척 전망이 밝다고 할 수 있다.^{4,5} 유기박막 트랜지스터는 간단한 다층구조로 전극, 절연층 및 유기반도체의 활성층으로 이루어져 있다. 전극으로는 전기 전도도가 높은 금, 은, 알루미늄 등이 사용되고 있으며, 정전용량이 고려되어야 할 절연체로는 산화규소 및 고분자물질 등이 사용되고, 활성층으로는 유기반도체인 펜타센(pentacene)이 널리 사용되어 오고 있다.⁶ 유기박막 트랜지스터의 소자성능은 주로 전계효과 이동도(mobility, μ) 및 점멸비(on/off ratio), 문턱전압(threshold voltage, V_{th}) 등으로 나타낼 수 있으며 보고된 것 중 일부는 무정형 실리콘 박막 트랜지스터와 유사한 성능이 보고되었다.⁷⁻⁹

[†]To whom correspondence should be addressed.
E-mail: sung-hyun.kim@khu.ac.kr

그러나 여전히 높은 구동전압으로 인해 새로운 유기반도체의 합성뿐만 아니라 새로운 소자구조의 개발도 절실히 요구되고 있다. 또한 기존의 박막 트랜지스터에 사용되는 금속전극은 유기반도체와의 접촉계면이 불안정하여 소자의 특성을 저하시키는 요인으로 작용하기도 하는데 이러한 문제점들을 극복하기 위하여 기존의 금속전극을 유기물전극으로 대체하는 연구가 활발히 진행되고 있다. 현재 연구되고 있는 대표적인 유기전극으로는 PEDOT/PSS, 폴리아닐린(polyaniline, PANI), 폴리피롤(polypyrrole, PPy) 등의 전도성 고분자와 탄소나노튜브, 그래핀 등이 있다. 유기전극에 대한 연구는 주로 전도성을 향상시키려는 방향으로 진행되어왔고, 현재 유기반도체, 절연체와의 호환성을 향상시키는 연구, 유기전극의 낮은 용해도를 증가시키는 연구, 유기전극 자체의 안정성 및 신뢰성을 높이는 연구가 진행되고 있다.¹⁰ 여러 가지 유기전극 중에서 폴리아닐린은 산 도핑 방법을 통하여 전도도를 조절할 수 있고 가격이 저렴하며, 간단한 제조과정 등의 장점 때문에 이미 염료감응형 태양전지와 같은 분야에서 상대전극으로 사용된 바 있는 유망한 물질이다.^{11,12} 기존의 전도성 고분자를 유기박막 트랜지스터의 전극으로 응용하는 연구에서는 PEDOT/PSS를 이용한 연구가 많은 연구자그룹에서 진행되었고, 보고된 전하이동도 값 중에서 가장 높은 것은 펜타센을 이용한 p타입 bottom-contact 방식 유기박막 트랜지스터로서 0.01 cm²/Vs가 보고된 바 있다.¹³ 또한 최근에는 Au에 PEDOT/PSS를 코팅한 전극을 이용하여 최고 0.2 cm²/Vs의 전하이동도를 갖는 유기박막 트랜지스터가 구현되어 보고되었다.¹⁴ 본 연구에서는 PEDOT/PSS가 아닌, 높은 전기 전도도를 가지는 폴리아닐린을 게이트 전극으로 활용하여 플렉서블 유기박막 트랜지스터를 제작하고 게이트 전극 형성조건에 따른 소자의 전기적 특성을 고찰하였다.

실 험

본 연구에서는 플렉서블한 polyether sulfone (PES) 고분자 필름을 기판으로 사용하였으며, 절연막 물질은 Aldrich사의 poly(vinyl phenol) (PVP) 와 thermal crosslinking agent인 poly(melamine-co-formaldehyde)를 2 : 1 비율(wt%)로 혼합한 후 용매인 polyglycol methyl ether acetate (PGMEA)에 70 °C에서 48시간동안 stirrer로 잘 섞어 제조하였다. 유기반도체 물질로는 Aldrich사의 펜타센을 사용하였고 전극으로는 용액공정의 폴리아닐린 고분자전극 및 증착공정의 Au 금속전극이 사용되었다. 소자는 bottom gate-top contact 구조로 제작하였으며, 제작한 OTFT 디바이스 구조를 Figure 1에 나타내었다. 제조된 PVP 절연막 용액은 기판 위에 스핀 코팅 방법으로 코팅하였고 hot plate를 이용하여 열 경화시켜 PVP 절연막을 형성하였다. 펜타센 증착시 PES 기판의 온도는 70 °C의 조건으로 하여 유기반도체 박막을 형성하였다. 사용된 고분자전극 물질은 camphorsulfonic acid (CSA)가 2차 도핑된 폴리아닐린이며¹⁵ 스핀 코팅 방법으로 게이트 전극을 형성하였다. 고분자전극 코팅 후 열처리 온도와 시간에 따른 소자의 특성을 알아보기 위하여 각각 80, 100, 150, 200 °C에서 열처리한 후 소자를 제작하였으며, 이때 시간은 24시간으로 고정하였다. 또한, 200 °C에서 열처리 시간을 각각 1, 3, 12, 24, 36시간으로 조절하여 소자를 제작하고 소자의 전기적 특성을 측정하였다.

금속전극과 반도체 물질은 진공증착기(대기 하이텍)을 이용하여 진공 증착하였으며, 제작된 소자의 전기적 특성은 HP-4156C semicon-

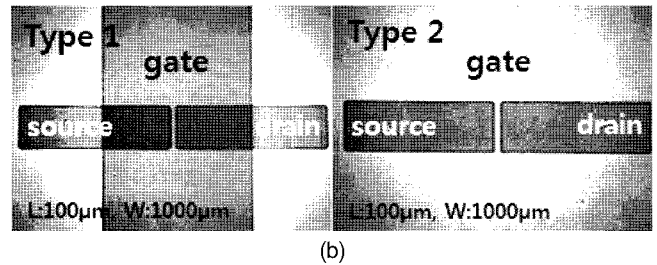
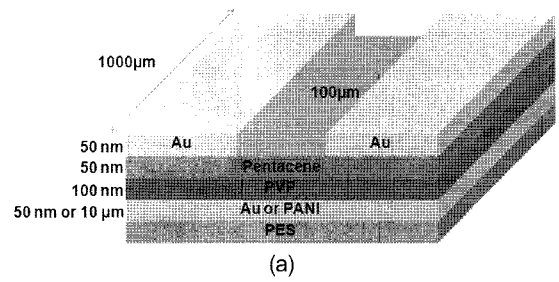


Figure 1. (a) Schematic diagram of OTFT device structure; (b) its optical microscope images (type 1: Au gate, type 2: PANI gate).

ductor parameter analyzer를 이용하여 측정하였다. 소자의 capacitance는 LCR meter (Agilent 4284A)로 1 kHz에서 측정하였고, Au gate의 경우 4.5 ± 0.8 nF, PANI gate의 경우 9.3 ± 0.7 nF의 축전량을 보였다. 폴리아닐린의 열처리 온도에 따른 영향을 Jasco FTIR 6100 spectrometer로 측정하여 특성 피크의 변화를 조사하였고, 증착된 반도체 물질의 표면 형태는 atomic force microscope (AFM, PUCOStation STD)와 optical microscope (NIKON E600POL)를 이용하였다.

결과 및 토론

폴리아닐린은 공기 중에서 안정하고 상온에서도 높은 전기 전도도를 띄기 때문에 고분자 전극으로서 많은 관심을 받고 있다. 하지만 일반적인 용매에는 녹지 않아 용액 공정 적용에 어려움이 있었다. 이후 기능성 도펀트에 도핑이 되면 유기 용매에 대한 용해도와 전기 전도도가 증가한다는 특성이 발견됨에 따라 금속 전극의 대체제로서 많은 연구가 진행되고 있다. 본 실험에서는 양성자 산인 CSA로 도핑하여 공액구조 (conjugated structure)를 유도하였고, m-cresol을 용매로 사용하여 용액 상태의 폴리아닐린을 제조하였다(Figure 2(a)).¹⁵

FTIR spectrometer를 이용하여 제조된 용액 상태의 폴리아닐린을 KBr plate에 스핀 코팅한 뒤 중합, 도핑여부 및 표면저항 특성과 분자구조 배열의 상관관계를 스펙트럼 변화를 이용하여 분석하였다. Figure 2(b)에 도핑된 폴리아닐린의 FTIR 스펙트럼을 나타내었다. 퀴노이드(quinoid) 그룹과 벤제노이드(benzenoid) 그룹의 특성 피크는 1567 cm⁻¹와 1480 cm⁻¹에서 나타나는데, 열처리 온도에 따른 이 피크들의 변화를 관찰함으로써 소자성능에 미치는 영향을 확인하였다.¹⁶ 박막필름의 고분자전극을 얻기 위해 스핀 코팅한 다음 용매를 제거하는 과정이 필수적인데, 코팅 후 열처리 온도가 증가함에 따라서 퀴노이드 그룹과 벤제노이드 그룹 특성 피크가 높은 파수(wavenumber)로 이동하는 특성을 보인다. 또한 온도증가에 따른 퀴노이드그룹 생성이 증가하게 되면,

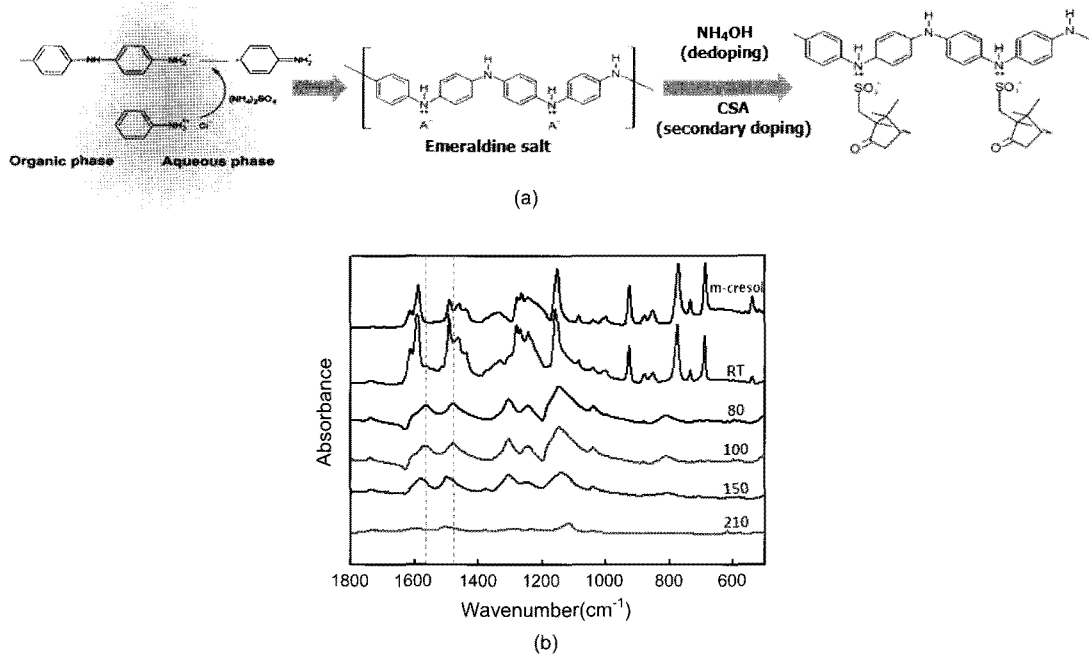


Figure 2. (a) Scheme of preparation of PANI electrode using interfacial polymerization with secondary doping; (b) FTIR spectra of PANI electrode at different annealing temperatures.

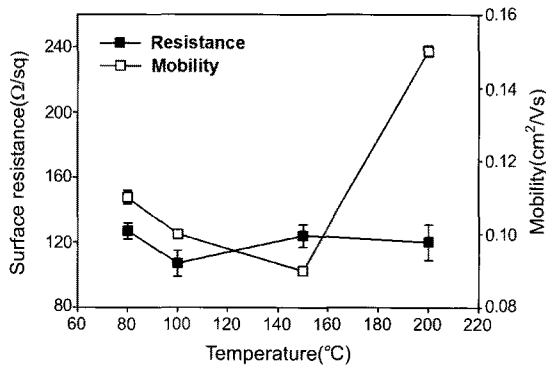


Figure 3. Surface resistance and mobility of OTFT devices with different annealing temperatures.

분자내 꼬여있는 코일형태구조에서 선형 혹은 확장된 코일형태의 구조로 변환한다고 생각된다. 이와 같이 온도에 따른 분자구조 변화로 사슬 내 및 사슬간 캐리어 이동도가 증가하게 되면 전도도가 향상되는 것을 알 수 있었다.¹⁷

열처리 온도에 따른 소자 특성을 알아보기 위하여 질소분위기 상태에서 폴리아닐린 전극을 각각 80, 100, 150, 200 °C의 온도 조건으로 열처리하였다. 고분자 박막전극을 사용하였을 경우 게이트 절연체의 표면특성을 제어할 수 있으며, 이렇게 제어된 절연체의 성장형태 및 미세구조는 유기반도체의 전기적 특성에 영향을 미칠 수 있다.¹⁸ 80 °C부터 100 °C의 온도영역에서는 표면저항 및 전하이동도가 감소하는 경향을 보인다. 온도상승에 따라 용매가 증발하기 시작하면 고분자 전극의 packing이 증가하기 시작한다. 따라서 표면저항은 감소하지만 용매 증발에 따른 핀홀(pin-hole) 생성으로 표면 거칠기가 고르지 못하게 된다. 이런 영향으로 생성된 절연체 위에 성장되는 유기반도체는 결정경계밀

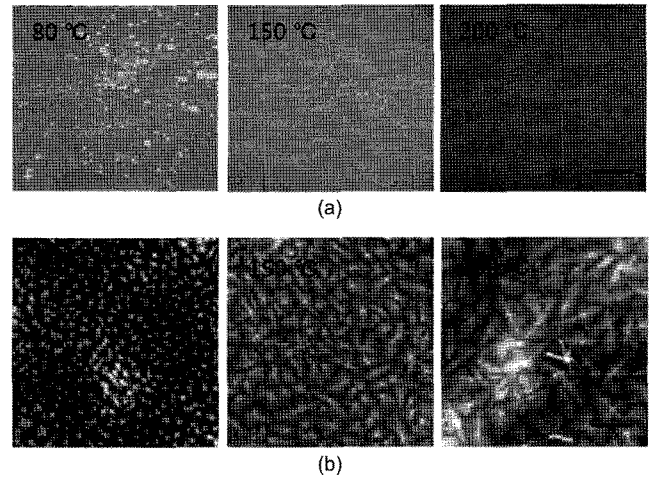


Figure 4. (a) Optical microscope images of PANI film surface (scale bar is 10 μm); (b) AFM images of pentacene surface with different annealing temperatures (scale bar is 2 μm).

도(grain boundary density)가 증가하고 전하이동도가 줄어드는 경향을 보이는 것을 확인하였다(Figure 3). 100~150 °C의 구간에서는 부분적으로 고분자의 뭉침현상(aggregation)이 발생하고, 표면저항이 약간 증가하는 것을 관찰할 수 있다. 한편 이전온도구간에 비해 열처리 온도가 상승함에 따라 PANI의 grain 크기가 증가함에도 불구하고, 아직 증발하지 못한 잔류 용매가 미세구조 결함(microstructure defect) 등을 유발하여 이동도가 감소하는 것을 관찰할 수 있다. 마지막으로 150~200 °C 구간에서는 이동도의 급격한 증가와 표면저항이 약간 감소하는 것을 관찰되었다. 이는 온도상승에 따라 용매의 증발로 폴리아닐린의 packing이 잘 이루어졌을 뿐만 아니라 표면에 존재했던 핀홀

이 완전히 제거되었기 때문으로 생각된다. 이는 절연체의 거칠기를 줄여 들게 하는 효과를 보여 유기반도체의 grain 크기를 크게 성장시킬 수 있다(Figure 4). 이러한 효과로 유기반도체의 분자배열을 유도할 수 있고, 상대적으로 결정경계밀도를 감소시켜 높은 전하이동도를 나타낸다. 계면상태밀도(interfacial state density)를 감소시켜 문턱전압을 낮출 수 있을 뿐만 아니라, 계면간 누설전류의 감소는 점결비의 상승을 가져올 수 있다.¹⁹ 여기서 계면상태밀도란 계면상태 전하등을 포함하는 상태 밀도를 의미하며, 상태밀도는 에너지의 단위 크기당 고유상태의 수를 뜻한다. 절연체의 계면상태밀도는 소자의 구동전류에 강하게 영향을 미칠 뿐 아니라, 유전상수와 연관되어 있으므로 절연체의 특성을 분석하는데 유용하다고 알려져 있다.

온도에 따른 소자성능 중 최고의 소자성능을 보인 200 °C를 열처리 온도로 고정하고, 각각 1, 3, 12, 24, 36시간 동안 열처리하여 열처리 시간에 따른 유기박막 트랜지스터의 소자 특성을 관찰하였다. Figure 5에 열처리 시간에 따른 전하이동도를 나타내었다. 고분자 전극을 24시간 동안 열처리한 소자의 이동도가 0.15 cm²/Vs으로 가장 우수하였다. 하지만 열처리 시간이 24시간 이상이 되면 펜타센의 결정 크기는 계속 증가하지만 전하이동도는 감소하는 것을 관찰할 수 있는데, 이는 과도한 열처리에 의하여 고분자물질이 분해(degradation)되어 소자를 손상시켰을 것으로 생각된다. 열처리 시간이 고분자전극 표면에 미치는 영향을 확인하기 위하여 유기반도체인 펜타센의 표면 및 고분자전극의 표면을 광학현미경 및 AFM으로 관찰하였다. Figure 4에 나타난 바와 같이, 열처리 시간이 오래될수록 펜타센 결정의 크기가 점점 증가하는 것을

확인할 수 있다. 또한 고분자 전극표면은 열처리 온도상승에 따른 용매증발의 결과로 핀홀 및 공극의 발생과 소멸을 관찰할 수 있다. 적절한 열처리 조건은 용매를 완전히 제거하고, 핀홀 또는 공극과 같은 결함의 발생을 최대한 억제함으로써 표면 거칠기의 감소를 가져온다. 이러한 열처리 조건에 따른 표면 평탄화는 더욱 균일한 PVP 절연막을 형성할 수 있었으며, 이에 따라 상대적으로 큰 펜타센 결정경계를 형성할 수 있었다.

Figure 6에는 게이트 전극으로 Au 전극을 이용한 소자와 폴리아닐린을 이용한 소자의 성능곡선을 각각 나타내었다. 폴리아닐린 게이트전극을

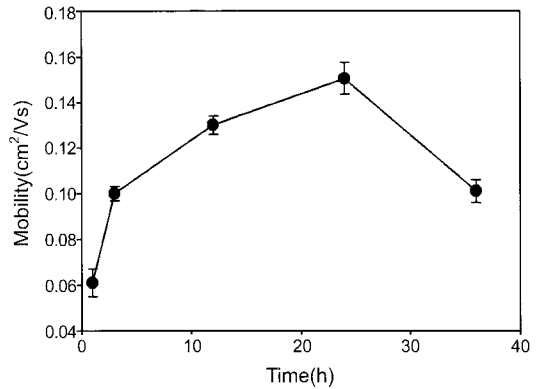
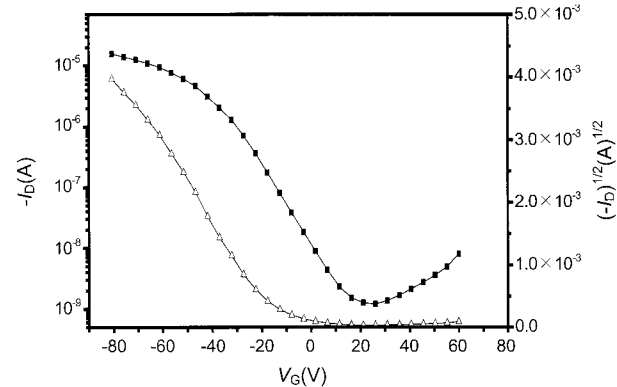
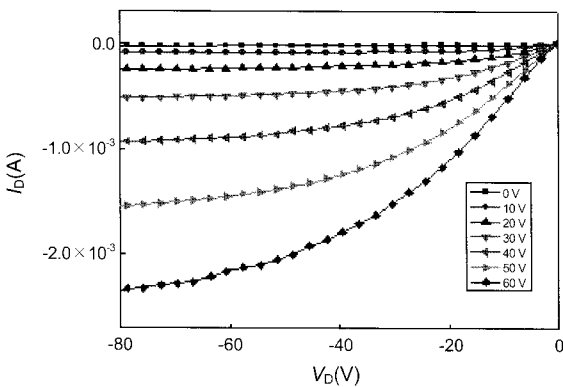
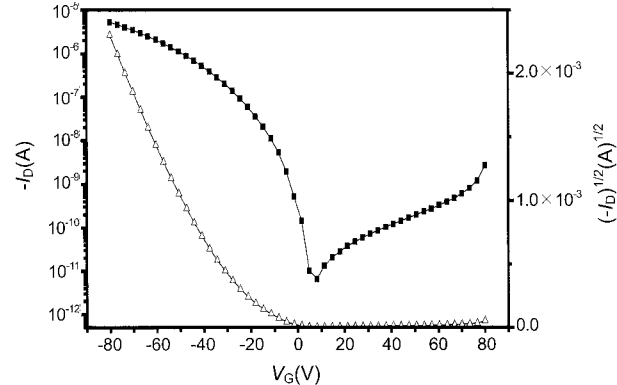
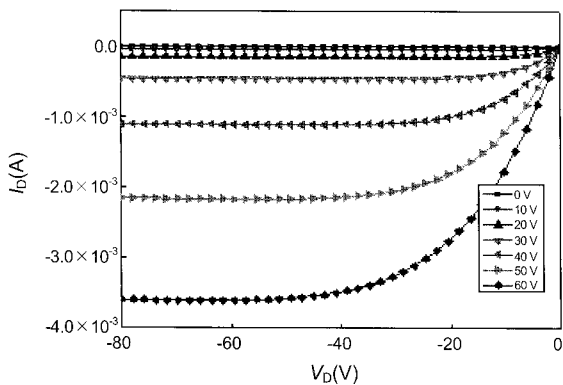


Figure 5. Electrical performance of OTFT devices with different annealing times.



(a)



(b)

Figure 6. Output and transfer curves of OTFT using (a) Au electrode; (b) PANI electrode.

활용한 유기박막 트랜지스터의 소자성능은 최고 이동도가 $0.15 \text{ cm}^2/\text{Vs}$, 전류 점멸비는 off current 수치가 10^{-11} 까지 낮아지고 on current 역시 10^{-5} 까지 상승하면서 10^6 까지 향상됨을 관찰할 수 있었다. 또한 폴리아닐린을 이용한 소자의 output 곡선이 Au 전극을 이용한 소자의 output 곡선보다 안정적으로 saturation 뒀을 확인하였다. 이러한 소자성능은 박막필름 고분자 전극의 형성에 따른 절연체와 유기반도체의 계면 및 표면화학(surface chemistry)을 조절할 수 있어 계면상태밀도 및 접촉저항의 영향으로 우수한 소자 성능을 나타낸다고 볼 수 있다. 또한 금속/고분자 계면보다는 고분자/고분자 계면에서의 소자의 누설전류가 줄어들게 되면서 전체적으로 소자특성의 향상을 유도함을 의미한다.^{20,21}

결 론

본 연구에서는 전도성 고분자 물질인 폴리아닐린을 게이트 전극으로 사용하여 유기박막 트랜지스터를 제작하였고, 고분자 게이트 박막전극 형성과정 중 열처리 조건에 따른 소자특성의 변화를 관찰하였으며, 이를 금속전극을 이용한 소자와 비교분석하였다. FTIR spectroscopy를 이용하여 온도 변화에 따른 폴리아닐린의 특성 피크 변화를 관찰하여 분자구조 변화에 따른 표면저항의 변화를 확인하였다. 또한, 스핀 코팅 후 열처리 온도와 시간에 따른 표면 저항 및 소자 성능을 비교 확인하였다. 고분자 박막필름의 열처리 과정에서 용매의 증발에 따른 분자배열 및 표면거칠기가 변화하여 절연체의 표면특성을 제어할 수 있고, 이는 유기반도체의 분자배열 및 결정경계 수에 영향을 미쳐 전기적 특성에 영향을 줄 수 있음을 확인하였다. $200 \text{ }^\circ\text{C}$, 24시간 열처리하여 형성된 고전도성 고분자 박막전극은 같은 구조 금속전극 소자와 비교해 볼 때 유사한 소자성능을 얻을 수 있었다.

감사의 글: 본 과제는 경기도 국제공동연구사업의 사업비지원 (1090901) 및 2011년 경희대학교 지원(KHU-20110182)에 의해 수행되었습니다.

참 고 문 헌

1. F. Ebisawa, T. Kurokawa, and S. Nara, *J. Appl. Phys.*, **54**, 3255 (1983).
2. K. Kudo, M. Yamashina, and T. Moriizumi, *Jpn. J. Appl. Phys.*, **23**, 130 (1984).
3. A. Tsumura, H. Koezuka, and T. Ando, *Appl. Phys. Lett.*, **49**, 1210 (1986).
4. A. Dodabalapur, Z. Bao, A. Makhija, J. G. Laquindanum, V. R. Raju, Y. Feng, H. E. Katz, and J. Rogers, *Appl. Phys. Lett.*, **73**, 142 (1998).
5. M. Lee, K. Bae, S. Kim, S. Lim, and S. Nam, *Polymer (Korea)*, **33**, 397 (2009).
6. A. P. Kulkarni, X. Kong, and S. A. Jenekhe, *Adv. Func. Mater.*, **16**, 1057 (2006).
7. C. Kim, A. Facchetti, and T. J. Marks, *J. Am. Chem. Soc.*, **131**, 9122 (2009).
8. C. Kim, A. Facchetti, and T. J. Marks, *Adv. Mater.*, **19**, 2561 (2007).
9. C. Kim, A. Facchetti, and T. J. Marks, *Science*, **318**, 76 (2007).
10. M. Schrodner, S. Sensfuss, H.-K. Roth, R.-J. Stohn, W. Clements, and A. Bernds, *88 IEEE Polytronic 2002 Conference*, p.1 (2002).
11. S. Ameen, M. S. Akhtar, Y. S. Kim, O.-B. Yang, and H.-S. Shin, *J. Phys. Chem. C*, **114**, 4760 (2010).
12. Q. Li, J. Wu, Q. Tang, Z. Lan, P. Li, J. Lin, and L. Fan, *Electrochem. Commun.*, **10**, 1299 (2008).
13. D. Li and L. J. Guo, *Appl. Phys. Lett.*, **88**, 063513 (2006).
14. K. Hong, S. Y. Yang, C. Yang, S. H. Kim, D. Choi, and C. E. Park, *Org. Electron.*, **9**, 864 (2008).
15. K. Lee, S. Cho, S. H. Park, A. J. Heeger, C.-W. Lee, and S.-H. Lee, *Nature*, **441**, 65 (2006).
16. J. Tang, X. Jing, B. Wang, and F. Wang, *Synthetic Metals*, **24**, 231 (1988).
17. J. Ouyang, C.-W. Chu, F.-C. Chen, Q. Xu, and Y. Yang, *Adv. Funct. Mater.*, **15**, 203 (2005).
18. K. S. Lee, G. B. Blanchet, F. Gao, and Y. Loo, *Appl. Phys. Lett.*, **86**, 074102 (2005).
19. D. J. Gundlach, Y. Y. Lin, T. N. Jackson, S. F. Nelson, and D. G. Schlom, *IEEE Electron Device Lett.*, **18**, 87 (1997).
20. M. Halik, H. Klauk, U. Zschieschang, T. Kriem, G. Schmid, W. Ralik, and K. Wussow, *Appl. Phys. Lett.*, **81**, 289 (2002).
21. K. Shibata, H. Wada, K. Ishikawa, and H. Takezoe, *Appl. Phys. Lett.*, **90**, 193509 (2007).