

## 밸리 필 회로 및 부스팅 인덕터를 이용한 LED 구동회로의 역률 개선

### Power factor improvement of LED driver using Valley-fill circuit and a Boosting Inductor

박 중 연\*                      이 학 범\*\*                      유 진 완\*\*\*  
Park, Chong-Yeun              Lee, Hak-Beom                  Yoo, Jin-Wan

#### Abstract

In this paper, a method is proposed to improve power factor and the input current THD in LED driver circuit. The researched circuit consists of a valley-fill circuit and boosting inductor and a Buck converter. Valley-fill circuit is a passive PFC and simplified structure, the buck converter is operated with current feedback. The switching frequency is 50KHz in LED driver circuit and LED forward current is constant. A valley-fill type PFC circuit for LED driver(15Watt) has been implemented, and the validity of proposed method is shown by is simulation and experimental result.

키워드 : 밸리 필 회로, 부스팅 인덕터, LED 구동회로  
Keywords : Valley-fill PFC, Boosting inductor, LED driver

#### 1. 서론

차세대 조명으로 각광 받는 LED는 발광효율이 높고 수명이 길며, 친환경적인 광원이다. 현대에 이르러 고효율 LED의 개발로 인해 실내·외 조명이나 광 통신, 일반조명, 디스플레이 등 여러 분야에 사용되고 있다. 또한 향후에도 기술적 발전과 소자의 가격하락으로 인한 지속적 발전이 기대되는 상황이다[1]. 또한 세계적으로 에너지 절약과 친환경적 조명으로 LED를 이용한 조명이 각광을 받으면서 국내시장도 많은 성장을 하고 있다.

LED를 구동하기 위해서는 220V 60Hz의 상용전원을 이용하여 LED에 정전류를 인가하는 전력변환장치가 필요하다. 특히 저전력의 전력변환장치 중 대부분은 정류동작을 하는 브리지 다이오드에

평활 커패시터를 직접 연결하여 사용한다. 이는 입력전류를 비선형적인 특성으로 바꾸게 되며, 이로 인해 THD가 상승하고 역률이 감소한다. 최근 생산설비의 안정성과 효율 향상을 위해 전원 품질에 대한 기준이 세계적으로 정립되고 규제가 강화되고 있기 때문에 저전력에서도 역률을 개선해야 할 필요가 있다. 미국의 SSL(solid state lighting)에서는 LED 전력변환장치의 역률 제한을 거주지역과 상업지역에서 각각 0.7과 0.9 이상을 만족해야 함을 명시하고 있다[2]. 이러한 규제에 대응하기 위해서는 저전력 LED 구동회로에서도 값이 비교적 저렴한 수동 역률 개선회로(PFC)를 적용하여야 한다.

본 논문에서는 LED 구동회로와 밸리 필 회로를 결합하여 역률을 보상하였으며, 역률과 THD 특성을 개선하기 위해 부스팅 인덕터를 추가하였다. 부스팅 인덕터가 추가된 개선된 밸리 필 회로의 동작원리를 설명하였으며, 이에 따른 LED 구동회로의 설계를 제안하였다. 역률 및 THD 개선은 기존

\* 강원대학교 전기전자공학과 교수, 교신저자

\*\* 강원대학교 전기전자공학과 학부과정

\*\*\* 강원대학교 전기전자공학과 석사과정

밸리 필 회로와 개선된 밸리 필 회로의 비교 실험을 통하여 확인하였다.

## 2. 밸리 필(Valley Fill) 회로

역률 개선회로(power factor correction : PFC)는 AC 전원에서 유입되는 전류를 입력전압과 같은 모양과 위상으로 맞추는 역할을 하며, 전원선에 흐르는 전류의 고조파를 제한하고, 무효전력을 감소시키는 기능을 한다. 역률은 해당 기기의 정격소비전력에 영향을 주지는 않지만, 전력 인프라를 책임지는 전력공사나 국가적으로 전기설비의 증가가 발생되기 때문에 역률 개선은 국가적 에너지 절감차원에서 매우 중요하며 관련연구도 활발하게 이루어지고 있다. PFC 중 밸리 필 회로는 수동소자와 다이오드를 이용한 간단하고 비교적 저렴한 수동 PFC이다. 본 절에서는 기존의 밸리 필 회로와 개선된 밸리 필 회로의 동작원리에 대해서 설명한다.

### 2.1 밸리 필 회로

밸리 필 회로의 기본 구조는 그림 1과 같다 [3][4].

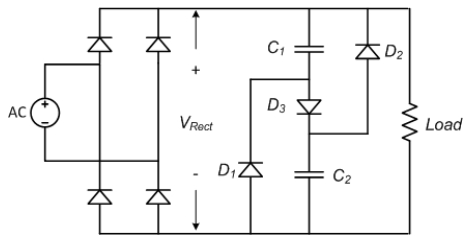


그림 1 밸리 필 회로

정류된 전압  $V_{Rect}$ 가 커패시터  $C_1$ ,  $C_2$ 의 충전전압보다 크면 다이오드  $D_3$ 가 도통하여 커패시터  $C_1$ ,  $C_2$ 가 직렬 연결되어 충전되며, 커패시터에는 각각  $V_{Peak}/2$ 의 전압이 충전된다. 충전 시 등가 회로는 그림 2와 같다.

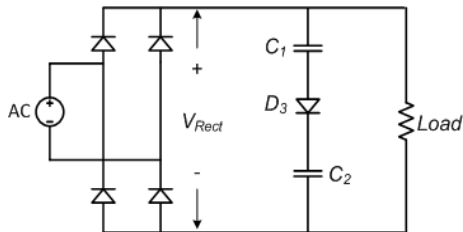


그림 2 커패시터 충전 시 그림 1의 등가회로

입력 전압이 커패시터에 충전된 전압보다 낮아지면  $D_1$ 과  $D_2$ 가 도통하여  $C_1$ ,  $C_2$ 가 병렬로 연결된다.

그림 3은 커패시터 방전 시 밸리 필 회로의 등가회로이다.

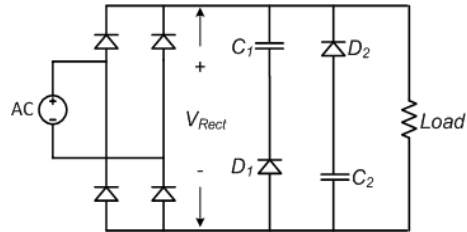


그림 3 커패시터 방전 시 그림 1의 등가회로

커패시터  $C_1$ 과  $C_2$ 는 같은 값을 사용하기 때문에 커패시터 충전·방전시 커패시터의 값은 다음과 같다.

$$C_{charging} = \frac{1}{2}C, \quad C_{discharging} = 2C$$

밸리 필 회로에 따른 입력전류와 출력전압은 그림 4와 같다[5]. 커패시터 충전 시 돌입전류의 인가와 방전 구간에서 브리지 다이오드가 Off 되어 입력전류가 흐르지 않는 것을 확인 할 수 있다.

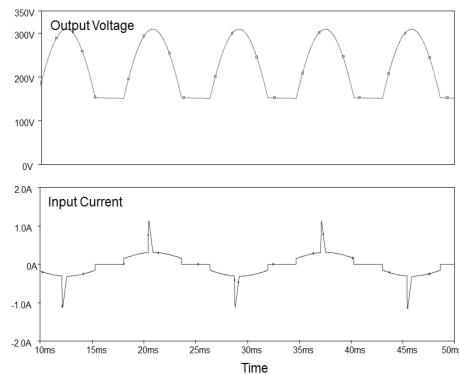


그림 4 밸리 필 회로의 출력전압, 입력전류 특성

### 2.2 개선된 밸리 필 회로

밸리 필 회로와 스위칭 컨버터의 결합 시 부스팅 인덕터의 추가로 역률을 개선 시킬 수 있다[6]. LED 구동회로는 Supertex 사의 HV9910B를 이용한 전류 제어형 벽 컨버터로 구성한다. 전류 제어형 벽 컨버터는 LED 전류를 궤환하여 출력전류를 제어한다. 입력전류에 나타나는 펄스 형태의 커패시터 충전 전류는 부스팅 인덕터를 추가함으로써 역률과 THD를 개선 할 수 있다.

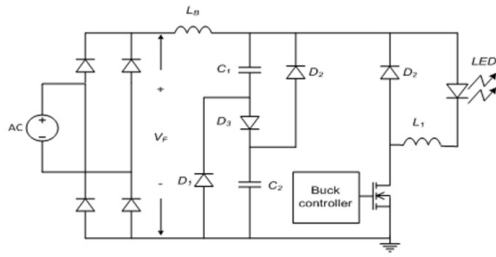


그림 5 제안된 전체 회로도

개선된 밸리 필 회로에는 브리지 다이오드와 직렬로 인덕터를 연결하게 되며 이때 연결된 인덕터  $L_B$ 가 부스팅 인덕터이다. 개선된 밸리 필 회로의 동작원리는 다음과 같다.

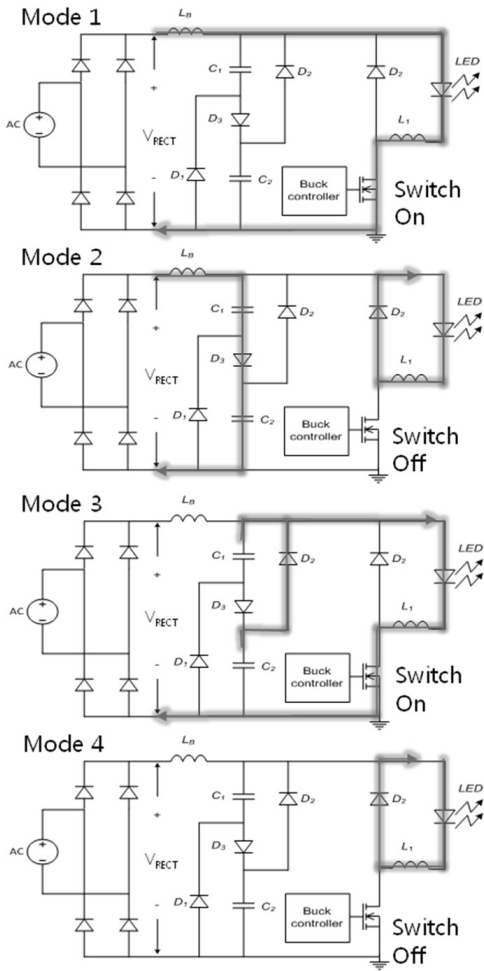


그림 6 스위칭 동작에 따른 모드별 동작

- Mode 1 : 회로의 입력전압이 커패시터 충전된 전압보다 크고, 벅 컨버터의 스위치가 단락 상태일 때 입력전류는 부스팅 인덕터  $L_B$ 와 벅 컨버터  $L_1$ 을 거쳐 LED로 흐른다.
- Mode 2 : 회로의 입력전압이 커패시터 충전된 전압보다 크고, 벅 컨버터의 스위치가 개방 상태일 때 부스팅 인덕터에 저장된 전류와 입력전류가  $D_3$ 를 거쳐  $C_1, C_2$ 에 충전을 시킨다. 이때 벅 컨버터의 인덕터  $L_1$ 의 전류는 환류 다이오드를 통해 LED로 흐른다.
- Mode 3 : 회로의 입력전압이 커패시터 충전된 전압보다 작고, 벅 컨버터의 스위치가 단락 상태 일 때  $C_1, C_2$ 는 병렬 연결로 등가화 되며, 충전된 전압이  $D_1, D_2$ 를 통과하여 LED에 축으로 인가된다.
- Mode 4 : 회로의 입력전압이 커패시터 충전된 전압보다 작고, 벅 컨버터의 스위치가 개방 상태 일 때 벅 컨버터 인덕터  $L_1$ 에 저장된 전류가 환류 다이오드를 통해 LED로 흐르게 된다.

제안된 밸리 필 회로의 파라미터는 표 1과 같다.

표 1 개선된 밸리 필 회로의 각 소자 값

파라미터	값
입력전압	220V 60Hz
$C_1, C_2$	20uF
부스팅 인덕터 $L_B$	380uH

제안된 전체회로를 시뮬레이션 한 결과는 다음과 같다. 스위칭 동작은 100KHz의 50% 듀티비로 구동하였다.

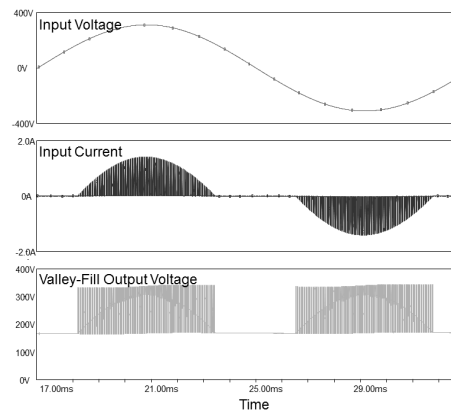


그림 7 시뮬레이션 결과 파형

### 3. LED 구동회로의 설계

시뮬레이션 결과에 의해 개선된 밸리 필 회로의 출력전압은 기존의 밸리 필 회로의 전압보다 높은 RMS값을 갖는다. 또한 출력전압의 변화가 크기 때문에 출력전압의 변동에도 적합한 구동회로가 필요하다. 개선된 밸리 필 회로의 출력전압 RMS 값은 약 235V이며, LED 구동회로인 벽 컨버터의 스위칭 주파수는 50KHz이다. LED 구동회로의 회로는 그림 8과 같다.

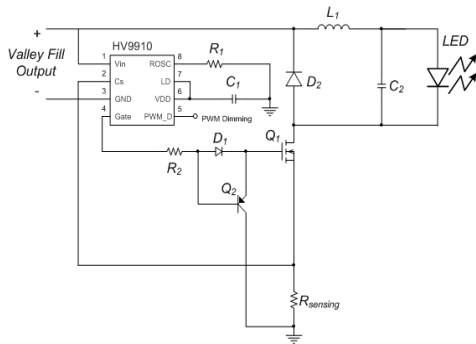


그림 8 LED 구동회로

LED 구동회로를 구현하기 위해 사용된 HV9910B는 8~450V의 넓은 입력전압 범위를 허용하며, 외부 FET의 스위칭 주파수를 최대 300KHz까지 고정주파수로 설정할 수 있다[7]. 스위칭 주파수는 ROSC단자와 GND사이에 저항을 연결하여 조절할 수 있다. 그림 8의 구동회로는 벽 컨버터 형태이므로 출력 전압은 스위치의 On / Off 듀티비에 의해 결정되고, 듀티비는 출력 전류를 센싱하여 결정된다. 그리고 보다 정확한 동작을 하기 위해 게이트 구동회로를 추가하였다. R<sub>2</sub>, D<sub>1</sub>, Q<sub>2</sub>는 벽 컨버터 스위치 Q<sub>1</sub>의 게이트-소스 간 커패시턴스에 충전된 전압을 방전하기 위한 소자로서 보다 정확한 스위칭 동작을 가능하게 한다. LED 구동회로의 인덕터 L<sub>1</sub>과 커패시터 C<sub>2</sub>는 다음과 같이 계산된다.

$$D = \frac{V_{LED}}{V_{IN}} = \frac{30}{235} = 0.128 \quad (1)$$

$$T_{on} = \frac{D}{f_{osc}} = \frac{0.128}{50kHz} = 2.5\mu s \quad (2)$$

$$L_1 = (V_{in} - V_{LED}) \times \frac{T_{on}}{(0.3 \times I_{LED})} \quad (3)$$

$$= (235 - 30) \frac{2.5\mu}{0.3 \times 400mA} = 4.2mH$$

$$C = \frac{I_{LED} V_{LED} \times 0.06}{V_{IN}^2} = \frac{12 \times 0.06}{235^2} = 13\mu F \quad (4)$$

### 4. 실험 결과

설계한 15W급 LED 구동회로의 역률 및 THD를 개선하기 위해 입력단에 밸리 필 회로를 구현하였다. 입력전압 및 전류의 특성과 역률, THD를 측정 하였으며, 기존 밸리 필 회로와 개선된 밸리 필 회로를 각각 결합하여 측정된 결과를 비교하였다.

그림 9는 LED 구동회로의 역률을 보상하기 위해 기존의 밸리 필 회로를 결합하였을 때의 입력전압 및 전류의 측정결과이다. 입력은 220V 60Hz의 상용전원이 인가되었으며, 측정을 위해 Lecroy社 Wave Runner6030 오실로스코프와 Xitron2551 파워 아날라이저를 사용하였다.

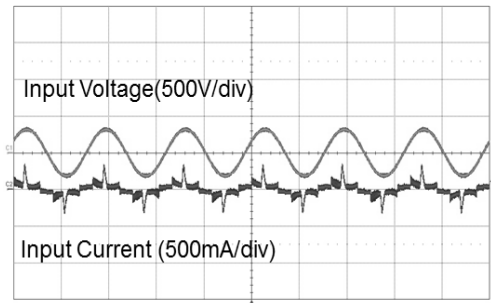


그림 9 밸리 필 회로에 의한 입력전압, 입력전류

측정결과 역률은 78%, THD는 64%로 측정되었다. 기존의 밸리 필 회로의 커패시터를 충전하기 위해 돌입전류가 발생하며, 이는 THD를 상승시킨다. 그림 10은 기존 밸리 필 회로의 역률 및 THD를 개선하기 위해 부스팅 인덕터 추가 시 입력전압 및 전류의 측정결과이다.

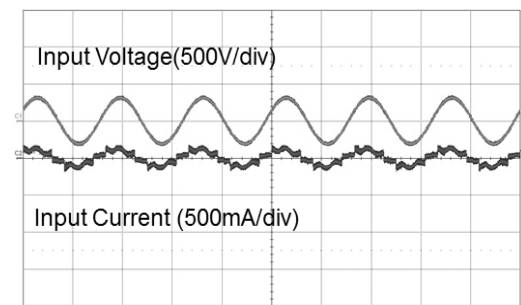


그림 10 부스팅 인덕터 추가 시 입력전압, 입력전류

측정결과 역률 92%, THD 24%로 기존 밸리 필 회로와 결합했을 경우보다 역률은 14% 증가하고, THD는 40% 감소하였다. 특히 THD를 상승시키는 돌입전류가 감소한 것을 확인 할 수 있다.

산업기술연구(강원대학교 산업기술연구소 논문집), 제31권 A호, 2011.

밸리 필 회로 및 부스팅 인덕터를 이용한 LED 구동회로의 역률 개선

그림 11은 본 시스템의 입력전압 변화에 따른 역률 측정결과이다.

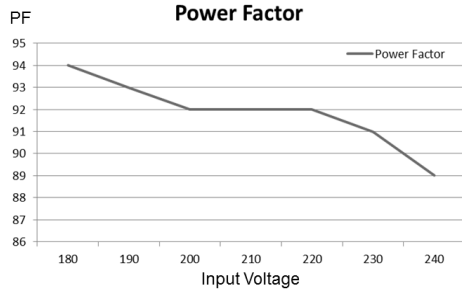


그림 11 입력전압에 따른 역률 특성

측정결과 입력전압이 180~240V까지 변동이 발생하여도 89% 이상의 역률을 유지 할 수 있다.

#### 4. 결론

본 논문에서는 밸리 필 PFC에 부스팅 인덕터를 추가하여 역률을 개선한 방법을 LED 구동회로에 적용하였으며, 그에 따른 LED 구동회로의 설계 방법을 제시하였다. 또한 밸리 필 회로의 역률을 개선하기 위해 부스팅 인덕터를 추가하였으며, 실험을 통해 역률 및 THD의 개선을 확인하였다. 개선된 밸리 필 회로와 LED 구동회로 결합 시 역률 92%, 전류 THD 28%를 달성하였다. 제안된 회로는 설계가 용이하고, 가격이 저렴하기 때문에 저전력 LED 응용 시스템에 매우 적합하다고 판단된다.

본 연구는 지식경제부 및 정보통신산업진흥원의 "IT융합 스마트조명 고급인력양성사업"의 연구결과로 수행되었음,  
NIPA-2010-C6150-1001-0016

#### 참 고 문 헌

- [1] 박종연, 유진완, 최왕섭, "PIR 센서와 정 전류 IC를 이용한 인체 감지형 POWER LED 구동 회로" 대한전기학회 하계 학술대회 논문집, 2295-2296p, 2008.
- [2] ENERGY STAR Program Requirements for Solid State Lighting Luminaires
- [3] 박종연, 조계현, "전자식 형광등용 역률 개선 회로의 특성 비교", 산업기술연구소 논문집, 제18집, 165-163p, 1998.
- [4] 송명석, 박종연, "형광등용 전자식 안정기에

서 수동역률 개선회로의 특성비교", 정보통신연구소 논문집, 제7권, 179-183p, 2003.

- [5] K,Kit sum, "Improve Valley-fill passive current shape", Powersystem world 97, 1-8p 1997.
- [6] 최남열, 이치환, "밸리-필 정류기의 전류 THD 개선" 조명·전기설비학회논문지, 제22권, 제1호, 87-94p, 2008.
- [7] HV9910 Datasheet, Supertex inc