

## 변전자동화 종합 성능시험을 위한 시험모델 및 설계시스템 개발에 관한 연구

(A Study on the Development of Testing Models and Its Design System for the  
Comprehensive Performance Test of the Substation Automation System)

이남호\* · 장병태

(Nam-Ho Lee · Byung-Tae Jang)

### Abstract

Due to the rapid development of digital technology and information communication, in the IEC 61850 based substation automation system, the innovative paradigm shift is expected and also required in many substation-related jobs, especially in the device function test area. Accordingly a common testing model which can simplify the complex contents of the SAS performance test performed by test engineers has been identified, that can overcome limitations of engineers' own testing knowledge and experience. Testing models and its design system for the comprehensive performance test of the Substation Automation System is developed and the result of the study is reported in this paper.

Key Words : Testing Model, Automation, Client, IED, Conformance, Testing system, IEC 61850

### 1. 서 론

전력계통의 변전소는 운영과 관련된 감시, 보호 및 제어의 다양화 및 전력설비에 대한 유지보수 및 진단 등 다양한 정보제공 등이 필요하며 이를 위해서는 현재의 아날로그형 변전시스템이 디지털 기술의 결정체인 IED(Intelligent Electronic Device)와 컴퓨터 운영 시스템을 이용한 디지털 변전시스템으로 대체되고 있으며, 국내외 변전자동화관련 제작사들은 세계시장에

서 경쟁하기 위하여 기존의 단순 기능, 단품위주의 틀을 벗어나 디지털화, 시스템화 등을 통하여 제품의 고부가가치화를 추구하는 추세에 있다. 따라서 디지털 기술 및 정보처리기술의 급속한 발전은 변전소의 디지털화를 더욱 가속화할 것이며, 변전자동화 국제규격인 IEC 61850을 적용하여 단위기가 아닌 디지털 네트워크 환경아래에서 시스템적으로 운전되는 변전자동화시스템(Substation Automation System)에 대한 성능시험에 있어 기존의 단위기 중심의 기능 시험에서 디지털 변전소의 전체 기능과 연계된 종합적인 시스템 기반의 성능시험으로 혁명적인 패러다임의 변화를 예고하고 있다[1-2]. 기존의 변전소 시험은 물리적 신호의 입출력에 의한 기능의 1 : 1의 동작시험에 불과했다면 디지털 기반의 변전자동화시스템은 구성

\* 주저자 : 한국전력공사 전력연구원 선임보연구원  
Tel : 042-865-5876, Fax : 042-865-5804  
E-mail : nam100@kepri.re.kr  
접수일자 : 2011년 5월 2일  
1차심사 : 2011년 5월 7일  
심사완료 : 2011년 5월 30일

하는 IED와 상위운영시스템에 대해 전기적인 신호에 의한 기능 동작과 디지털 정보 전달을 종합적으로 시험하는 n : n의 복잡한 시스템 시험방법을 필요로 할 것이다. 또한 변전자동화시스템의 성능시험에 참여하는 전문가들은 각자의 고유한 기술만을 고려하는 것이 아니라 다양한 변전자동화시스템의 기술을 통합하여 시스템 관점에서 상호간의 정보를 공유할 수 있는 공동의 시험방법이 마련되어야 한다[3-4]. 따라서 본 논문에서는 지금까지 이루어졌던 변전소의 단위기기 시험에 대한 시험자의 경험과 지식의 한계점을 극복하고 디지털 변전자동화시스템의 복잡한 성능시험 내용을 단순화하여 SAS에 참여하는 모든 전문가가 공통의 표준 모델로 시스템과 시험절차를 설계할 수 있는 모델 주도 시험방법과 이를 컴퓨터 환경에서 구현할 수 있는 시험 설계시스템을 설명하고자 한다.

## 2. 본 론

### 2.1 시험시스템의 개발 방향 및 특징

물리적인 환경에서 이루어지는 변전소의 시험 특성상 시험자의 경험과 지식을 통해 시험이 이루어지고, 시험환경을 구성하고 수행하는 과정에 있어 많은 시간과 예산을 초래하게 된다. 또한 시험케이스를 문서로 작성하는 과정에서 자신의 경험과 지식을 문장으로 표현해야 하고, 완성된 시험케이스가 변전소 시험에 대한 요구사항 조건을 충족하는지, 기기의 시험을 위한 가능성과 일관성을 갖추었는지는 별도의 확인과정을 필요로 한다. IEC 61850 변전자동화 국제규격이 제정된 이후 전 세계 변전소의 디지털화는 가속화되고 있으며 국내의 경우도 동일한 상황에 있다. IEC 61850 변전자동화시스템으로의 변환은 변전소의 운영환경을 크게 바꾸어 놓고 있으며, 가장 큰 변화는 전기적인 신호의 전송을 디지털 신호로 전환하는 것이고, 또 하나는 기존 변전시스템의 구성기기가 갖고 있지 않은 다양한 정보를 디지털 네트워크를 통하여 다자간에 공유할 수 있는 환경을 갖춘 점이다. 이러한 변화 속에 변전소의 성능시험은 구성기기 단독의 기능 시험이 아닌 변전자동화시스템에서 IED와 상위운영

시스템 등의 구성기기들간의 기능의 수행과 정보의 공유가 시스템적으로 이루어지는지를 확인하는 과정이 반드시 요구될 것으로 예상된다. 또한 인터넷, 유무선 통신과 IT 기술의 발달로 시험대상인 변전소 구성장치의 하드웨어뿐만 아니라 시험장치의 변화로 변전소의 시험환경도 변화를 필요로 하고 있다. 빠른 기술적인 진보가 예상되는 IED와 상위운영시스템으로 구축된 변전자동화시스템의 기능적인 특성을 고려하고, 기존 변전소 시험의 반복적이고 노동집약적인 방법을 개선하여 변전자동화시스템의 정보의 전달과 기능수행의 두 가지 관점을 모두 충족하는 변전자동화 시험자동화시스템의 구현은 시간 감소와 비용감소의 효과와 함께 향후 디지털 변전소시스템 확대 구축을 위한 필수 요소기술이 될 것이다. 변전자동화 시험자동화시스템의 구현을 위해서는 첫째 기대된 결과를 예상할 수 있고 시험에 대한 요구조건을 포함할 수 있는 상세한 시험케이스를 정형화하는 과정이 필요하고, 둘째 변전자동화시스템에 특화된 독립적인 시험환경을 가지고 있어야 한다. 본 논문에서는 변전자동화 시험자동화시스템 구현을 위한 정형화된 시험케이스를 변전자동화시스템 구성요소의 시험자동화수행을 위한 시험절차 설계의 관점에서 바라보았으며, 이를 위해 S/W 개발 및 설계 툴인 UML(Unified Modelling Language)기반의 객체지향 방법론을 적용하였다. 분석/설계를 위한 방법 또는 절차를 제시하는 것이 아니라 단지 표기하는 방법만을 제시하기 때문에 방법론(Method)이 아닌 언어(Language)라는 표현을 사용하는 UML은 모델링을 표기하기 위한 수단이며 다양한 방법론에 적용하여 사용할 수 있도록 고안된 것이다. 즉 S/W 분석/설계뿐만 아니라 모델링의 표현이 필요한 모든 분야에 적용이 가능하다[5-6]. 따라서 변전자동화의 시험자동화수행을 위한 시험절차 설계를 UML 모델링 기법으로 접근하고자 하며, 이를 기반으로 플랫폼에 종속되지 않는 모델 표준화를 위해 모델 주도(Model-driven) 변전자동화시스템의 성능검증 방법을 제시하고자 한다. UML이 가지는 주요 특징은 다음과 같다. 첫째 UML의 여러 요소들은 그래픽 심벌로 표현되며, 각 심벌들은 정확한 의미를 갖고 있는 가시화 언어이다. 그러므로 UML로 작성된 문서는 시

시스템에 대해 동일한 의미를 공유할 수 있다. 둘째 UML은 분석, 설계, 구현에서의 모든 중요한 결정에 대한 정확하고 명백하게 모델링하는 명세화 언어이다. 셋째 UML은 시스템 구조와 그것의 모든 상세 내역에 대한 문서화를 다루며, 요구사항을 표현하고 시스템을 시험하는 언어도 제공한다[7-9]. 이와 같은 특징은 변전자동화 시험자동화를 위한 시험케이스를 모델링하는 방법에도 동일한 효과가 있을 수 있으며 그래픽 심벌로 표현하기 때문에 시험자의 이해와 작성이 용이하고, 시험절차와 결과에 대한 사람들의 해석을 동일하게 할 수 있다. 과거 컴퓨터 S/W가 개발자의 자기 기반의 설계와 개발자의 코딩능력에 의해 구현되었던 것이 점차 복잡한 S/W의 기능과 다양한 어플리케이션을 통합적으로 개발하기 위해 UML을 이용한 모델 주도로 프로그램을 설계하여 자동으로 구현이 이루어지는 것으로 변환된 것처럼, 하나의 관점이 아닌 다양한 관점에서 디지털 변전소의 성능을 종합적으로 검증하기 위해서는 시험자동화시스템의 구축과 이를 위한 모델 주도의 시험검증 방법에 대한 연구는 그 필요성과 활용성이 매우 크다고 여겨진다.

## 2.2 모델 주도 시험방법

Model기반 시험 프로세스는 시험 케이스의 상세 설계를 자동으로 생성하며 피시험기기 기능에 관한 시험기술서와 시험케이스간의 연결체계를 나타내 준다. 보다 구체적으로 표현하면 수작업으로 수백 건의 시험 케이스를 작성하는 대신 시험 설계자는 피시험기기의 개념적 모델을 작성하고 모델로부터 시험케이스를 생성한다. 이러한 방법은 전체적인 시험 설계시간을 크게 줄일 수 있고, 추가적으로 얻어지는 이점은 동일 모델로부터 다양한 시험 조합들을 서로 다른 시험조건으로 설계할 수 있기 때문에 간단하게 시험케이스를 생성시킬 수 있다는 것이다.

Model 기반의 시험 프로세스는 시험자동화를 구현할 수 있는 최적의 시험 방법이다. 그림 1은 Model기반의 시험 프로세스의 흐름도를 보여주고 있다. 변전소를 구성하는 IED, 상위운영시스템, MU 등의 장치가 디지털 네트워크를 통해 시스템적으로 동작하는

SAS는 다양한 관점에서 성능을 검증하기 위한 많은 양의 시험항목을 필요로 하고, 시험과정이 복잡하기 때문에 시험자동화의 필요성이 매우 중요하게 고려되고 있다. 또한 변전자동화의 국제 규격인 IEC 61850은 변전소 구성장치를 개념적으로 표현하고 있기 때문에 이를 적용한 기기는 모델 기반의 시험프로세스에 적합하다고 볼 수 있으며, 본 논문에서는 이를 기반으로 보다 개선된 개방형 구조(Open Architecture), PIM(Platform Independent Model)과 표준화 모델을 고려한 시험 모델을 설계하였다.

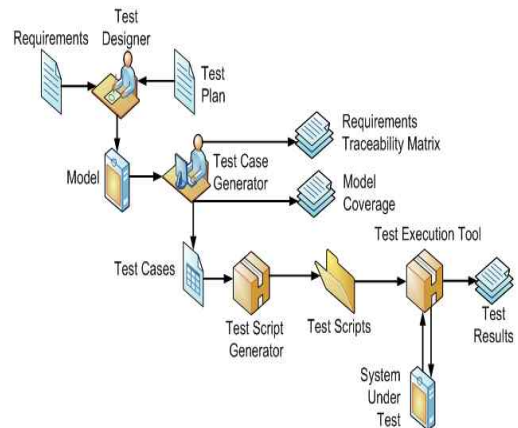


그림 1. Model 기반 시험 프로세스 흐름도  
Fig. 1. Flow diagram of the model based test process

## 2.3 모델주도 SAS 시험모델 설계

SAS를 시험자동화하는 과정에서 가장 중요한 단계는 시험에 대한 요구사항을 반영하여 작성되는 시험케이스를 만드는 과정이다. SAS의 시험을 만들 때 가장 중요하게 고려되는 것이 SAS 시험에 참여하는 보호 전문가, 통신 전문가, 상위운영시스템 전문가 등 모두가 서로의 지식을 이해할 수 있고 시험에 대한 절차 및 정보를 공유할 수 있는 공통의 시험절차를 설계하는 것이다. 본 논문에서는 이러한 공통의 시험절차를 설계하기 위한 방법으로 문서의 형식이 아닌 그래픽 심벌을 사용하여 이해하기 쉽고, 작성이 용이한 모델 주도(Model-driven) 시험방법을 개발 하였다. IEC

61850 기반의 SAS는 모든 정보를 객체화된 데이터로 표현하는 점을 착안하였고, SAS의 시험모델을 IEC 61850의 특성을 반영할 수 있도록 객체화 설계하고, SAS의 성능시험은 IED에 대한 성능시험이라도 SAS의 시스템적으로 동작하는지 여부를 확인하기 위해 본 논문에서 제시하는 모델 주도 시험방법은 시험대상 장치가 SAS에서 어떻게 동작하는 지 표현이 가능하도록 설계하였다. 이를 위해 객체화된 시험모델을 개발하고, SAS의 시스템동작을 표현하는 방법으로 본 논문에서는 컴퓨터 프로그램의 설계 및 구현 툴로 널리 활용되는 UML의 표기 방식을 적용하고, SAS 시험자동화시스템을 위한 모델 주도 시험방법을 개발하였다. UML로 구현된 SAS의 시험모델을 객체 지향적(Object-Oriented)으로 개발함으로써, 시험설계 중에 발생하는 요구사항의 작은 변경에 많은 수정을 요하지 않고 진행할 수 있으며, SAS IED, 상위운영시스템간의 연관관계 및 시스템 동작을 공통의 시험모델을 적용한 하나의 그래픽으로 표현하여 다양한 분야의 전문가가 참여하는 시험설계를 쉽게 할 수 있는 장점이 있다. 또한 다양한 분야의 전문가의 지식을 표준 Model로 구현하고, 단일 플랫폼에 국한되지 않는 개방형 구조로 개발하여 유연성과 확장성을 가진다. IEC 61850기반의 SAS는 엔지니어링은 XML (eXtensible Markup Language)로 작성된 SCL 파일로 이루어진다. 따라서 본 논문의 시험모델을 이용한 SAS 시험자동화시스템을 설계하는 과정에서 SAS의 엔지니어링에 사용되었던 SCL을 사용한다면 별도의 정보 없이도 SAS의 동작을 확인할 수 있기 때문에, IED가 SAS에 제공하는 데이터 내용을 SCL 파일로부터 확인할 수 있는 시험모델을 함께 개발하였다. SAS 시험자동화시스템은 SAS의 구성장치인 IED, MU 그리고 상위운영시스템만을 대상으로 하는 것이 아니고, SAS의 가상환경을 구성하고 시험을 위해 필요한 물리적인 신호를 시험대상에 주입할 수 있는 시험장치를 함께 다루어야 하기 때문에 시험장치에 대한 시험모델도 함께 개발하였다. 이 때 특정회사의 장치가 아닌 SAS 시험에 특화될 수 있도록 개념적인 시험모델을 만들고자 노력하였다 그림 2는 SAS 시험자동화시스템 구축을 위한 모델 주도 시험방법의 UML 패키지 다이어그램이다.

다이어그램이다.

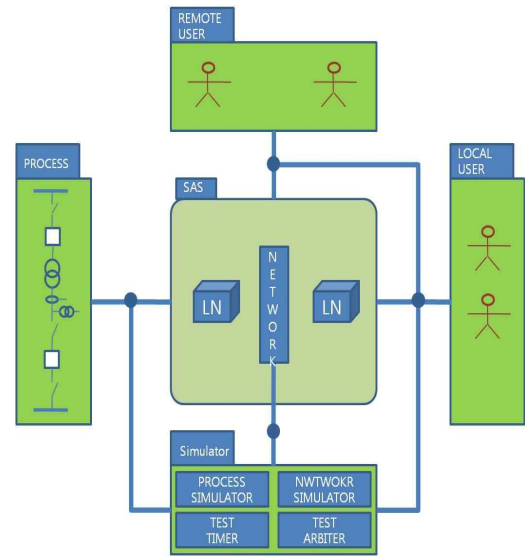


그림 2. 모델 주도 시험방법의 UML 패키지 다이어그램  
Fig. 2. UML Package diagram of model-driven Testing Method

모델 주도 시험방법은 SAS의 시험 현장과 원격에서 접근하며 변전소 프로세스설비와 IED에 연결되어 있는 논리노드(Logical Node)의 디지털 네트워크 연관관계와 시험장비 및 가상 시험전용 시뮬레이터의 구성을 표현한다. 시뮬레이터 패키지는 SAS의 프로세스 장치와 사용자 사이의 인터페이스를 가로챌 수 있으며 IED의 논리노드에 접근이 가능한 시뮬레이터로 구성된다. 각각의 시뮬레이터는 SAS의 물리적인 신호 및 네트워크 환경에서 동작하고 운전되는 정보를 감시하고, 시험에 필요한 임의의 값을 이용하여 실제 사고가 발생한 상황에서 IED와 클라이언트가 정상적으로 반응하는지를 확인할 수 있다. 모델 주도 시험방법에서 SAS의 시험자동화시스템의 실행을 위한 시험케이스를 생성하기 위해서는 시험절차에 대한 시험자의 요구조건을 문서로 정리할 수 있는 Functional Overview, Functional Description, Use case Description을 설계하였다. 이 세 가지 항목은 SAS 시험의 대략적인 정보와 목적 그리고 테스트를 위한 각 노드의 역할 및 순서 등을 명세하는 역할을 수행한다. 각 항목은 IEC 61850 기반 SAS의 엔지니어링 파일

SCD로부터 시험에 관여하는 IED와 이와 관련된 논리노드를 선택할 수 있으며 시험대상 IED의 시험 목적과 성공/실패시의 작업을 상세하게 명세할 수 있다. 아래는 본 논문에서 정의한 각 항목의 구성과 의미에 대해 설명하였다.

#### ● Functional Overview

이 명세서는 SAS의 시험에 대한 간략한 정보를 명세한다. 시험을 구분하기 위한 코드, 명칭, 간략한 설명과 사용목적, 디지털 변전소 SCD파일 등의 정보를 모델 주도 SAS 시험을 위해 제공한다.

#### ● Functional Description

이 명세서는 SAS의 시험을 수행하는 트리거조건 및 관련된 구성장치와 논리노드, 시험의 성공 및 실패조건을 자세하게 설명하여서 Functional overview에서 부족한 모델 주도 시험방법에 대한 정보를 제공한다.

#### ● Use Case Description

이 명세서는 SAS의 시험을 수행하는 과정을 시험대상의 정상적인 동작과 시험조건에 의한 동작으로 구분하여 논리노드와 시험자의 상호관계를 순차적으로 표현한다.

모델 주도 시험방법을 구현하기 위한 시험모델은 위에서 설명한 명세서에 따라 SAS의 시스템적인 동작이 표현되는 UML 다이어그램에 포함되며, 통신(Communication) 다이어그램과 시퀀스(Sequence) 다이어그램을 통해 SAS 시험자동화시스템의 동작과 구성장치의 디지털 네트워크에서 이루어지는 연관관계를 설명하고, 시험수행을 위한 조건과 절차를 표현할 수 있다. 아래는 모델 주도 시험방법에서 다루는 두 종류 UML 다이어그램의 설명이다.

#### ● 통신다이어그램

통신다이어그램은 시험을 구성하는 SAS의 시스템 구조와 각 구성장치 및 시뮬레이터들을 객체로 생성하여 상호간의 연결 관계를 표현한다. 또한 시험대상

이 되는 IED가 상위운영시스템과 다른 IED에 제공하는 GOOSE나 Report의 내용과 흐름을 표현하고, 이에 대한 데이터의 수집은 디지털 변전소의 엔지니어링 파일인 SCL로부터 가져올 수 있도록 설계하였다. 통신다이어그램을 통해 시험을 위한 SAS의 IED와 같은 구성장치의 기능이 시스템적으로 어떻게 동작하는지를 한 눈에 확인할 수 있다.

#### ● 시퀀스다이어그램

시퀀스다이어그램은 통신다이어그램에서 생성된 시험모델 객체들을 모두 나열하여 SAS의 시험절차에 따른 동작순서를 상세하게 설명할 수 있다. SAS를 구성하는 논리노드간의 정보의 흐름은 통신다이어그램의 연결정보를 이용하여 순차적으로 나열하게 되면, IEC 61850 5장에 명시된 PICOM(Piece of Information for Communication) 전송 즉 논리노드간의 최대 및 최소 정보전달시간을 만족하는지를 확인할 수 있다. 시퀀스다이어그램에서는 각 시험모델 객체의 메소드를 선택할 수 있고, 메소드의 인자를 선택하여 시험에 필요한 조건 및 시험판단 등을 입력할 수 있다. 시퀀스다이어그램은 모델 주도 시험방법을 적용한 시험자동화시스템을 실행하기 위한 기반이 되며, SAS의 동작 상태를 구체적인 순서로 표현할 수 있다.

본 논문에서 정의하는 시뮬레이터(Simulator) 시험모델은 SAS의 모든 정보를 감시할 수 있고, SAS의 실제 환경과 동일한 조건을 제공하여 IED의 보호 및 계측 기능을 수행할 수 있도록 해주며 차단기, 단로기 등의 스위치의 입출력 정보를 지원할 수 있다. 또한 모델 주도 시험자동화시스템이 시험대상에 대한 시험을 진행하고 판정하는 일도 시뮬레이터에서 수행한다. 본 논문에서 정의한 시뮬레이터 시험모델은 Process Simulator, Network Simulator, Operator Simulator, Test Timer, Test Arbiter가 있으며, 상세내용은 아래에서 설명하고자 한다.

#### ● Process Simulator

프로세스 시뮬레이터는 SAS의 차단기, 단로기 등의 개폐기의 신호를 제어할 수 있고, 선로에 흐르는 전압

과 전류의 값을 필요한 SAS의 구성장치에 공급할 수 있는 시험장치에 대한 모델로 정의하였다. 프로세스 시뮬레이터의 객체생성은 통신 다이어그램에서 이루어지며 SAS 구성장치의 전압과 전류 값을 받는 논리 노드와 차단기 등의 개폐장치의 입출력 신호에 1 : 1 연결 관계를 가지게 된다. 프로세스 시뮬레이터 시험 모델 객체들은 하나로 묶여 Process Simulator Package로 구분된다. 시퀀스 다이어그램에서는 생성된 프로세스 시뮬레이터의 시험모델의 출력하는 값을 설정할 수 있도록 메소드를 정의하였다.

### ● Network Simulator

네트워크 시뮬레이터(Network Simulator)는 SAS에서 이루어지는 모든 데이터의 흐름을 측정 및 분석할 수 있고, 디지털 변전소의 성능시험을 위해 실제와 동일한 네트워크 부하환경을 만들 수 있는 시험장치에 대한 모델로 정의하였다. 네트워크 시뮬레이터에 속하는 객체는 IED가 상위운영시스템으로 데이터를 보내는 방식인 IEC 61850 Report에 대한 분석을 수행하고, 디지털 변전소의 네트워크 부하를 제어할 수 있는 R\_Network과 IED 간의 데이터 정보교환 메시지인 GOOSE에 대한 분석을 수행하는 G\_Network으로 구분하여 설계하였다. 통신 다이어그램에서 생성된 네트워크 시뮬레이터의 R\_Network과 G\_Network 객체가 SA System Package에서 설계된 SAS와 연결하는 방법은 다음에 설명하는 스니퍼 시험모델을 통해 이루어지도록 정의하였으며, 스니퍼 시험모델을 통해 SAS의 논리노드 간에 전달되는 Report와 GOOSE를 중간에 디지털 네트워크의 미러링(Mirroring)기능으로 데이터를 수신할 수 있도록 정의하였다.

### ● Operator Simulator

오퍼레이터 시뮬레이터(Operator Simulator)는 SAS를 조작하는 운전원에 대한 시험모델로 시험자동화시스템을 실제 동작하는 시험모델이기보다는 SAS의 조작에 대한 행위의 주체를 개념적으로 설계한 모델 주도 시험모델이다. 통신 다이어그램에서 Operator 객체로 생성될 수 있으며 SAS와의 연관관계는 변전소운전원이 직접 조작하게 되는 Client의 IHMI 논리

노드와 연결된다. Operator 객체의 경우 SAS의 개념적인 시험모델로 정의되었기 때문에 시험과 관련된 메소드는 없으며, 따라서 시퀀스 다이어그램에서는 특별한 설계를 하지 않는다.

### ● Test Timer

테스트 타이머(Test Timer)는 모델 주도 시험방법에서 시험자동화시스템이 SAS의 시험을 수행하는 과정에서 사용하는 시간에 대한 모든 것을 관장할 수 있는 시험모델이다. 통신 다이어그램에서 생성된 타이머 객체는 프로세스 시뮬레이터의 시험모델과 연결되어 프로세스 시뮬레이터의 동작시간을 지정할 수 있으며, SAS의 이벤트 발생에 대한 기준점이 된다. 본 연구의 초기에는 타이머 객체를 시험에 필요한 수만큼 생성하여 시험판정의 기준을 삼고자 했으나, SAS의 시각 동기가 현재 SNTP 서버 등을 통하여 하나의 시간으로 동기화되고 있기 때문에, 이를 반영하여 타이머의 객체는 한 개로 제한하도록 설계하였다. 시퀀스 다이어그램에서 사용하는 타이머 객체의 메소드는 모델 주도로 설계한 SAS 시험자동화시스템의 시간의 시작 위치를 지정할 수 있는 start와 시험수행을 지연시킬 수 있는 wait가 있다.

### ● Test Arbiter

테스트 아비터(Test Arbiter)는 모델 주도 시험방법에서 SAS의 시험결과를 판정할 수 있는 시험모델로 정의하였다. SAS 시험자동화시스템에서 시험결과를 판정할 때 주로 네트워크 시뮬레이터의 R\_Network과 G\_Network의 결과를 활용하기 때문에 통신 다이어그램에서 생성된 아비터 객체는 연관관계를 네트워크 시뮬레이터의 객체와 갖도록 설계된다. 테스트 아비터의 메소드는 Verdict으로 시퀀스 다이어그램의 맨 하단부에 위치하여 R\_Network과 G\_Network이 SAS의 IEC 61850 Report와 GOOSE 메시지 분석을 통해 받은 값이, 판정조건에 부합한지를 확인할 수 있는 기능이 있다.

### ● 모델 주도 스니퍼(Sniffer) 시험모델

통신 다이어그램에서 네트워크 시뮬레이터의



G\_Network와 R\_Network는 SA System Package의 SA 논리노드 객체 간에 전달되는 GOOSE와 Report를 분석할 수 있도록 설계되어야 한다. 본 논문에서는 논리노드 객체의 정보의 흐름이 Association Line을 통해 통신 다이어그램에서 표현되기 때문에, Association Line 중간에 원모양의 스니퍼 시험모형을 위치하여 객체가 전달되는 IEC 61850 Report와 GOOSE 메시지를 수집할 수 있도록 정의하였다. 즉 스니퍼 시험모형을 통하여 논리노드의 객체 간 흐르는 통신정보를 가질 수 있게 하고, 스니퍼가 가지고 있는 정보를 G\_Network와 R\_Network에 넘겨주어 이들 객체의 메소드가 시퀀스 다이어그램에서 시험관정을 위한 통신정보 확인 및 테스트 아비터의 Verdict 메소드의 판정의 인자가 될 수 있다. 스니퍼 시험모형은 Report 메시지를 대상으로 하면 Report 스니퍼(그림 3), GOOSE 메시지를 대상으로 할 경우 GOOSE 스니퍼로 정의하였다.

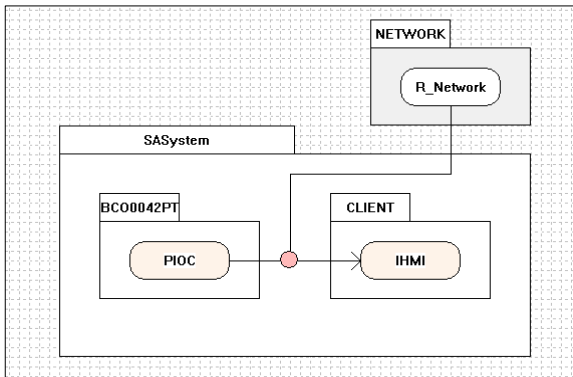


그림 3. 통신 다이어그램의 Report 스니퍼  
Fig. 3. Report Sniffer of communication diagram

### 2.4 SAS 시험 설계시스템 구현

본 절에서 설명하는 SAS 시험 설계시스템은 위에서 설명한 모델 주도 시험모형을 이용하여 SAS 시험을 설계할 수 있는 프로그램이다. SAS 시험 설계시스템은 Visual C++언어를 사용하여 GUI(Graphical User Interface) 기반으로 구현하였고, 그림 4는 프로그램 구현에 대한 Class Diagram이며 모델 주도 시험모형을 객체로 생성하기 위한 기능위주로 설계하였다.

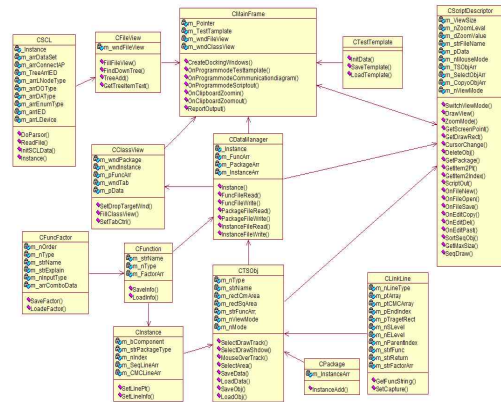


그림 4. 모델 주도 시험절차 자동생성프로그램의 클래스 다이어그램  
Fig. 4. Class Diagram of model driven test script automatic generation program

SAS 시험의 모델 주도 설계를 진행하기 위해 시험과 관련된 요구조건을 정리할 수 있는 Functional Overview, Functional Description, Use case Description에 대한 GUI는 그림 5와 같다. SAS의 논리노드(LN)는 변전소의 엔지니어링 파일인 SCD 또는 ICD 파일을 통해 파서(Parser)하여 시험대상이 되는 논리노드를 선택할 수 있는 기능으로 구현하였으며, Use case Description은 시험자에게 표형식으로 제공하여 자유롭게 편집을 수행할 수 있도록 구현하였다.

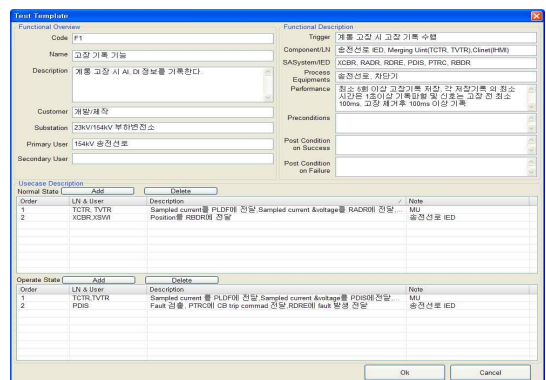


그림 5. Functional Overview, Functional Description, Use case Description을 위한 GUI  
Fig. 5. GUI of Functional Overview, Functional Description, Use case Description

그림 6은 본 연구의 통신 다이어그램을 설계할 수 있는 GUI를 보여준다. SAS 시험 설계 수행을 위한 네트워크 시뮬레이터, 프로세스 시뮬레이터, 테스트 타이머, 테스트 아비터는 별도의 DB 관리프로그램을 통하여 클래스 정의와 인자관리를 포함한 메소드를 연결할 수 있다. SAS의 구성이 되는 IEC 61850 논리노드는 현재 규격에서 정의하는 110여개를 기본으로 가지고 있으며, 논리노드에 관한 DB 관리 역시 프로그램을 통해 수행할 수 있다. SAS를 표현하는 SA System Package와 논리노드를 IED, MU 등의 장치로 묶을 수 있는 SAS Component Package는 논리노드의 GUI에서의 위치를 제한하는 기능을 갖도록 설계하였는데, 이는 시험자가 시험절차를 설계할 때 오류를 막기 위함이다. 통신 다이어그램의 설계는 먼저 시뮬레이터를 드래그 앤 드롭(Drag and Drop) 방식으로 선택하여 캔버스에 위치한 후 마우스버튼 동작을 통해 필요한 객체를 생성하는 방식으로 진행하게 되며, SAS의 논리노드를 SA System Package에 위치하게 한 후 SAS Component Package로 묶어 IED, Client, MU 등의 고유 명칭을 등록할 수 있게 하였다. 시험모델 객체와 SAS의 논리노드는 Association Line을 통하여 연결할 수 있으며, Association Line 선택을 통해 SAS의 IEC 61850 통신정보 수집을 위한 스니퍼 시험모델을 설계할 수 있다. 스니퍼 시험모델이 가지는 SAS의 GOOSE와 리포트 정보는 SCD 파일을 통해 시험자가 편리하게 선택할 수 있도록 구현하였다.

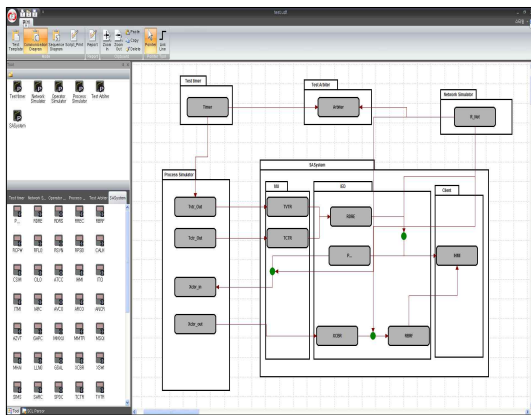


그림 6. 통신 다이어그램을 위한 GUI  
Fig. 6. GUI of communication diagram

그림 7은 시퀀스 다이어그램을 설계할 수 있는 GUI를 보여준다. 통신 다이어그램에서 생성한 모든 시험객체가 상단에 나열되며, 통신 다이어그램에서 SAS의 논리노드의 연결관계는 프로그램이 사전에 DB로 구축한 IEC 61850-5장 PICOM 정보에 따라 PICOM 메시지를 자동으로 표시해 주도록 구현하였다. 시퀀스 다이어그램에서는 시험자가 SAS의 시험을 진행하려는 순서에 따라 위에서 아래로 시험객체의 메소드들 설계하도록 하였고, 메소드의 인자입력 방법은 시험자의 입력을 최소화할 수 있도록 프로그램을 구현하였다.

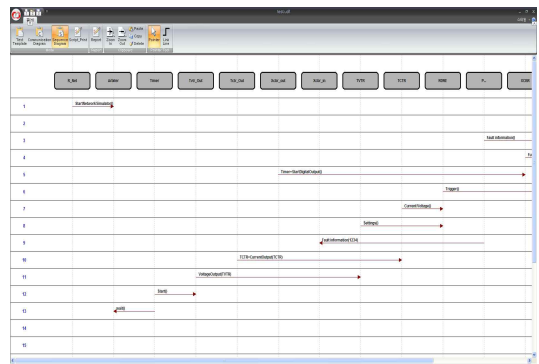


그림 7. 시퀀스 다이어그램을 위한 GUI  
Fig. 7. GUI of sequence diagram

### 3. 결 론

변전자동화시스템 국제규격이 IEC 61850으로 통합되고 국내 SAS에 적용된 이후, 본 연구와 관련하여 IEC 61850 적합성 시험, 네트워크 시험, IED 성능 시험, IEC 61850 기반 SAS 엔지니어링 작업 등 5년 여 동안 다양한 시험을 국내 IED, 상위운영시스템에 대하여 수행하고, 한국전력공사 154[kV] 신고창변전소에서 실증시험을 진행하였다. 이 과정에서 IEC 61850 SAS의 시험은 통신전문가, 보호전문가, 제작사, 시스템 설계자 등 SAS 구축에 참여하는 각자의 고유 기술에 대한 단위시험을 진행하여 시스템 신뢰성을 확보하는 것은 거의 불가능한 일이었다. 이 때문에 각 전문가들이 자신의 지식을 공유할 수 있는 공통된 설계방법이 필요성을 강하게 느끼게 되었다. 또한 현장에



서 시스템을 구축한 이후에는 시험에 대한 여러 가지 제약이 따르고, IED와 같은 SAS의 구성장치를 시험할 경우 IEC 61850 SAS 환경에서는 하나의 기능시험이라도 통신정보의 흐름과 함께 시스템적으로 다양하게 확인을 해야 하는 어려움이 있었다. 이와 같은 새로운 변전소 시험환경의 변화로 인해 본 논문에서 제시하는 SAS에 참여하는 모든 전문가가 공통의 모델로 시스템과 시험절차를 설계할 수 있는 모델 주도 시험방법과 시험설계 시스템을 개발하게 되었다. 본 연구의 SAS 시험방법은 IEC 61850에서 다루는 SAS의 논리노드 정보를 이용하기 때문에 실제 SAS의 구성과 동일한 방식으로 시험자가 시험절차를 설계하고 SAS 전체의 시스템적인 흐름을 파악할 수 있는 장점을 가지고 있다. 또한 모델 주도 시험방법은 특정한 시험자동화시스템 구현 틀을 대상으로 하지 않기 때문에 다양한 시험자동화시스템에 확대 적용할 수 있는 표준화의 가능성이 있는 시험방법이다.

본 연구는 2005년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다(No.R-2005-1-395-003).

### References

[1] J. AMANTEGUI, A.CREZO, J.TORRES, A.RIVAS and F.COBELO, "The University City SAS Firt Project within IBERDROLA Group using IEC 61850 for Complete Substation Final Experience and Future Expectations", CIGRE B5-108, 2006.

[2] Juergen Holbach, Julio Rodriquez, Craig Wster,Drew Baigent, Lars Frisk, Steven kinsman and Luc Hossenlopp "Status on the First IEC 61850 based Protection and Con Multi-Vendor Project in the United State", TVA 500[kV] project Report, 2007.

[3] T. Skeie, S. Johannessn, and C. Brunner, "Ethernet in Substation Automation," IEEE Control System Magazine vol. 22 no. 3, 2002.

[4] Alex Apostolov, "We can not test 21st century IED with 20st century testing technology", Pac world winter, 2008.

[5] G.Booch, J.Rumbaugh and I.Jacobson, "The United modelling language user guide", Addison-Wesley, 1999.

[6] J.Arlow and I.Neustadt, "UML 2 and the Unified Process, 2d", Addison-Wesley Professional, 2005.

[7] 이희만, "UML을 이용한 객체지향 분석/설계", 삼성SDS멀티캠퍼스, 2004.

[8] "디지털 기술기반의 차세대 변전시스템 개발 1단계 보고서", 한국전력공사, 2008.

[9] 이남호, 장병태, "UML을 이용한 모션보호 IED의 IEC 61850 성능시험 절차서 개발", 한국조명전기설비학회 2008년 1월호, 2008.

### ◆ 저자소개 ◆



**이남호**(李南鎬)

1973년 7월 26일생. 1998년 명지대 공대 전기공학과 졸업. 2001년 동대학원 전기공학과 졸업(석사). 2011년 동대학원 전기공학과 졸업(박사). 2004~2006년 LS산전(주) 전력연구소 주임연구원. 현재 한국전력공사 전력연구원 선임보연구원. IEC TC57 WG10 위원. UCA IUG 위원.



**장병태**(張炳泰)

1964년 12월 23일생. 1990년 부산대 공대 전기공학과 졸업. 1999년 충남대 대학원 전기공학과 졸업(석사). 1992년~현재 한국전력공사 전력연구원 선임연구원. IEC TC57 WG10 위원. UCA IUG 위원.