

## 공통 결함접지구조를 이용한 소형화된 저역통과여파기의 설계

이 준<sup>1</sup>, 이재훈<sup>1</sup>, 임종식<sup>1\*</sup>, 안 달<sup>1</sup>  
<sup>1</sup>순천향대학교 전기통신공학과

### Design of A Miniaturized Low Pass Filter Using Common Defected Ground Structure

Jun Lee<sup>1</sup>, Jaehoon Lee<sup>1</sup>, Jongsik Lim<sup>1\*</sup> and Dal Ahn<sup>1</sup>

<sup>1</sup>Department of Elec. and Comm. Eng, Soonchunhyang University

요 약 본 논문에서는 공통 결함접지구조(common defected ground structure, CDGS)를 이용한 초고주파 대역의 저역 통과여파기(low pass filter, LPF) 소형화 설계에 대하여 기술한다. 기존의 연구에서는 표준형 LPF보다 약간 소형화된 DGS 적용의 LPF를 설계하는 방법을 제시하는데 그쳤으나, 본 논문에서는 공통 DGS 구조를 이용하여 종래의 회로보다 절반의 크기로 줄이는 방법을 제시한다. 공통 DGS는 양면의 마이크로스트립 전송선로의 공통 접지면에 구현된다. 본 논문에서는 예로써, 비유전율이 2.2이고 두께가 31mils인 유전체 기판을 이용하여 양면 마이크로스트립 전송선로 구조와 공통 DGS를 구성하고, 이를 활용하여 소형화된 LPF를 설계하고, 실제로 제작 및 측정하여 제안하는 방법의 타당성을 검증한다. 최종적으로 설계된, 공통 DGS를 지니는 LPF는 기존의 단층 구조에서 DGS를 지니는 LPF에 비하여 52.6%의 크기를 가지면서도, 측정된 성능은 반사계수가 -22dB 이하이고 삽입손실이 0.19dB 이하로 여전히 우수함을 보여준다.

**Abstract** This paper describes and presents the design of a miniaturized low pass filter (LPF) for microwave frequency region using a common defected ground structure (CDGS). In this study a half-sized LPF is obtained using CDGS, while the previous LPFs with the conventional DGS showed a mild size-reduction. The common DGS (CDGS) is realized on the common ground plane of two microstrip lines, i. e. double-sided microstrip lines, which exist back-to-back to each other. In order to show the validity of the proposed design, an example of LPF using CDGS and double-sided microstrip lines is designed, fabricated and measured using the dielectric substrate with the dielectric constant of 2.2 and with the thickness of 31mils. The size of the designed LPF using CDGS is only 52.6% compared to that of the previous LPF with the conventional DGS. In addition, it is shown that the performances of the proposed LPF are well preserved after the size-reduction with the measured S11 and S21 of -22dB, min and -0.19dB, max, respectively.

**Key Words** : Low pass filter, LPF, Defected ground structure, DGS

#### 1. 서론

최근 정보화 시대가 활발히 진행되면서 무선 정보통신 관련 기기들이 많이 등장하여 눈부신 발전을 거듭하고 있다. 개별 단말부품이나 시스템에 있어서 질량이나 크기

에 대한 고려사항은 성능과 더불어 매우 중요하다. 따라서 정보통신 관련 기기들에 대한 많은 연구들의 주요 목적은 기존 기기의 성능을 개선하거나, 또는 유사한 성능이라면 크기를 줄이기 위한 것들이 많다. 무선 정보통신 시스템 및 부품에 사용되는 초고주파

본 논문은 정부(교육과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구결과임.  
(2011-0005172 및 KRF-2009-220-D00074)

\*교신저자 : 임종식(jslim@sch.ac.kr)

접수일 11년 02월 14일

수정일 11년 04월 06일

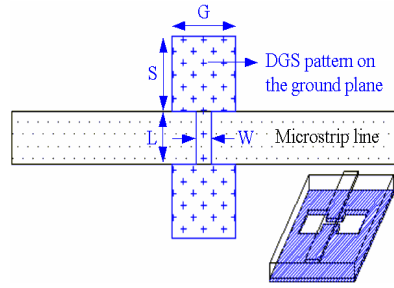
게재확정일 11년 05월 12일

회로의 크기를 줄이는 방법으로는 LTCC (low temperature co-fired ceramics) 기술을 이용한 다층화 및 적층화, CRLH (composited right left handed) 전송선로 구조를 이용한 회로의 소형화, PBG (photonic bandgap)나 DGS (defected ground structure) 구조를 적용한 전송선로 구조 및 이를 활용한 무선회로의 설계 등이 있다[1-5].

결함접지구조(defected ground structure, DGS)는 전송선로의 접지면에 일정한 모양의 패턴을 1개 또는 수개를 주기적으로 배열하여 등가적으로 부가된 인덕턴스와 커패시턴스 효과로부터 전송선로의 임피던스를 높이는 방법이다. 이를 이용하면 물리적인 길이가 같더라도 전기적인 길이가 증가하기 때문에 회로의 물리적 크기를 줄일 수 있고, 구현 임피던스의 한계가 높아져서 회로의 소형화와 설계가 어려웠던 회로를 쉽게 설계할 수 있는 장점을 제공한다[5-8]. DGS는 기존의 초고주파 전송선로를 구현한 PCB 기판의 접지면에 비교적 용이한 식각 공정만으로도 손쉽게 구현할 수 있어 초고주파 부품 소형화 회로 개발에 널리 연구되고 있다. 또한 구조의 단순함, 용이한 등가화 저렴한 공정비용 등의 장점을 지니고 있다.

종래 마이크로스트립 전송선로에 적용되었던 DGS는 모두 그림 1과 같이 단층 마이크로스트립 기판의 바닥 접지면에 구현된 구조이다. 따라서 DGS가 적용된 무선회로들에 대한 종래의 연구결과들은 DGS가 없는 표준형 회로보다 크기가 소형화되었다는 장점을 지니고 있다. DGS는 등가적으로 병렬 LC회로 구조를 가지고 있어서 특정 공진주파수에서 차단현상이 일어나는데, 차단 이전 주파수 대역까지는 신호를 통과시킨다. 따라서 그림 1에 보인 구조의 DGS를 이용한 저역통과여파기의 설계 연구 결과가 발표된 적이 있는데, DGS가 없는 표준형에 비하여 크기가 줄어든 결과를 보여준다[8].

그러나 본 논문에서는 종래의 방법에서 한걸음 더 나아가 접지면을 서로 맞대고 있는 양면 마이크로스트립 구조의 공통 접지면에 DGS를 삽입하여 회로의 소형화, 집적화의 장점을 극대화 하고자 한다. 그러면 DGS의 장점이 양쪽 마이크로스트립 전송선로에 공통으로 적용되어 회로의 크기를 더 크게 소형화할 수 있다. 이에 본 논문에서는 제안하는 아이디어를 실험적으로 검증하기 위하여, 종래의 방법으로 설계되었던 DGS를 이용한 LPF에 대하여, 공통 DGS를 이용하여 더욱 소형화하여 설계를 완성하고 이를 실제로 제작, 측정하여 그 결과를 제시한다.

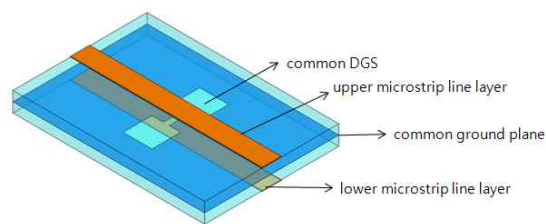


[그림 1] 단층 마이크로스트립 기판의 바닥 접지면에 구현된 DGS의 대표적인 구조

## 2. 공통 DGS 패턴을 갖는 양면 마이크로스트립 전송선로 구조

그림 2는 두 마이크로스트립 전송선로가 바닥접지면을 서로 맞대어 공통 접지면을 구성하고 있고, 여기에 DGS구조가 삽입되어 있는 구조를 3차원적으로 간략하게 도시한 그림이다. 본 논문에서는 이를 공통 결합접지구조 (common DGS, CDGS)라고 명명하기로 한다. 그림 2의 구조를 잘 살펴보면 상하 마이크로스트립 전송선로의 패턴면은 서로 독립적이다. 따라서 상하에서 별개의 회로를 구성하면서 DGS의 효과만 독립적으로 취할 수 있다. 이 경우에는 양쪽의 두 회로가 제각각, DGS가 없는 표준형 회로에 비하여 DGS에 의한 소형화 효과를 얻을 것이다.

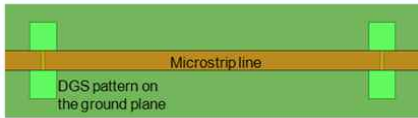
한편, 그림 2와 같은 구조를 실제로 구성할 때는 상하 기판간의 정렬(alignment)이 중요해서 제작과정에서 섬세한 주의를 필요로 한다. 그러나 이는 제작공정의 정밀도 확보로 해결할 수 있는 문제이므로 본 논문에서는 이에 대한 기술적 내용과는 별개로, 실험실 수준의 프로토타입 회로 제작기술에 의존하여 제안된 아이디어를 검증할 것이다.



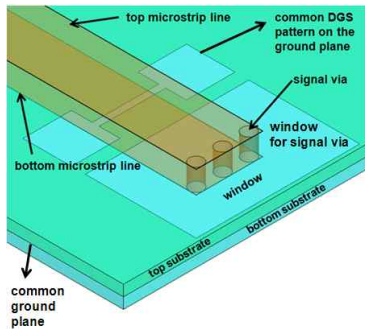
[그림 2] 공통 DGS와 양면 마이크로스트립 전송선로의 3차원적인 개략도

만약에 단층 마이크로스트립 전송선로의 바닥 접지면에 DGS 패턴이 그림 3에 보인 것처럼 2개가 있다고 하면

이를 중앙에서 접어서 그림 2처럼 구성할 수도 있다. 그러면 공통으로 적용되는 DGS에 의한 장점을 그대로 살리면서 회로의 크기를 약 절반으로 줄일 수 있다. 그런데 이때는 상,하면의 마이크로스트립 전송선로의 신호선이 서로 연결되어야 하므로 그림 4와 같은 신호선 비어홀(signal via-hole)이 구현되어야 한다. 그리고 신호선 비어홀은 접지면과 서로 접촉하면 안되므로 그 주변에 충분한 면적의 윈도우(window)가 접지면 가운데 위치하여야 한다.



[그림 3] DGS 패턴을 2개 지나는 마이크로스트립 전송선로



[그림 4] 공통 DGS와 상,하면의 신호선을 연결하는 신호선 비어홀

이제 순차적으로 제시된 그림 1~그림 4를 통하여 설명된 아이디어를 실제 초고주파 무선회로에 적용하여 무선회로의 크기를 줄이는 방법을 설명하고자 한다. 본 논문에서는 초고주파 대역 무선회로 가운데 가장 널리 연구되는 회로 가운데 하나인 저역통과여파기(low pass filter, LPF)에 대하여, 제안하는 방법 즉, CDGS를 적용하여 그냥 DGS만 적용했을 때보다도 약 절반의 크기로 크기를 줄일 수 있음을 보이고자 한다.

### 3. 공통 DGS를 이용한 저역통과여파기의 소형화 설계

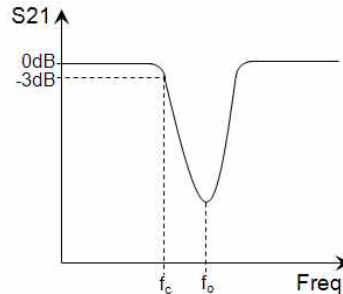
#### 3.1 DGS를 이용한 종래의 LPF의 설계

저역통과여파기(low pass filter, LPF)의 일반적 설계이론이나, 종래의 방법인 DGS를 이용한 LPF의 설계에 관

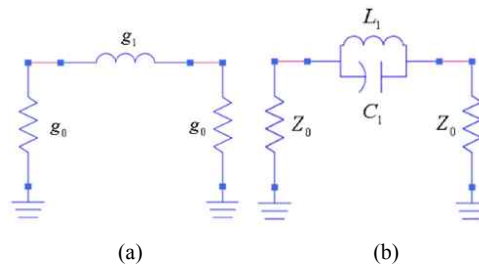
한 내용은 이미 선행연구들을 통하여 잘 알려져 있다 [5,8]. 그러나 본 논문에서 제시하고자 하는 CDGS를 적용한 소형화된 LPF의 설계를 효과적으로 설명하기 위하여, DGS를 이용하여 LPF를 설계하는 과정에 대한 선행연구내용을 간략하게 소개하는 것이 필요하므로 이에 대하여 간단히 기술하고자 한다.

그림 5는 DGS를 지나는 전송선로의 일반적인 전달특성(S21)을 보여준다.  $f_c$ 와  $f_0$ 는 각각 3dB 차단 주파수(cutoff frequency)와 공진주파수(resonant frequency)를 의미한다. 실제적인 손실을 고려하지 않는다면, 낮은 주파수 대역에서 통과특성을 보이면서 특정 주파수 대역에서 차단특성을 보이게 된다. 따라서 전형적인 병렬 LC 공진기의 특성을 보이게 된다. 이것을 1단 LPF 프로토타입 회로를 이용하여 등가회로 모델링을 할 수 있다.

그림 6은 단위 DGS를 지나는 마이크로스트립 선로의 등가회로를 1단 LPF 원형회로를 이용하여 모델링하는 가정을 간략하게 보여준다. 그림 6(a)에서  $g_1$ 은 정규화된 차단 주파수(cutoff frequency)에서 1단 butterworth LPF 원형회로의 소자값인데, 이를 이용하여 그림 5의 특성을 보이는 DGS의 등가회로 L1, C1을 구하여 그림 6(b)에 표시할 수 있다. 즉 하나의 DGS는 그림 6(b)에 보인 하나의 LC 병렬 공진회로가 된다. 이에 대한 보다 자세한 설명은 선행연구 결과를 참고하고자 한다[6].

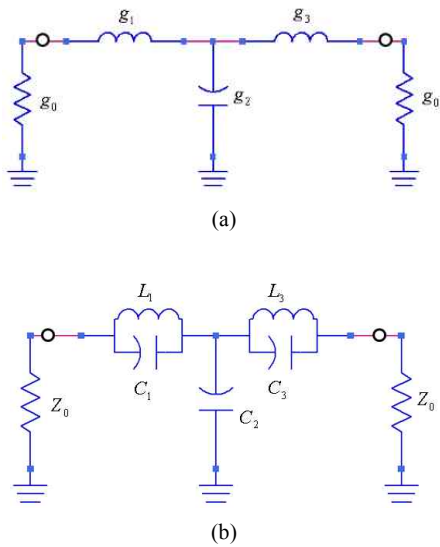


[그림 5] DGS 전송선로의 일반적인 전달특성 곡선

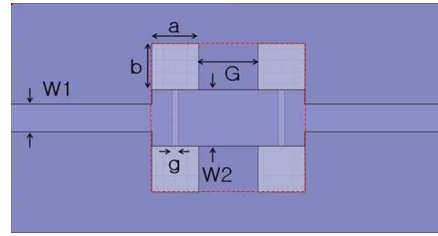


[그림 6] (a)1단 프로토타입 LPF, (b)단위 DGS를 지나는 마이크로스트립 선로의 등가회로

만약에 3단 LPF를 설계하고자 하면, 먼저 그림 7(a)와 같은 3단 프로토타입 LPF를 설계해야 한다. 그 다음에 상기에서 설명한 대로 직렬 인덕터를 DGS로 대체하여 설계를 하게 되는데, 그림 7(b)와 같은 회로가 되므로 2개의 DGS를 필요로 하게 된다. 션트 커패시터(shunt capacitor) C2를 구현할 때는 스템브(stub) 대신에 선폭이 넓은 전송선로로 구현하는 것이 DGS를 이용한 LPF의 장점이었으므로, 이를 이용하여 설계하면 그림 8과 같은 3단 DGS LPF의 레이아웃이 얻어진다[8]. 앞에서 언급했듯이 DGS를 삽입하게 되면 물리적인 길이가 같더라도 전기적인 길이가 늘어나고, 임피던스가 증가하므로, 설계에 필요한 선로의 임피던스를 맞추게 되면 선폭이 그에 따라 두꺼워지게 된다. 또한 기존의 Kuroda 설계방법으로 설계할 경우에 션트 스템브를 많이 포함하게 되어 LPF의 크기가 매우 크고 또 선로의 폭이 매우 가늘어지는데 비하여, 그림 8의 레이아웃을 보면 크기가 상대적으로 작고 또 선폭이 두꺼워져서 상대적으로 손실이 적고, 가공상의 공차에 따른 특성변화의 민감도, 그리고 큰 전력을 취급할 수 있는 능력 등에서 우수한 장점을 갖는다. 그림 8의 경우에 외부와의 컨넥터 연결을 위한 50Ω 연결선로(선폭이 W1) 부분을 제외하면, 순수한 LPF 부분은 점선의 사각형에 불과한 13mm x 12.9mm이고, 이마저도 아령형의 DGS 부분은 기판 상면에서는 보이지도 않아서 표준형에 비하여 소형화된 크기를 갖는다.

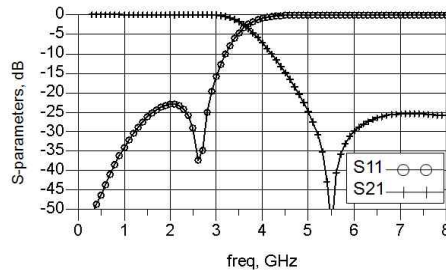


[그림 7] (a)3단 프로토타입 LPF, (b)DGS의 LC 병렬 등가 회로로 대체 설계한 3단 LPF

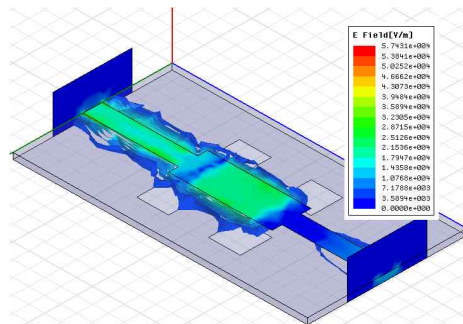


[그림 8] DGS를 이용하여 설계한 3단 LPF의 설계 레이아웃

본 논문에서는 나중에 언급할 소형화된 DGS LPF와의 비교를 위하여, 먼저 그림 8의 레이아웃을 완성하고 이의 성능을 시뮬레이션하여 보았다. LPF 설계를 위해 사용한 기판은 유전율이 2.2이고 유전체의 두께가 31mils(=0.7874mm)이다. 통과대역을 약 3GHz로 하여 설계한 결과 그림 8에 보인 레이아웃의 치수는 a=b=4mm, g=0.5mm, G=5mm, W2=4.9mm이며, W1은 2.4mm이다.



[그림 9] DGS를 이용하여 설계한 3단 LPF의 성능



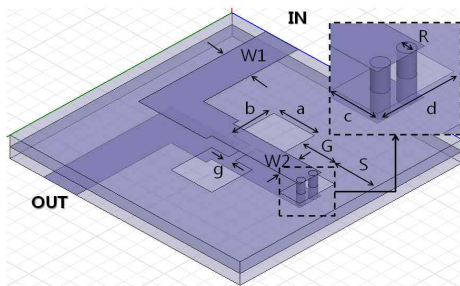
[그림 10] DGS를 이용하여 설계한 3단 LPF의 E-field의 분포

그림 9는 그림 8에 보인 DGS를 이용한 LPF의 설계 성능을 HFSS(high frequency structure simulator)로 EM(electromagnetic) 시뮬레이션하여 얻은 결과를 보여주고 있다. 통과대역에서 S11이 -23dB 이하이고 S21이 0dB 근처인 전형적인 3단 LPF의 S-parameter 특성임을 알 수 있다.

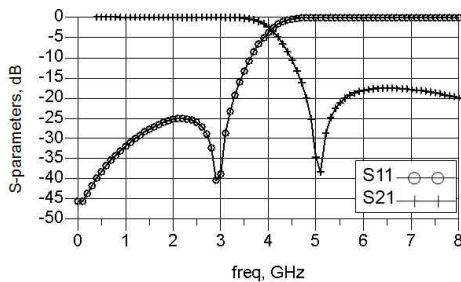
그림 10은 그림 8에 보인 LPF의 E-field 분포를 나타내는 그림이다. DGS에 의하여 선폭이 좁아진 마이크로스트립 선로를 따라서 대부분 흐르는 전자파의 분포를 시각적으로 확인할 수 있다.

### 3.2 공통 DGS를 이용한 LPF의 소형화 설계

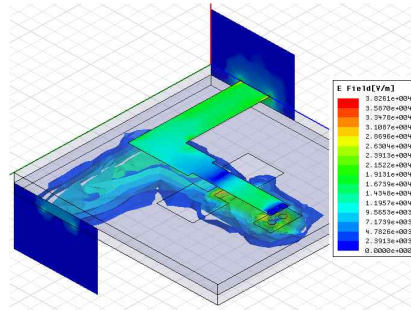
이제 DGS를 이용한 LPF의 설계가 완성되었으므로 본 논문에서 제안하는 핵심적인 내용 즉, CDGS를 이용하여 그림 8의 LPF를 약 절반의 크기로 소형화할 수 있다. 이것은 상기 그림 2~그림 4에서 설명한 방법을 여기에 적용하는 것으로 얻을 수 있다. 즉, 그림 8은 정확히 좌우 대칭이므로 이를 접어서 바닥의 접지면이 공통 접지면을 형성하도록 하고, 이 때 DGS가 겹쳐지므로 두 바닥접지면(즉, 공통접지면)에 동시에 적용되는 DGS 구조를 얻을 수 있는 것이다. 그림 8의 LPF를 반으로 접으면 결과적인 회로의 크기는 처음보다 약 절반의 크기를 갖는다. 이 때 원하는 신호는 마이크로스트립 전송선로를 통하여 전달되어야 하므로 그림 4에서 설명한 신호선 비어홀을 삽입하였다. 그래야만 위쪽 마이크로스트립 선로로 신호가 들어가면 신호선 비어홀을 통하여 아래쪽 마이크로스트립 선로로 신호가 전달되는 구조를 갖는다.



[그림 11] 공통 DGS를 이용하여 설계한 소형화된 3단 LPF의 구성도



[그림 12] CDGS를 이용하여 설계한 3단 LPF의 성능



[그림 13] CDGS를 이용하여 설계한 3단 LPF의 E-field의 분포

그림 11은 CDGS를 이용하여 소형화한 LPF의 구성을 3차원적으로 보여주고 있다. 상기 그림 8에서 사용한 것과 동일한 유전체 기판을 이용하여 소형화된 LPF를 구성하였고, DGS의 크기도 같다. 다만 DGS가 공통으로 작용함에 따라 E-field가 양쪽 DGS에 각각 작용하므로 등가의 커패시턴스가 정성적으로 증가하게 되어 선폭이 줄어들게 되는데, 최종적으로 치수를 보면  $G=3.5\text{mm}$ ,  $W2=1.8\text{mm}$ 이다. 한편, 비어홀의 지름과 비어홀용 윈도수에 관한 치수는  $R=0.5\text{mm}$ ,  $c=1.5\text{mm}$ ,  $d=2.6\text{mm}$ 이다.

입출력 연결을 위한  $50\Omega$  선로는 DGS가 끝나는 지점에서 실제 측정을 위한 컨넥터 연결을 고려하여 입력측과 출력측이 상하로 겹쳐지지 않도록,  $50\Omega$  선로의 진행 방향을 반대쪽으로 분리시켰다.  $50\Omega$  연결선로의 길이는 임의로 선택할 수 있으므로, 순수한 LPF에 해당하는 면적만을 그림 8과 비교하면 크게 줄어들었으며, 또한  $50\Omega$  선로의 길이를 포함하더라도 크기는 여전히 그림 8에 비하여 대폭 감소한 결과이다.

그림 12는 그림 10처럼 설계된 LPF의 특성을 시뮬레이션한 결과를 보여준다. 통과대역에서  $S_{11}$ 은  $-25\text{dB}$  이하,  $S_{21}$ 은 거의  $0\text{dB}$  근처의 성능을 보이고 있으며, 그림 9에 비하여 대동소이한 결과를 보여주고 있다. 이는 CDGS를 이용하여 소형화 설계를 한 이후에도 LPF의 성능이 유사하게 유지되고 있음을 보여주고 있어서, 제안한 방법이 타당함을 보여주고 있다.

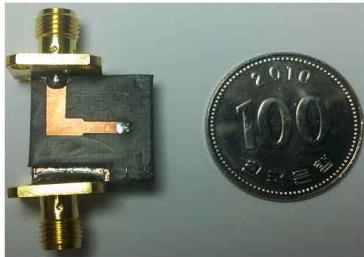
그림 13은 그림 11에 보인 CDGS LPF의 E-field 분포를 나타내는 그림이다. 위면 마이크로스트립 전송선로에 입력된 신호가 신호선 비어홀과 CDGS 부분을 통하여 아래면 전송선로로 잘 전달되고 있음을 시각적으로 확인할 수 있다. 따라서 그림 13을 펼쳤을 때 그림 10과 유사한 E-field 분포를 보일 것임을 예상할 수 있다.

### 3.3 제작 및 측정 결과

이제 설계한 그림 11의 LPF를 실제로 제작하고 그 성

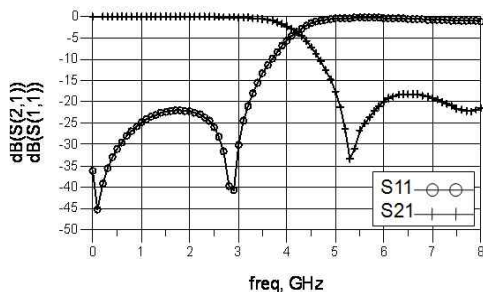


능을 측정하여 보았다. 그림 14는 제작한 LPF사진을 보여주고 있다. 그림 11을 통하여 알 수 있듯이 동일한 회로 패턴이 위,아랫면에 접혀서 존재하므로 그림 14에서는 한쪽 면만 나타나 있다. 50Ω 연결선로 부분을 제외한 순수한 LPF만의 면적은 9mm x 9.8mm으로, 그림 8과 비교하면 52.6%의 면적을 갖는다.



[그림 14] CDGS를 이용하여 제작한 3단 LPF의 사진

그림 15는 실제로 제작하여 측정한 LPF의 S-파라미터 성능을 보여주고 있다. 프로토타입 회로 제작 공정을 이용하므로 실험실에서 수작업으로 제작하는 과정에서 발생하는 제작상의 오차가 미세하게 존재함을 감안하면, 그림 15의 측정 성능은 LPF로서의 특성을 잘 보여주면서 동시에 그림 12의 시뮬레이션과 매우 유사한 특성이라고 할 수 있다. 그림 15의 측정 결과는 본 연구에서 제안한 방법 즉, CDGS를 이용한 회로의 소형화 설계방법이 매우 타당하고, 따라서 향후 많은 응용을 가능케 할 것이라는 기대를 갖게 하기에 충분하다고 사료된다.



[그림 15] CDGS를 이용하여 제작한 3단 LPF의 측정된 성능

#### 4. 결론

본 논문에서는 양면 마이크로스트립 구조와 공통 결합 접지구조를 이용하여, 종래의 방법으로 설계된 LPF를 약 절반의 크기로 소형화하여 설계하는 방법에 대하여 제안

하고, 실험적으로 검증한 결과를 제시하였다. 설계 결과 공통 접지면에 구현된 DGS가 양쪽 마이크로스트립 전송선로에 공통적으로 그 장점을 제공하므로, 이로 인하여 LPF의 성능은 유지되면서 크기가 약 절반으로 줄어드는 장점을 확인하였다. 50Ω 연결선로 부분을 제외한 순수한 LPF만의 면적을 비교해 보면, 본 연구에서 제작된 회로가 종래의 방법에 비하여 불과 52.6%의 크기를 가졌으며, 이때 통과대역에서 LPF의 S21은 -0.19dB, S11은 -22dB이하로 여전히 우수한 특성을 보였다. 본 논문에서 제안한 방법은 여러 가지 무선통신용 회로의 소형화 설계에 폭넓게 응용될 수 있을 것으로 판단되는 바, 향후에 본 연구팀은 이 분야의 연구를 계속하여 지속적으로 그 성과를 발표해 나갈 예정이다.

#### 참고문헌

- [1] 황문수, 임종식, 양규열, 안달, "무선통신시스템 송신 측 제어를 위한 초소형 LTCC 전력검출부의 설계," 한국산학기술학회논문지 제 9권, 제 3호, pp. 621~627, 2008년 6월.
- [2] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D Photonic Bandgap Structure for Microstrip Lines," IEEE Microwave Guide Wave Letters, vol. 8, no. 2, pp. 69-71, Feb. 1998.
- [3] T. Y. Yun and K. Chang, "Uniplanar One-Dimensional Photonic-Bandgap Structures and Resonators," IEEE Trans. Microwave Theory Tech., vol. 49, no. 3, pp. 549-553, Mar. 2001.
- [4] J. S. Lim, C. S. Kim, Y. T. Lee, D. Ahn, and S. Nam, "Design of Low Pass Filters Using Defected Ground Structure and Compensated Microstrip Line," IEE Electronics Letters, vol. 38, no. 22, pp. 1357-1358, Oct. 2002.
- [5] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. Qian, and T. Itoh, "A Design of the Low-Pass Filter Using the Novel Microstrip Defected Ground Structure," IEEE Trans. Microwave Theory Tech., vol. 49, no. 1, pp. 86-93, Jan. 2001.
- [6] J. S. Lim, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "Design of 10dB 90o branch line coupler using microstrip line with defected ground structure," IEE Electronics Letters, vol. 36, no. 21, pp. 1784-1785, Oct. 2000.
- [7] J. S. Lim, H. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A Power Amplifier with Efficiency Improved Using Defected Ground Structure," IEEE Microwave

and Wireless Component Letters, vol. 11, no. 4, pp. 170-172, Apr. 2001.

[8] J. S. Lim, S. W. Lee, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A 4:1 Unequal Wilkinson Power Divider," IEEE Microwave and Wireless Components Letters, vol. 11, no. 3, pp. 124-126, Mar. 2001.

이 준(Jun Lee)

[준회원]



- 2010년 2월 : 순천향대 정보기술공학부 (공학사)
- 2010년 3월 ~ 현재 : 순천향대 대학원 전기통신시스템공학과 석사과정 재학중

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

이 재훈(Jaehoon Lee)

[준회원]



- 2010년 2월 : 순천향대 정보기술공학부 (공학사)
- 2010년 3월 ~ 현재 : 순천향대 대학원 전기통신시스템공학과 석사과정 재학중

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

임 종 식(Jongsik Lim)

[중신회원]



- 1991년 2월 : 서강대 전자공학과 (공학사)
- 1993년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 2003년 2월 : 서울대 대학원 전기컴퓨터공학부 (공학박사)
- 1993년 2월 ~ 2005년 2월 : 한국전자통신연구원 선임연구원
- 2005년 3월 ~ 현재 : 순천향대학교 재직중

<관심분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

안 달(Dal Ahn)

[정회원]



- 1984년 2월 : 서강대 전자공학과 (공학사)
- 1986년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 1990년 8월 : 서강대 대학원 전자공학과 (공학박사)
- 1990년 8월 ~ 1992년 8월 : 한국전자통신연구원 선임연구원
- 1992년 9월 ~ 현재 : 순천향대학교 재직중

<관심분야>

RF, 마이크로파 수동소자 해석 및 설계 등