

# 병렬 오픈 스텐브가 연결된 전송선로를 이용한 전력분배기

## Power Divider using Shunt Open-Stub Loaded Transmission Line

권상근\*, 김 영\*, 윤영철\*\*

Sang-Gun Kwan\*, Young Kim\* and Young-Chul Yoon\*\*

### 요 약

본 논문은 저속과 특성을 갖고 있는 오픈 스텐브가 연결된 전송선로를 이용하여 배글리(Bagley) 다각형과 지셀(Gysel) 분배기 설계를 제안한 것이다. 이러한 저속과 특성을 갖고 있는 구조는 짧은 길이의 전송선로와 병렬로 연결된 오픈 스텐브의 캐패시턴스 때문에 특성 임피던스와 위상 속도의 감소 때문에 회로의 소자의 크기를 작게 구현할 수 있다. 이러한 특성을 확인하여 위하여 중심주파수 2.1 GHz에서 기존의 배글리 다각형과 지셀 분배기를 저속과 특성을 이용하여 분배기를 구현하였으며, 그 전기적 특성은 두 종류의 분배기가 동일하지만 저속과 특성을 이용한 분배기의 크기를 각각 15 % 이상 줄일 수 있음을 확인하였다.

### Abstract

This paper presents a Bagley polygon and Gysel divider using open-stub loaded transmission line. The structure of slow-wave characteristic consists of small transmission line and shunt capacitive open stub that have reduced characteristic impedance and phase velocity, so we can implement the small circuit size. To validate the slow-wave characteristics, we are implemented the slow-wave characteristic of Bagley polygon and Gysel divider at center frequency 2.1 GHz. Its characteristics are same, but the circuit size is reduced above 15 % respectively.

Key words : Slow-wave, Capacitive-loaded, Size reduction, Bagely polygon divider, Gysel divider

### I. 서 론

RF, 초고주파 그리고 밀리미터 웨이브 주파수 응용에서 하이브리드 결합기 또는 분배기 등은 설계 주파수에서  $\frac{\lambda}{4}$  또는 이것의 정수배의 전송선로를 사용하여 구현된다. 이렇게 구현된 소자들은 상대적으로 큰 면적을 차지하기 때문에 제한된 공간에서 설계를

해야 하는 회로 설계자들은 많은 어려움을 갖고 있다. 더욱이, 주파수가 밀리미터 이상으로 올라가면 평면의 부품들은 웨이브가이드와 결합되어야 하는데, 전송선로로 구현된 결합기나 분배기는 고차 모드의 왜곡이 나타나지 않도록 작은 크기로 구현해야만 한다.

집중소자로 구현된 분배기 [1],[2],[3]는 크기를 줄

\* 금오공과대학교 전파통신과(Department of Radio Communication Engineering, Kumoh National Institute of Technology)

\*\* 관동대학교 전자정보통신공학부(Department of Electronics & Information Communication Eng., Kwandong University)

· 제1저자 (First Author) : 권상근

· 교신저자: 김 영

· 투고일자 : 2011년 9월 27일

· 심사(수정)일자 : 2011년 9월 28일 (수정일자 : 2011년 10월 26일)

· 게재일자 : 2011년 10월 30일

일 수 있는 좋은 방법이지만, 마이크로웨이브 주파수 이상에서는 소자의 파라스틱 성분 때문에 구현할 수가 없다. 또, 미앤더 라인을 사용하면 크기를 줄일 수 있지만 높은 유전율을 사용해야하며 미앤더 라인에 의한 다른 파라스틱 효과들이 나타나게 된다 [4].

본 논문에서는 전송선로에 병렬로 오픈 스테브의 캐패시티브 성분을 주기적으로 연결하면 임피던스와 위상 속도가 작아지는 전송선로가 되는 것[5],[6]을 이용하여 분배기를 설계하였다. 이러한 개념의 타당성을 확인하기 위하여 2.1 GHz 주파수에서 배글리 다각형 [7]과 지셀 분배기 [8]를 구현하여 기존의 분배기와 동일한 특성을 갖으면서 크기는 작게 구현할 수 있음을 확인하였다.

## II. 회로의 동작

### 2-1 저속파 특성

마이크로스트립 전송선로에 병렬로 오픈 스테브의 캐패시터를 주기적으로 연결하면 저속파 특성을 갖는 구조는 그림 1에 나타내었다. 저속파 특성은 그림 1(a)의 단위 셀을 직렬로 N개를 연결함으로써 새로운 개념의 전송선로를 그림 1(b) 처럼 만들 수 있다. 저속파 단위 셀은 짧은 전송선로와 병렬의 캐패시티브 성분이 연결된 것이다.

그림 1(a)의 등가회로의 저속파 특성은 다음과 같은 유효 특성 임피던스와 위상 속도로 나타낼 수 있다.

$$Z_{SWS-TL} = \sqrt{\frac{L}{(C + C_{sh}/d)}} \quad (1)$$

$$v_{SWS-TL} = \frac{1}{\sqrt{L(C + C_{sh}/d)}} \quad (2)$$

여기서 L과 C는 전송선로의 분포 인덕턴스와 캐패시턴스를 의미하며, 또한, d는 저속파 단위 셀의 전송선로 길이, 그리고 Csh는 전송선로에 병렬로 연결된 캐패시터 값을 나타낸 것이다.

또한, 일반적인 전송선로의 특성 임피던스와 위상

속도는 다음과 같이 나타낼 수 있다.

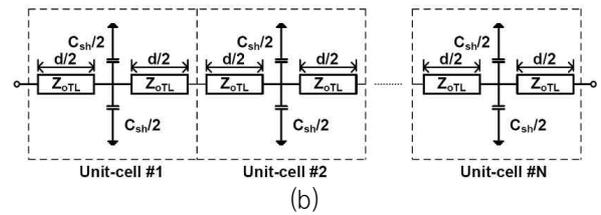
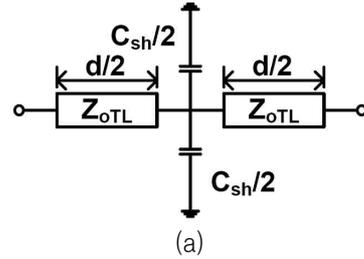


그림 1. (a) 저속파 구조의 단위 셀 등가회로 (b) 저속파 단위 셀이 직렬 연결

Fig. 1. (a) Equivalent circuit for unit cell of slow-wave structure (b) Cascade connection of slow-wave structure unit-cells

$$Z_{oTL} = \sqrt{\frac{L}{C}} \quad (3)$$

$$v_{oTL} = \frac{1}{\sqrt{LC}} \quad (4)$$

위의 방정식에 따르면, 주기적인 병렬 캐패시터를 갖는 전송선로는 작은 유효 특성 임피던스와 위상 속도를 갖는 것을 알 수 있다. 이러한 작은 위상속도를 갖는 전송선로 특성이 회로의 크기를 줄일 수 있게 하는 것이다.

N개의 저속파 단위 셀을 갖는 전송선로의 전기적 길이는 다음과 같이 나타낼 수 있다.

$$\Theta_{SWS-TL} = 2\pi f_o N d \sqrt{L(C + C_{sh}/d)} \quad (5)$$

여기서 N은 단위 셀 숫자 그리고 f<sub>0</sub>는 설계 중심 주파수를 나타낸다.

앞에서 표현한 방정식 (1)-(5)를 이용하여 주어진 전송선로의 특성 ( $Z_{oTL}, v_{oTL}$ )을 우리가 원하는 저

속과 전송선로 ( $Z_{SWS-TL}, v_{SWS-TL}$ )로 변환 했을 때 저속과 단위 셀의 전송선로의 길이와 병렬 캐패시터의 값은 다음과 같이 구할 수 있다.

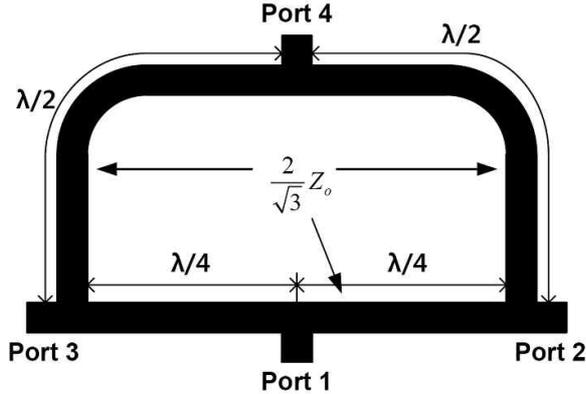


그림 2. 3방향 배글리 다각형 분배기  
Fig. 2. 3-way Bagley polygon divider

$\Omega$ 이고, 인접한 포트사이의 특성 임피던스는 정합 조건을 만족시키기 위해서  $\frac{2}{\sqrt{3}}Z_0$ 의 특성 임피던스를 갖는다.

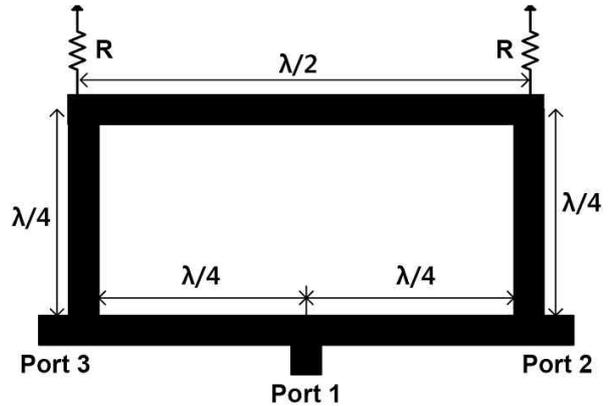


그림 3. 2방향 지셀 전력 분배기  
Fig. 3. 2-way Gysel divider

$$d = \frac{Z_{SWS-TL} \Theta_{SWS-TL} v_{oTL}}{2\pi f_o N Z_{oTL}} \quad (6)$$

$$C_{sh} = \frac{\Theta_{SWS-TL} (Z_{oTL}^2 - Z_{SWS-TL}^2)}{2\pi f_o N Z_{oTL} Z_{SWS-TL}} \quad (7)$$

방정식 (7)에서 구한 캐패시터 값은 다음과 같은 식을 통해서 오픈 스테르브로 나타낼 수 있다.

$$2\pi f_o C_p = \frac{1}{Z_{OST}} \tan\left(\frac{2\pi f_o}{v_{OST}} L_{os}\right) \quad (8)$$

여기서  $Z_{OST}$ 와  $v_{OST}$ 는 오픈 스테르브의 특성 임피던스와 위상 속도를 그리고  $L_{os}$ 은 오픈 스테르브의 길이를 나타낸 것이다.

### 2-2 배글리 다각형 분배기

3방향 배글리 다각형 분배기는 입력 포트에서는  $\frac{\lambda}{4}$ 의 전송선로 그리고 출력 포트 사이에는  $\frac{\lambda}{2}$ 의 전송선로가 연결된 4포트 분배기로 그림 2에 나타내었다. 각 입출력 포트의 전송선로 특성 임피던스는 50

### 2-3 지셀 분배기

지셀 분배기는 큰 전력에서 사용할 수 있는 분배기로서 고립 저항이 별도의 출력 포트에 존재하여 기존의 윌킨슨 분배기의 고출력에서 사용되는 문제점을 해결한 것으로 그림 3에 나타내었다. 포트 1은 입력 포트를 그리고 포트 2와 3은 출력 포트를 나타낸다. 또한 포트 4와 5는 50 Ω 저항으로 접지와 연결한다. 이렇게 포트 4와 5 회로의 끝 부분에 저항을 접지와 연결함으로써, 부정합시 생기는 전력에 의한 열을 방출할 수 있는 구조를 갖고 있으며, 고 전력 저항의 정합을 위한 공간도 확보가 가능하다.

### III. 배글리 다각형과 지셀 분배기의 실험결과

여기서는 저속과 구조를 이용하여 3 방향 배글리 다각형 분배기와 2 방향 지셀 분배기의 크기를 작게 설계하여 중심주파수 2.1 GHz에서 분배기를 제작하여 그 특성을 확인하였다.

분배기를 제작하는데 사용된 PCB는 유전율  $\epsilon_r = 2.5$ , 두께 0.8 mm 테프론 기판을 사용하였고, 먼저 그림 4는 제작된 3 방향 배글리 다각형 분배기의 저속과 구조를 이용한 분배기 사진을 나타낸 것이다.

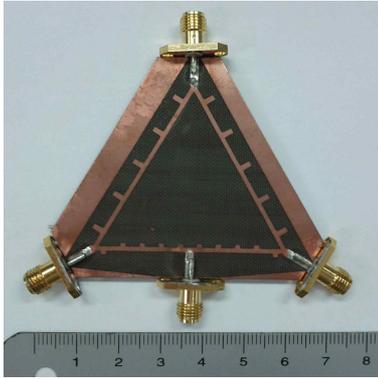


그림 4. 제작된 저속파 구조 이용한 3-방향 배글리 다각형 분배기 사진

Fig. 4. Photograph of implemented 3-way Bagley polygon divider using slow-wave structure

표 1. 배글리 다각형 분배기 전송선로 계산 값

Table 1. Calculated values of transmission line for Bagley polygon divider

	$\lambda/4$ 전송선로	$\lambda/2$ 전송선로
$W_{oTL}$ (mm)	1.3	1.3
$d$ (mm)	4.2	8.3
$W_{STUB}$ (mm)	1.5	1.5
$L_{os}$ (mm)	1.5	3.0
$N$	5	5

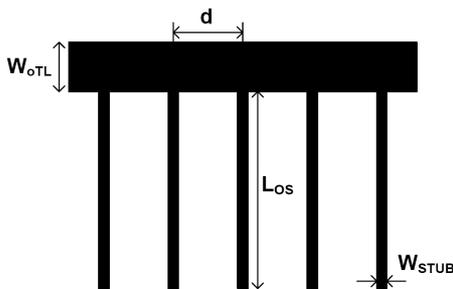
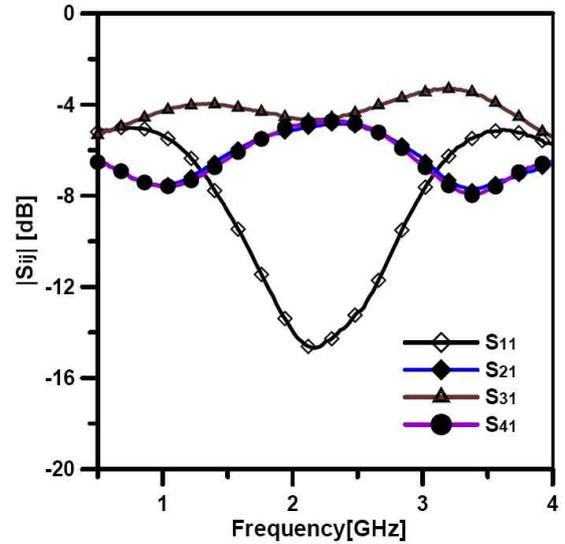


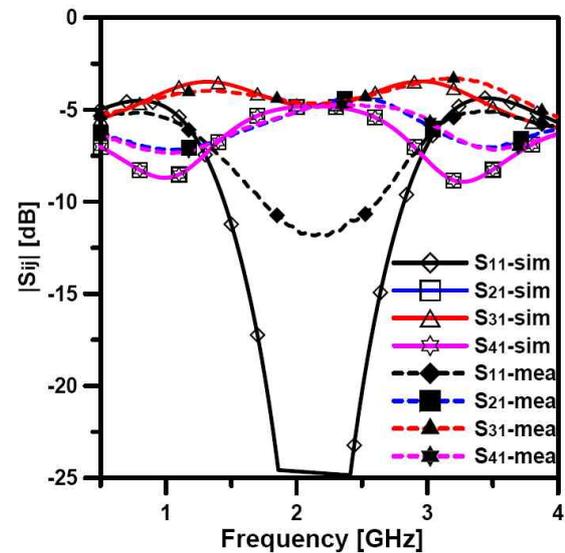
그림 5. 저속파 구조를 이용한 전송선로 도면

Fig. 5. Transmission line configuration using slow-wave structure

위 그림의 제작된 3방향 다각형 분배기는 저속파 구조로 설계 시 표 1과 같은 규격의 전송선로를 사용하여 구현하였으며, 표에 나타난 규격은 그림 5에 나타 내었다. 또한, 이것의 기존 3-방향 다각형 분배기의 측정결과가 그림 6(a)에 그리고 저속파로 설계된 다각형의 시뮬레이션과 측정값은 그림 6(b)에 나타내 었다.



(a)



(b)

그림 6. (a) 기존 3-방향 다각형 분배기 (b) 저속파 구조 3방향 배글리 다각형 분배기 측정결과와 시뮬레이션 결과 비교

Fig. 6. (a) Conventional 3-way Bagley polygon divider (b) Comparison with simulated and measured results of 3-way Bagley polygon divider

그림 6에서 측정되고 시뮬레이션된 결과를 표 2에 정리하였다. 이 결과를 보면 기존의 설계 방법의 다 각형 분배기와 비교하면 저속파 구조의 분배기와 그 특성이 거의 동일함을 알 수 있다. 여기서 시뮬레이 션과 측정 결과의 S11이 차이가 나는 것은 제작상의 미세한 오차에 의한 것으로 판단된다.

표 2. 배글리 다각형 분배기 측정 결과(@ 2.1 GHz)  
Table 2. Measured results of Bagley polygon divider (@ 2.1 GHz)

	기존분배기 측정결과	저속파 구조	
		시뮬레이션 결과	측정결과
S <sub>11</sub> (dB)	-14.5	-41.1	-11.7
S <sub>21</sub> (dB)	-5.0	-4.8	-4.9
S <sub>31</sub> (dB)	-4.7	-4.8	-4.7
S <sub>41</sub> (dB)	-4.9	-4.8	-4.9

또, 그림 7은 제작된 2-방향 지셀 분배기의 저속파 구조를 이용한 분배기 사진을 나타낸 것이다.

여기서 제작된 2방향 지셀 분배기의 저속파 구조를 이용한 설계 시 표 3과 같은 규격의 전송선로를 이용하여 구현하였다.

또한, 이것의 기존 지셀 분배기의 측정결과는 그림 8(a)에 그리고 저속파로 설계된 분배기의 시뮬레이션과 측정값은 그림 8(b)에 나타내었다.

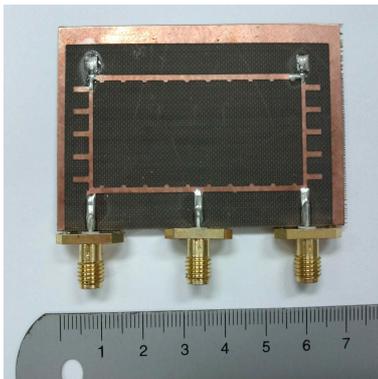


그림 7. 제작된 저속파 구조 이용한 2-방향 지셀 분배기 사진

Fig. 7. Photograph of implemented 2-way Gysel divider using slow-wave structure

표 3. 지셀 분배기 전송선로 계산 값  
Table 3. Calculated values of transmission line for Gysel divider

	$\lambda/4$ 전송선로	$\lambda/2$ 전송선로
W <sub>oTL</sub> (mm)	1.0	1.0
d (mm)	2.9	4.1
W <sub>STUB</sub> (mm)	1.0	1.0
L <sub>os</sub> (mm)	1.0	4.2
N	5	5

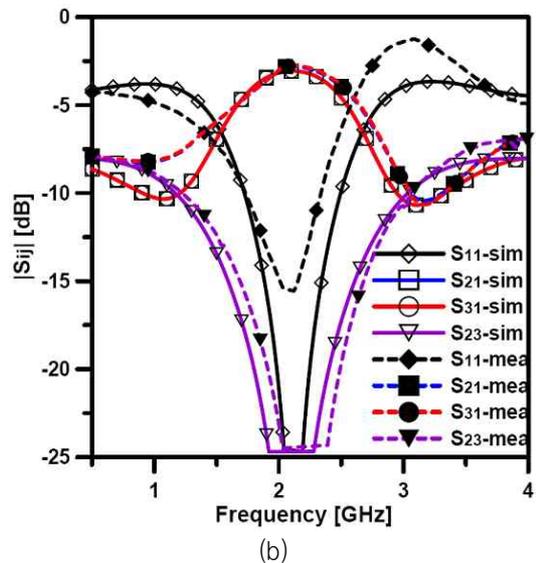
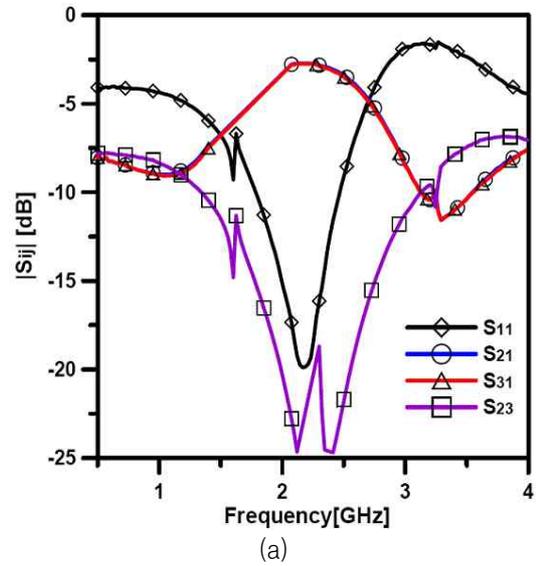


그림 8. (a) 기존 2-방향 지셀 분배기 (b) 저속파 구조 2-방향 지셀 분배기 측정결과와 시뮬레이션 결과 비교  
Fig. 8. (a) Conventional 2-way Gysel divider (b) Comparison with simulated and measured results of 2-way Gysel divider

표 4. 지셀 분배기 측정 결과 (@ 2.1 GHz)  
Table 4. Measured results of Gysel divider (@ 2.1 GHz)

	기존분배기 측정결과	저속파 구조	
		시뮬레이션 결과	측정결과
S <sub>11</sub> (dB)	-18.3	-32.5	-15.5
S <sub>21</sub> (dB)	-2.80	-3.06	-2.75
S <sub>31</sub> (dB)	-2.80	-3.06	-2.75
S <sub>23</sub> (dB)	-23.6	-61.0	-28.4

그림 8에서 측정되고 시뮬레이션된 결과를 표 4에 정리하였다.

이 결과를 보면 기존의 설계 방법의 지셀 분배기와 비교하면 저속파 구조의 분배기와 그 특성이 거의 동일함을 알 수 있다. 여기서 시뮬레이션과 측정 결과의 S11이 차이가 나는 것은 제작상의 미세한 오차에 의한 것으로 판단된다.

또한, 광대역으로 측정 시 저속파 단위 셀의 비주기성으로 인하여 하모닉 특성이 나타나지 않음을 알 수 있는데, 이것은 전송선로의 분포 캐패시턴스와 저속파의 병렬 스텔브가 주기적으로 연결된 것이 아니기 때문에 설계된 주파수의 하모닉 특성이 나타나지 않는 것으로 판단된다.

#### IV. 결 론

이 논문은 전송선로에 병렬 오픈 스텔브를 연결한 저속파 구조의 전송선로를 이용하여 유효 특성 임피던스와 위상속도를 작게 함으로서 전송선로의 크기를 줄일 수 있는 방법을 제시하였다. 이러한 설계 방법의 타당성을 중심주파수 2.1 GHz에서 3방향 배글리 다각형과 지셀 분배기를 설계하여 크기는 15% 이상 축소하고 동일한 전기적인 특성을 얻을 수 있음을 확인하였다.

이러한 설계 방법은 마이크로웨이브 수동소자의 전송선로 설계 시 크기를 작게 구현이 가능함으로써 시스템의 크기를 작게 구현이 가능할 것이다.

#### 감사의 글

본 논문은 금오공과대학교 학술지원비의 지원에 의한 논문임.

#### 참 고 문 헌

[1] 류재현, 김영, 윤영철, “비대칭 이중대역 집중소자 전력분배기,” *한국향행학회 논문지*, 제15권

제4호, pp. 578-584, 2011년 8월.

- [2] T. Kawai, I. Ohta, and A Enokihara, “Design method of lumped-element dual-band Wilkinson power dividers based on frequency transformation,” *Proceeding of Asia-Pacific Microwave Conference*, pp. 710-713, 2010.
- [3] T. Oshima, M. Ohtsuka, H. Miyashita, and Y. Konishi, “Construction and design equations of a lumped element dual-band Wilkinson divider”, *IEICE Trans. Electron.*, Vol. E92-C, No.10, pp. 1322-1324, Oct.. 2009.
- [4] H. Tanaka, Y. Sasaki, T. Hashimoto, Y. Yagi, and Y. Ishikawa, “ Miniaturized 90 degree hybrid coupler using high dielectric substrate for QPSK modulator,” in *IEEE MTT-S Int. Microwave Symp. Dig.*, pp.793-796, 1996.
- [5] K. W. Eccleston and S.H.M. Ong, “Compact planar microstripline branch-line and rat-race couplers”, *IEEE Trans. Microwave Theory & Tech.*, vol. 51, no. 10, pp. 2119-2125, Oct. 2003.
- [6] K. Rawat and F.M. Ghannouchi, “Design of reduced size power divider for lower RF band using periodically loaded slow wave structure,” *IMS2009*, pp.613-616, June, 2009.
- [7] I. Sakagami, T. Wuren, M. Fujii, and M. Tahara, “Compact multi-way power dividers similar to the Bagley polygon,” *IMS2007*, pp.419-422, June, 2007.
- [8] H. Oraizi and A. R. Sharifi, “Design and optimization of a two way Gysel power divider with arbitrary power division and impedance matching,” *MMS 2009*, pp.1-4, 2009.

#### 권 상 근 (權相根)



1987년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)

1993년 8월: 한국과학기술원 전기 및 전자공학과 (공학박사)

1990년 9월 ~ 현재: 금오공과대학교 전자공학부 교수

관심분야 : 영상통신, 디지털 통신 시스템, 신호 처리

## 김 영 (金英)



1988년 2월: 서강대학교 전자공학과  
(공학석사)

2002년 8월: 서강대학교 대학원  
전자공학과 (공학박사)

1988년 1월 ~ 1993년 5월: 이즈텔  
시스템즈(주) 연구소 선임연구원

1993년 6월 ~ 1998년 2월: 삼성전자

(주) 정보통신사업본부 선임연구원

1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과  
조교수

2003년 3월 ~ 현재: 금오공과대학교 전자공학부 부교수

관심분야 : RF 및 Microwave 회로해석 및 설계, 전력  
증폭기 및 선형화기 설계

## 윤 영 철 (尹永哲)



1978년 2월: 서강대학교 전자공학과  
(공학사)

1982년 2월: 서강대학교 대학원  
전자공학과 (공학석사)

1989년 2월: 서강대학교 대학원  
전자공학과 (공학박사)

1987년 9월 ~ 현재 관동대학교

전자정보통신공학부 교수

관심분야 : RF 및 Microwave 회로설계