≪연구논문≫ 한국진공학회지 제20권 3호, 2011년 5월, pp.182~188

50 nm 이상의 CMOS 기술에 이용되는 Spin-on Dielectric 박막 형성과 그 특성에 미치는 전구체의 영향

이완규*

나노종합팹센터 NIT 융합팀, 대전 305-806

(2011년 2월 6일 받음, 2011년 4월 28일 수정, 2011년 4월 28일 확정)

탄소가 없는 폴리실라잔 계와 탄소가 함유된 폴리메틸 실라잔 계 전구체를 실리콘 기판에 스핀코팅하고 150°C, 400°C, 850°C에서 열처리하여 형성된 박막의 물리적 화학적 특성을 평가하였다. 프리에 변환 적외선 분광, 수축 율, 갭-충진, 식각속도 등을 평가하여 박막형성과 형성된 박막의 물리화학적 특성에 미치는 탄소의 영향을 고찰하였다. 탄소함유 전구체는 (탄소가 없는 전구체보다) 400°C에서 질소, 수소, 탄소의 휘발량이 더 적고 산소 흡수량이 더 적어서 (15.6%)보다 낮은 14.5% 두께 수축을 나타내었으나, 800°C에서는 휘발 량이 더 많고 산소 흡수량도 더 많아져 (19.4%)보다 높은 37.4% 두께 수축을 나타냈다. 프리에 변환 적외선 분광분석결과, 전구체내의 탄소는 Spin-on dielectric (SOD) 박막으로 하여금 Si-O 결합형성을 적게, 박막특성을 불균일하게, 그리고 화학 용액에 더 빨리 식각되도록 만들었다.

주제어 : 폴리실라잔 계 또는 폴리메틸 실라잔 계 전구체, SOD, 갭-충진, 수축 율, 식각속도

I. 서 론

1960년 이래, 집적회로의 최소선폭이 지속적으로 감소하여 왔다. 특히, DRAM은 집적도가 더 높고, 셀 면적은 더 적게 구현됨으로써 제조비를 더 낮추었다. 이 같은 디자인 규칙의 축소는 DRAM 구조가 적층 또는 깊은-트렌치 커패시터를 갖는 3차원 구조로 확장되는 계기를 만들게 되었다. 5:1 이상으로 종횡비가 증가하면 트렌치 절연이 매우 어렵게 된다. 특히, 50 nm 이하의 크기를 갖는 CMOS 제조기술에서 깊은-트렌치 DRAM을 공공(voids) 형성 없이 절연시키려면 해당 장비 와 공정기술의 개발이 반드시 필요하다. CVD 방법으로 이 문제를 해결하려는 노력이 있어 왔으나, 여전히 고 종횡비의 만족, 공정의 조정능력, 높은 공정비 및 장비제조비용, 그리고 낮은 생산성과 같은 문제들을 안고 있다. 이와 달리, SOG (Spin-on glass) 방법은 갭-충진 능력이 뛰어나고, 생산성이 높고, 제조비가 낮은 장점을 가지고 있으나 습식식각속도와 CMP (Chemical mechanical polishing)불균일성이 높아서 칩의 집적화 과정이 매우 어렵다 [1-3]. 따라서, HDP (High density plasma) CVD와 SOD 방법을 조합하여 종횡비가 높은 STI (Shallow trench isolation), ILD (Inter layer dielectric) 또는 PMD (Pre-metal dielectric)에 적용하는 방법이 현실적인 대안으로 활용될 수 있다 [4].

지난 40여 년간, SOG 재료는 반도체 배선공정의 PMD 또는 ILD 재료로 사용되어 왔으며 지금도 여전히 사용되고 있다. 뿐만 아니라, 유전상수 2.2 이하의 극 저 유전물질로서 그 사용이 검토되고 있다. 이러한 관심은 대부분 SOG 재료가 가장 일반적으로 사용되는 트렌치 절연 막 기술인 HDP 절연 막보다 갭-충진이 더 쉽고 더 좋은 결과를 나타내기 때문에 생긴 것이다. 게다가, SOG 재료는 450°C 이하의 온도에서 넓은 영역에 걸쳐 평활도도 제공한다. 이 특성은 웨이퍼 전면에 걸쳐 균일한 두께분포를 얻어야 하는 CMP 후속공정에서 중요하다. 그럼에도 불구하고 실록산 (siloxane) SOG 재료는 탄소를 함유하고 열적 안정성이 낮아서 소자제작공정에 적용하기 어렵다 [5]. 또한, 열처리 온도 400°C 이상의 후속 열처리 온도에 따라 습식식각속도가 변화하는 특성을 가지고 있다.

SOG 재료가 광범위하게 연구되었음에도 불구하고, 저온 열처리로 SOD를 완벽하게 형성하고 공정비와 공정시간을 줄임으로써 대량생산의 생산성을 높이는 연구에 초점을 맞춘 연구결과는 거의 찾아보기 힘들다. 또한, 저온 열처리는 소자성능과 직접적으로 연관된 SOD 박막의 부피 수축

* [전자우편] wangyulee@nnfc.re.kr

을 억제하는 효과가 있다 [6,7]. 본 연구에서는 SOD 박막의 형성과 그 특성에 미치는 전구체의 영향을 연구하여 그 결과를 50 nm 이상의 플래시 메모리 공정에서 깊은 트렌치 절연 막 형성에 응용하기 위하여 SOD 재료의 하나인 perhydro-polysilazane $(SiH_2NH)_n$과 hydropolymethly silazane $(SiHCH_3NH)_n$을 비교연구하였다. 여기에서 n은 양수를 나타내며, 전자는 silicate SOG로 명명되는 탄소 없는 고분자이고 후자는 siloxane SOG로 명명되는 탄소를 함유하는 고분자 물질이다. SOG 재료를 SOD로 활용하려면 대부분의 SOG 재료에 포함된 탄소의 열처리에 따른 거동과 형성된 막의 특성에 미치는 영향을 살펴보고, 함유된 탄소를 열처리 과정에서 제거할 것인지 또는 잔류시킬 것인지가 선행되어야 한다. 또는 탄소를 포함하지 않는 SOG 재료를 개발할 것인지를 판단하는 근거로 이 연구가 필요하다. 메모리 소자의 제작에 필요한 절연 막 중에서 PMD, ILD, STI의 위치를 적층 단면도에 표시하여 Fig. 1에 나타내었다. Table 1에 ITRS (Internation Technology Roadmap for Semiconductor)가 제시하는 연도별 STI 종횡 비를 나타내었다 [8].

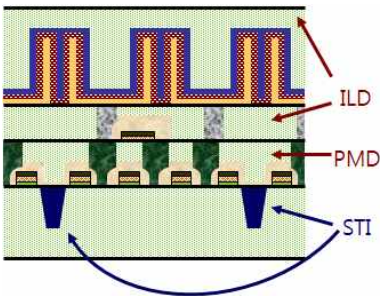

Figure 1. Cross-sectional schematics depicting application of SOD films. SOG was conventionally applied to PMD and ILD, whereas SOD is applied to STI including high aspect-ratio structures of PMD and ILD.

II. 실험방법

1. 박막 준비

전구체인 고분자 재료, perhydro-polysilazane 용액(chemical I)과 hydropolymethly silazane (chemical II) 용액을 8“ (100) 실리콘 단결정에 스핀코팅하였다. 전구체 용액은 금호석유화학에서 제조한 $(SiH_2NH)_n$ 17 g과 $(SiHCH_3NH)_n$ 58 g을 각각 75.9 mL와 303.6 mL의 디뷰틸 에테르(dibuthl ether)에 용해시켜 준비하였다. 회전속도 5,000 rpm에서 60초간 회전시켜 코팅하였다. 이후 전구체 박막은 150°C에서 3분간 소프트 베이크 과정을 거쳐 300 torr 압력, 수증기 하에서 400°C에서 60분 또는 850°C에서 60분간 열처리하였다.

패턴 웨이퍼 상에 갭-충진 공정은 다음과 같이 진행하였다. NH_4OH-H_2O_2-H_2O 용액에 기판을 세정한 후 묽은 HF 용액에 기판을 담가 자연 산화 막을 제거하였다. 6 nm 두께의 터널 산화 막을 800°C N_2:O_2 = 20.0:0.05 건조 분위기에서 20분간 기판을 열처리 하여 형성하였다. 플로팅 게이트용 폴리 실리콘을 ~138 nm 두께로 625°C SiH_4 473 sccm을 50.5 Pa 압력에서 2분간 LPCVD (Low-pressure CVD)로 진행하고, SiN은 ~3.6 nm 두께로 300°C에서 DCS/NH3=30/600 sccm을 25 Pa로 PECVD (Plasma enhanced CVD)로 진행하였다. 포토리쏘공정과 건식식각과정을 통하여 깊은 트렌치를 형성하고 측벽 산화공정을 800°C N_2:O_2 = 20.0:0.05 건조 분위기에서 기판을 열처리 하여 6~15 nm 두께로 형성하였다. 갭-충진은 스핀코팅과 후속으로 150°C 3분 소프트 베이크 후, 400°C 60분 열처리 공정으로 진행하였다.

2. SOD 박막의 특성평가

150°C, 400°C, 850°C 열처리 직후에 ellipsometer를 통하

Table 1. Roadmap of ITRS for STI filling aspect ratio.

Year of Production	2009	2010	2011	2012	2013	2014	2015	2016	2017
NAND Flash technology node - F(nm) [A]	34	32	28	25	22	20	19	18	16
NOR Flash technology node - F(nm) [A]	50	45	40	35	32	28	25	22	20
Flash NAND STI Filling Aspect Ratio(min-max) [M]	7.5-9.9	8.1-10.9	9-12.3	10-14.1	11.5-16.4	12.4-17.9	12.9-18.8	13.5-19.8	14.2-21.0
Flash NOR STI Filling Aspect Ratio(min-max) [M]	4.3-5.6	4.6-6.2	5.0-7.0	5.4-7.8	5.8-8.7	6.5-10.0	7.3-11.6	7.8-12.7	8.1-13.4

Manufacturable solutions exist, and are being optimized
Manufacturable solutions are known
Interim solutions are known
Manufacturable solutions are NOT known

여 두께를 측정하였다. 묽은 99:1 HF 용액에서 습식식각을 진행한 후에도 두께 측정과정을 반복하였다. 2차 이온질량 분석기(Secondary ion mass spectroscopy)를 사용하여 열처리 후 잔류한 H, N, C, 그리고 O를 분석하였다. FTIR (Fourier transform infrared spectroscopy)을 사용하여 형성된 박막의 원자결합 구조를 확인하였다. 묽은 HF 용액에서 형성두께의 0.5, 0.25로 습식식각을 진행한 후, 두께 측정을 반복 하였다. 투과전자 현미경(Transmission electron microscopy)과 주사전자현미경(Scanning electron microscopy)을 사용하여 종횡 비가 각각 다른 플래시 구조에서 SOD로 갭-충진 결과를 확인하였다.

III. 실험결과 및 고찰

Chemical I과 chemical II의 전구체로부터 형성한 SOD 박막에 대하여 열처리에 따른 FTIR 스펙트럼 결과를 Fig. 2에 각각 나타내었다. 폴리실라잔 계 SOD 박막의 경우 2가지 형태의 화학결합구조를 열처리한 박막에서 관찰할 수 있다. Fig. 2(a)에서 $(SiH_2NH)n$의 스펙트럼과 추가적으로 1,070 cm^{-1}에서 흡수 피이크도 관찰된다. 이는 Si-O symmetric stretching mode를 나타내는 특정한 흡수 피이크이며, Fig. 2(b)와 Fig. 2(c)에서 가장 강한 피이크 강도를 보이고 있다 [8,9]. 이로써, 고분자 폴리실리잔 전구체 막으로부터 무기물 SiO_2로 막의 변환이 150°C에서 3분간 열처리하면 진행됨을 알 수 있다. 1,000 cm^{-1}과 931 cm^{-1}에서 Si-N 결합을, 3,373 cm^{-1}과 1,178 cm^{-1}에서 N-H 결합을, 150°C에서 열처리하고 습식식각을 진행하지 않은 시편에서 관찰 할 수 있다. 이를 Fig. 2(a)에 녹색으로 나타냈다. 그러나, 습식으로 식각하여 두께가 초기 두께의 ~ 0.5, 0.25가 된 시편에서 관찰되지 않았다. 이를 Fig. 2(a)에 빨간색과 검정색으로 나타냈다. 830 cm^{-1} 에서 Si-Hx 결합과 2,157 cm^{-1}에서 Si-H 결합은 두께전체에서 발견할 수 있었다. 실라잔 계 SOD 박막의 경우 유기물 전구체로부터 무기물 SOD 박막으로의 변환은 400°C에서 60분간 열처리하여야 비로소 발생하였다. 150°C에서 3분간 열처리한 SOD 박막에서 얻어진 FTIR 스펙트럼을 Fig. 2(d)에 나타내었다. 2,157 cm^{-1}에서 가장 강한 피이크로 Si-H 결합이 관찰되며 추가로 2,950 cm^{-1}에서 C-H결합, 1,350 cm^{-1}에서 C-C 결합, 1,255 cm^{-1}과 751 cm^{-1}에서 Si-C결합과

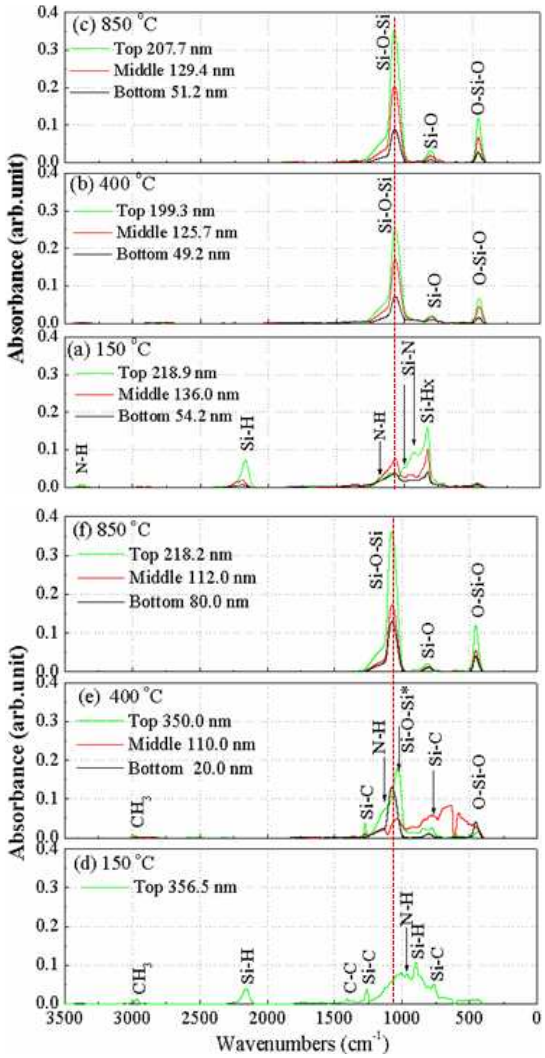

Figure 2. FTIR spectra of the SOD films derived from chemical I and II. The films were annealed at : (a), (d) 150°C; (b), (e) 400°C; (c), (f) 850°C. Note that middle and bottom mean chemical etching of SOD film, but top doesn't.

964 cm^{-1}에서 N-H 결합, 900 cm^{-1}에서 Si-H 결합이 얻어졌다. 폴리실라잔 계와 달리, 1,178 cm^{-1}에서 N-H 결합은 150°C 열처리가 아닌 400°C 열처리한 시편의 처음두께와 중간두께에서 관찰되었으며, 3,373 cm^{-1}에서 N-H 결합은 150°C 열처리와 400°C 열처리 모두에서 관찰되지 않았다. 게다가, C 관련된 흡수 피이크가 400°C에서 열처리한 시편에 여전히 남아있었다 (Fig. 2(e)). 전형적인 SiO_2의 스펙트럼을 Fig. 2(b)와 Fig. 2(c)에서 관찰할 수 있다. 1,070 cm^{-1}에서 가장 강한 흡수 피이크와 810 cm^{-1}에서 symmetric bending mode, 445 cm^{-1}에서 symmetric rocking mode를 각각 나타내었다 [9,10]. 따라서, 폴리실

라잔 계 전구체는 400°C에서 완전히 SiO_2로 변환함을 알 수 있었다. 또한, 이 전구체는 400°C와 850°C에서 열처리하면 모두 동일한 형태의 FTIR 스펙트럼을 보이며 모두 예측한 위치에서 SiO_2의 Si-O 결합을 나타내었다. 반면에, 실라잔 계 전구체는 Fig. 2(f)에서 보이듯이 850°C에서 열처리한 경우에만 완전한 SiO_2의 Si-O 결합을 나타내었다. 두 전구체 모두에서 공통적으로 관찰되는 결과로, 열처리 온도를 증가시키면 형성된 박막의 흡수 피이크 강도가 증가됨을 알 수 있었다. 이는 피이크 강도/박막 두께가 증가되었음을 의미한다.

Fig. 3은 chemical I 와 chemical II에서 유도된 전구체 박막의 두께변화를 열처리 온도에 따라 나타낸 것이다. 두께 평균값은 열처리 온도에 따라 400°C까지 두 chemical 모두에서 ~15% 감소하였으나, 850°C에서 전구체의 종류에 따라 아주 다른 거동을 나타냈다. 즉, chemical I에서 유도된 폴리실라잔 계 전구체의 경우 3.8%의 추가 수축을 나타냈으나 chemical II에서 유도된 실라잔 계 전구체의 경우 23.1%의 추가 수축을 나타냈다. 전자의 경우, 측정된 두께의 분산 값은 150°C와 400°C에서 변화하지 않았으나 850°C에서 다소 넓어졌다. 반면, chemical II에서 유도된 실리잔 계 전구체의 경우, 측정된 두께의 분산 값은 전체 온도범위에 걸쳐 거의 변화하지 않았다. 상온에서 스핀코팅직후의 전구체의 두께는 전구체의 흐름성 때문에 측정

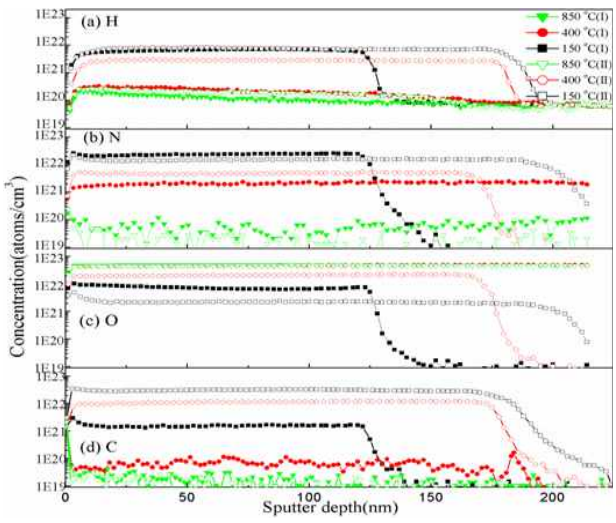

Figure 3. Impurity profiles in the SOD films annealed at 150°C, 400°C, 850°C, respectively : (a) Hydrogen; (b) nitrogen; (c) oxygen; (d) carbon. Chemical I and chemical II are indicated by fill and open symbols, respectively.

할 수 없었다. 따라서, 150°C에서 열처리하고 측정한 두께를 초기두께로 생각하여 박막의 수축 율을 계산하였다. 탄소함유 전구체는 400°C에서 14.5%로 탄소가 없는 전구체의 15.6% 보다 낮은 두께 수축을 나타내었으나, 800°C에서는 탄소가 없는 전구체의 19.4% 보다 높은 37.6% 두께 수축을 나타냈다. 150°C와 400°C또는 850°C에서 열처리한 SOD 박막의 두께 차이는 전구체에서 휘발하는 H와 N 휘발량 (chemical II의 경우 H, N, 그리고 C)과 열처리 분위기에서 흡수되는 O의 흡수량과의 차이를 반영하는 것이다. Fig. 4에 나타낸 결과에서 이를 살펴볼 수 있었다.

열처리 온도에 따른 SOD 박막내의 불순물 프로파일을 Fig. 4에 나타냈다. 열처리 온도가 높아짐에 따라, SOD 박막 내 H와 N (chemical II의 경우 H, N, 그리고 C)은 점점 그 양이 감소하였으나 O는 점점 더 그 양이 증가하여 400°C 이상에서(chemical II의 경우 850°C) 포화되었다. 비록 열처리 전 H의 양이 N 보다 많이 전구체 내에 있었으나, 150°C와 400°C에서 열처리 후에는 N보다 적어졌으며 850°C에서 더 적어졌다. 이는 H가 저온에서 N보다 휘발이 쉽고 고온에서는 다시 N보다 많이 잔류한다는 것을 의미한다. 두 가지 종류의 전구체를 비교한 결과 H의 휘발 량은 모든 열처리 온도에서 chemical I에서 더 많았다. N의 휘발량은 온도 구간에 따라 달랐다. 저온의 150°C와 400°C에서 chemical I에서 휘발량이 많았으나, 고온의 850°C에서는 chemical II에서 많았다. 소량의 N과 H가 chemical I 으로부터 400°C와 850°C에서 열처리하여 유도된 SOD 박막에서

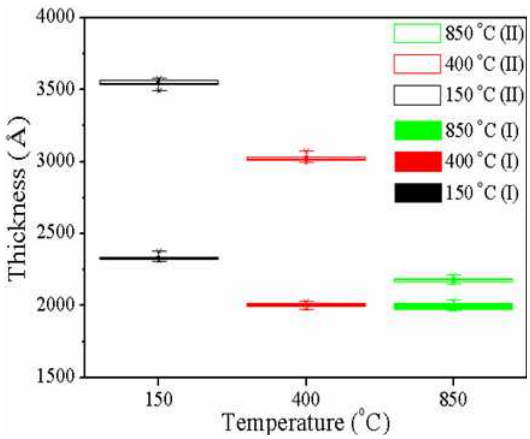

Figure 4. Thickness reduction of the precursor film annealed at 150°C, 400°C, 850°C, respectively. Chemical I and chemical II are indicated by fill and open box, respectively.

검출은 되지만, N과 H와 관련된 화학결합은 Fig. 2(b)와 Fig. 2(c)에서 관찰되지 않았다. 그러므로, 저온의 150°C와 400°C에서 전구체 박막을 열처리 하였을 때, H, N, C의 휘발과 O의 흡수는 chemical II에서 더 어렵다. Fig. 2(d)와 Fig. 2(e)에서 살펴본 바와같이, C는 여전히 H, C, 그리고 Si과 결합을 하고 있으며 Fig. 4(a)에 H의 프로파일 및 Fig. 4(d)의 C의 프로파일과도 일치함을 알 수 있다. Chemical II의 실라잔 계 전구체를 400°C 열처리하면 시편의 처음두께와 중간두께에서, 1178 cm^{-1}의 N-H 결합이 분명히 존재하기 때문에 N은 chemical II의 전구체 박막에서 휘발이 더 어렵다고 추론할 수 있다. 이와같은 결과는 Fig. 4(b)에서 확인할 수 있는 것과 같이 chemical II에서 유도된 SOD 박막 내에 N이 더 많이 잔류한다는 사실을 가리킨다. 게다가, H, N의 휘발(chemical II의 경우 H, N, 그리고 C)이 어렵게 되면 O 흡입도 더 어렵다는 사실을 발견할 수 있다. Fig. 4(c)에서, chemical I에서 400°C와 850°C에서 열처리하여 유도된 SOD 박막은 O 농도가 포화되었다. 그러나, chemical II에서 유도된 SOD 박막은 850°C에서 열처리 한 경우에만 O 농도가 포화되었다. 그 결과 chemical II에서 유도된 SOD 박막은 400°C에서 덜 수축하고 850°C에서 더 수축하게 된다(Fig. 3 참고). 휘발이 쉬우면 더 많이 수축할 뿐만아니라 SOD 박막의 화학적 특성과 밀접하게 연관된 Si-O 결합을 더 쉽게 형성한다(Fig. 5 참고).

묽은 99:1 HF 용액에서 시간에 따른 SOD 박막의 식각속도를 측정하여 Fig. 5에 나타내었다. 열처리 온도가 높을수록 묽은 불산 용액에 대한 SOD 박막의 습식식각에 대한 저항이 높아졌다. Fig. 2의 FTIR 결과로부터, 유기물과 무기물의 혼합물이 Fig. 2(a)와 Fig. 2(e)에 나타나 있다. 그 혼합물은 불산 용액에 대하여 무기물 SiO_2만으로 구성된 박막보다 화학적으로 저항력이 더 약했다. 게다가, chemical II에서 유도된 SOD 박막의 식각속도는 비선형 거동을 보였다. Fig. 5의 식각속도를 Fig. 2의 Si-O 결합의 스펙트럼 강도/박막 두께와 비교하여 보면, 열처리 온도와 전구체의 종류에 무관하게 SOD 박막의 습식식각속도 차이를 설명할 수 있다. 850°C 열처리를 통하여 chemical I에서 유도된 SOD 박막의 식각속도는 5 nm/s로 실리콘 단결정 기판에 성장시킨 고온 열 산화 막의 식각속도와 동일하고 HDP CVD 산화 막의 8 nm/s보다 빠른 결과를 나타냈다.

Fig. 6에 여러 가지 종횡 비에 따른 갭-충진 결과를 열처리

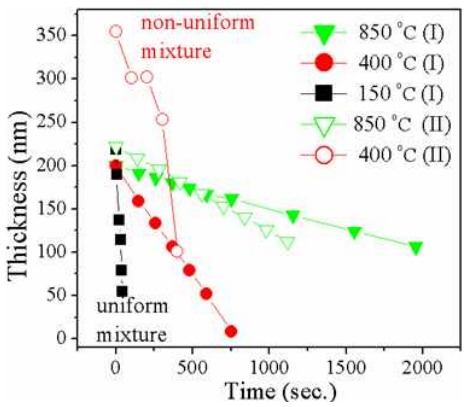

Figure 5. Etching rate of the SOD film in diluted 99:1 HF solution. Note that dissolution in HF solution was so fast that we can not measure it from the SOD films derived from chemical II and annealed at 150°C.

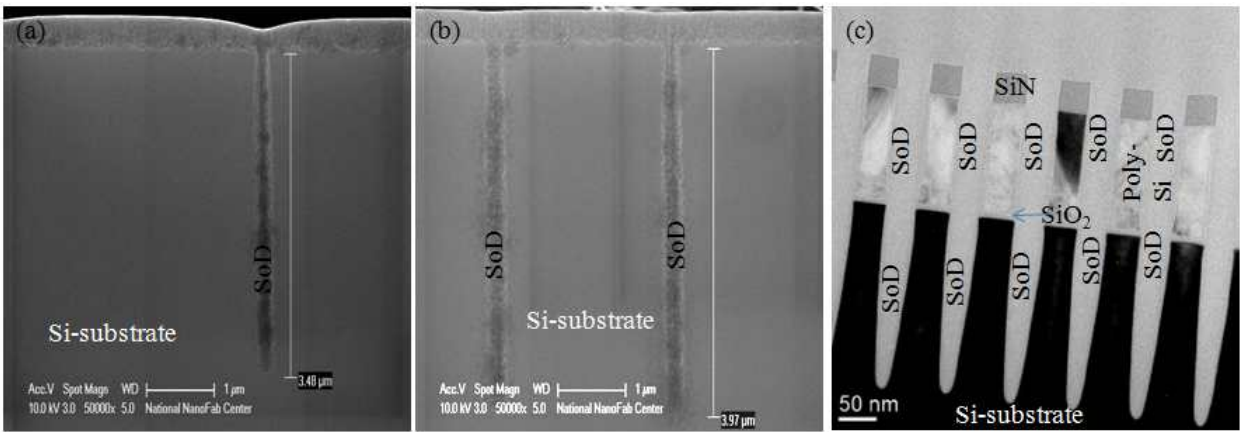

Figure 6. SEM and TEM images of high aspect ratio: (a) 11.6:1=3480:300; (b)14.7:1=3970:270;(c) 26:1=430.5:16.5 structures after gap filling with SOD materials in a flash isolation pattern.

후의 단면 SEM과 TEM 사진으로 나타냈다. 탄소를 함유하지 않은 chemical I으로부터 유도된 전구체를 400°C에서 열처리하여 갭-충진 하였다. 절연 막 패턴으로부터 공공(voids) 형성을 찾아볼 수 없었다. 공공은 HDP CVD 증착공정에서 수소가스가 흐를 경우에 발생하는 것으로 알려져 있다 [4].

IV. 결 론

서브 50 nm 이상의 CMOS 기술에 이용되는 SOD 박막의 형성과 그 특성에 미치는 탄소의 효과를 밝히기 위하여 물리화학적 특성을 평가하였다. 탄소가 함유된 폴리메틸 실라잔 계 유기물 전구체 내에 탄소는 유기물로부터 N, H, 그리고 H의 휘발과 O가 분위기로부터 SOD 박막 내로 흡입을 더 어렵게 함으로써 유기물 전구체가 무기물의 SiO_2로 변환하는 것을 방해하는 역할을 하였다. 또한, 탄소는 형성된 SOD 박막이 불균일한 특성을 갖게 하고 묽은 불산 용액에서 화학적 식각에 대한 저항성을 약화시키는 역할을 하였다. 이는 탄소가 SOD 박막을 형성할 때 박막의 두께 방향으로 불균일하며 소량의 Si-O 결합이 형성되도록 작용하기 때문이다. 따라서, 탄소가 함유되지 않은 전구체인 폴리실라잔 계를 사용하는 것이 저온에서 SOD 박막을 고품질로 얻을 수 있고, 공공없이 고 종횡 비의 갭-충진을 만족시킬 수 있는 좋은 방법이다. 그렇게 함으로써 SOG 재료가 갖고 있는 장점을 취하고 집적공정의 걸림돌인 높은 식각속도와 불균일한 CMP 특성과 같은 단점을 극복할 수 있다. 집적공정과 소자특성을 함께 고려하면, 위에서 언급한 물리화학적 특성뿐만 아니라 전기적 특성까지도 만족하여야만 한다 [3].

감사의 글

본 연구는 지식경제부의 “System IC 2010” 과제의 연구비에 의하여 수행되었음.

참고문헌

[1] R. Weis, K. Hummler, H. Akatsu, S. Kudelka, T. Dyer, M. Seitz, A. Schoz, B. Kim, M. Wise, R. Malik, J. Strane, Th. Goebel, K. McStay, J. Beintner, N. Arnold, R. Gerber, B. Liegl, A. Knorr, L. Economikos, A. Simpson, W. Yan, D. Dobuzinsky, J. Mandelman, L. Nesbit, C. J. Radens, R. Divakaruni, W. Bergner, G. Bronner, and W. Mueller, IEDM **1**, 415 (2001).

[2] A. Das, A. Klipp, H. -P. Sperlich, and R. Nitsche, ECS Transactions **1**, 117 (2006).

[3] S. H. Shin, S. H. Lee, Y. S. Kim, J. H. Heo, D. I. Bae, S. H. Hong, S. H. Park, J. W. Lee, J. G. Lee, J. H. Oh, M. S. Kim, C. H. Cho, T. Y. Chung, and K. Kim, J. Korean Phys. Soc. **43**, 887 (2003).

[4] J. W. Kim, J. J. Hoe, J. H. Ko, J. M. Lee, and J. H. Kwak, The 15th Korean Conference on Semiconductors, Bo Kwang Phoenix, Kangwon, Korea, Feb. FP2-33 (2008).

[5] J. R. Davis, Jr. A. Rohatgi, R. H. Hopkins, P. D. Blais, P. Rai-choudhury, J. R. McCormick, and H. C. Mollenkoff, IEEE Trans. Electron Device **27**, 677 (1980).

[6] K. Nagata, D. Kosemura, M. Takei, H. Akamatsu, M. Hattori, T. Koganezawa, M. Machida, J. Son, I. Hirosawa, T. Nishita, T. Shiozawa, D. Katayama, Y. Sato, Y. Hirota, and A. Oguta, ECS Transactions **28**, 347 (2010).

[7] H. C. Floresca, J. G. Wang, M. J. Kim, and J. A. Smythe, Appl. Phys. Lett. **93**, 143116 (2008).

[8] http://www.itrs.net, International Technology Roadmap for Semiconductors, (2010).

[9] S. K. Rha, S. C. Chung, J. K. Lee, J. W. Kim, J. E. Hong, and W. J. Lee, J. Korean Vacuum Soc. **9**, 69 (2000).

[10] M. Baklanov, M. Green, and K. Maex, *Dielectric Films for Advanced Microelectronics* (John Wiley & Sons Ltd, Chichester, 2007), pp. 18-21.

≪Research Paper≫ Journal of the Korean Vacuum Society Vol.20 No.3, May 2011, pp.182～188

The Effects of Precursor on the Formation and Their Properties of Spin-on Dielectric Films Used for Sub-50 nm Technology and Beyond

Wan-Gyu Lee*

Department of Nano Convergence, National NanoFab Center, Daejeon 305-806

(Received February 6, 2011, Revised April 28, 2011, Accepted April 28, 2011)

Polysilazane and polymethylsilazane based precursor films were deposited on Si-substrate by spin-coating, subsequently annealed at 150～850°C, and characterized. Structural analysis, shrink, compositional change, etch rate, and gap-filling were observed. Annealing the precursor films led to formation of spin-on dielectric films. C-containing precursor films showed that less loss of N, H, and C while less gain of O than that of C-free precursor films at 400°C, but more loss of N, H, and C while more gain of O at 850°C. Thus polysilazane based precursor films exhibited less reduction in thickness of 14.5% than silazane based one of 15.6% at 400°C but more 37.4% than 19.4% at 850°C. FTIR indicated that C induced smaller amount of Si-O bond, non-uniform property, and lower resistance to chemical etching.

Keywords : Polysilazane and silazane based precursor, Spin-on dielectric, Shrink, Gap-filling

* [E-mail] wangyulee@nnfc.re.kr