

77 GHz 자동차용 레이더 센서 응용을 위한 Q-밴드 LC 전압 제어 발진기와 주입 잠금 버퍼 설계

Design of Q-Band LC VCO and Injection Locking Buffer 77 GHz Automotive Radar Sensor

최규진 · 송재훈* · 김성균 · Chenglin Cui · 남상욱* · 김병성

Kyu-Jin Choi · Jae-Hoon Song* · Seong-Kyun Kim · Chenglin Cui ·
Sang-Wook Nam* · Byung-Sung Kim

요 약

본 논문에서는 130 nm RF CMOS 공정을 이용하여 77 GHz 자동차용 레이더 센서에 응용 가능한 Q-band LC 전압 제어 발진기(Voltage Controlled Oscillator: VCO)와 주입 잠금(injection locking) 버퍼를 설계한 결과를 보인다. LC 탱크의 위상 잡음 특성 개선을 위해 전송선을 이용하였고, 버퍼는 능동 소자 교차 결합쌍(cross-coupled pair)의 부정 저항(negative resistance)단을 이용해 발진 유무에 관계없이 높은 출력 전력을 가지도록 설계하였다. 측정된 위상 잡음은 1 MHz 오프셋 주파수에서 -102 dBc/Hz이며, 주파수 조정 범위는 34.53~35.07 GHz이다. 또한, 모든 주파수 조정 범위에서 출력 전력은 4.1 dBm 이상의 값을 가진다. 제작된 칩의 사이즈는 $510 \times 130 \text{ } \mu\text{m}^2$ 이며, 1.2 V 바이어스 전압에서 LC 전압 제어 발진기가 10.8 mW, 주입 잠금 버퍼가 50.4 mW의 전력 소모를 가진다.

Abstract

In this paper, we present the design of Q-band LC VCO and injection locking buffer for 77 GHz automotive radar sensor using 130 nm RF CMOS process. To improve the phase noise characteristic of LC tank, the transmission line is used. The negative resistance by the active device cross-coupled pair of buffer is used for high output power, with or without oscillation of buffer. The measured phase noise is -102 dBc/Hz at 1 MHz offset frequency and tuning range is 34.53~35.07 GHz. The output power is higher than 4.1 dBm over entire tuning range. The fabricated chip size is $510 \times 130 \text{ } \mu\text{m}^2$. The power consumption of LC VCO is 10.8 mW and injection locking buffer is 50.4 mW from 1.2 V supply.

Key words : Injection Locking, FMCW Radar, CMOS VCO, Automotive Radar Sensor

I. 서 론

현재의 CMOS 기술은 빠른 속도의 발전을 이룩하여 저비용으로 기존의 고비용 화합물 반도체 공정

과 대등한 성능을 구현할 수 있게 되었으며, 이에 따라 RF IC 분야에서도 CMOS를 이용한 설계가 활발히 진행되고 있다. 공정이 scale-down 되면서 높은 차단 주파수를 가지는 능동 소자가 개발됨에 따라,

「이 논문은 2010년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(2010-0001960, 2010-0027803)」
성균관대학교 정보통신공학부(School of Information and Communication Engineering, Sungkyunkwan University)

*서울대학교 전기공학부(Department of Electrical Engineering, Seoul National University)

· 논문 번호 : 20110209-014

· 교신저자 : 김병성(e-mail : bskim@ece.skku.ac.kr)

· 수정완료일자 : 2011년 3월 9일

RF 밀리미터파 분야에서는 CMOS에 기반을 둔 77 GHz FMCW(Frequency Modulated Continuous Wave) 자동차용 레이더 센서의 개발이 활발히 진행되고 있다. 77 GHz 자동차용 레이더 센서는 자동차에 부착되어 송·수신파 사이의 도플러 주파수 편이를 이용해 전방 장애물과의 거리와 상대 속도를 판별하는 장치로서 운전자의 안전 주행을 위해 점점 더 그 중요성이 증가하고 있다^[1].

일반적인 자동차용 레이더 센서의 송신단은 국부 발진기(local oscillator)로 사용되는 VCO, 안정적인 주파수 특성을 얻을 수 있도록 해주는 위상 고정 루프(phase locked loop), VCO의 출력 신호 전력을 증폭하는 전력 증폭기, 증폭된 신호를 방사하는 안테나로 구성된다.

VCO로는 LC 탱크의 대역 통과 특성을 이용하여 좋은 위상 잡음 특성을 가지는 LC VCO가 주로 사용되고 있으며^[2], 이와 함께 VCO의 출력단에 다단의 드라이브 증폭기나 버퍼가 사용되는데, 이는 전력 증폭기에 사용되는 큰 사이즈의 능동 소자로 인한 로딩 효과를 제거하기 위해서이다. 이러한 드라이브용 회로는 적절한 사이즈의 능동 소자를 사용하여 되도록 높은 출력 전력을 가지도록 설계되어야 하며, 회로의 출력 전력이 클수록 적은 단의 드라이브 버퍼를 사용함으로써 효율적으로 송신단을 설계할 수 있다. 또한, 송신단 주파수 합성기에서 VCO와 주파수 체배기(frequency multiplier)를 사용하여 77 GHz 대역의 FMCW 신호를 생성하는 경우^[3], 드라이브 회로의 출력 전력이 클수록 다음 단의 주파수 체배기를 안정적으로 구동시킬 수 있다.

따라서 본 논문에서는 Q-band 대역에서 동작하는 LC VCO와 주입 잠금(injection locking) 기술 및 부하 임피던스 부스팅 기술을 이용하여 높은 출력 전력을 가지는 드라이브 버퍼를 설계, 제작하였다.

본 논문의 II 장에서는 설계된 회로의 구조와 동작 원리를 기술하고, III 장에서는 칩의 측정 결과를 보이며, IV 장에서는 결론을 맺는다.

II. 본 론

2-1 LC VCO의 구조 및 설계

그림 1은 본 논문에서 설계한 LC VCO의 회로도

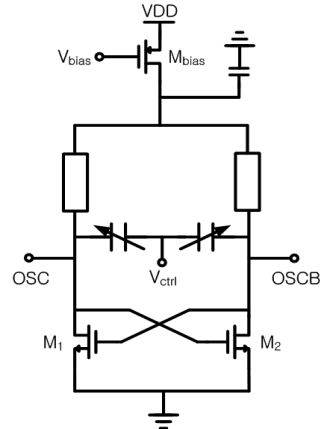


그림 1. LC 전압 제어 발진기의 회로도
Fig. 1. Schematic of the LC VCO.

이며, NMOS 교차 결합쌍, LC 병렬 공진기, 전류원 트랜지스터로 구성된다.

그림 1의 트랜지스터 M_1 과 M_2 의 NMOS 교차 결합쌍은 부성 저항단으로 M_1 의 드레인단에서 교차 결합쌍 쪽으로 바라본 입력 임피던스 성분이 $-2/g_m$ 의 음의 값을 가짐으로서, LC 공진기에 의한 손실을 보상한다. 부성 저항단을 구성시 대칭적으로 NMOS와 PMOS 두 개의 교차 결합쌍을 사용하면, 동일한 바이어스 전류 조건에서 하나의 교차 결합쌍을 사용한 경우보다 더 큰 부성 저항을 발생시켜 신호를 안정적으로 발진시키는 장점이 있다.

하지만 능동 소자에 의한 기생 커패시턴스가 증가하여 상대적으로 목표 공진 주파수를 얻는데 필요한 버랙터의 가변 커패시턴스가 작아지고, 이에 따라 VCO의 주파수 조정 범위가 제한된다. 이러한 현상은 상대적으로 작은 용량의 수동 소자를 사용하는 고주파 VCO일수록 주요한 성능 저하 요인이 될 수 있다. 또한, 능동 소자에 의해 출력단 DC 전압 레벨이 하강하면서, 출력 전압 스윙 폭을 제한하게 된다.

따라서 본 설계에서는 이를 고려하여 NMOS 교차 결합쌍만으로 부성 저항단을 구성하였다.

본 논문의 LC 공진기는 선형적인 커패시턴스 변화 특성을 가지는 축적 모드 MOS 버랙터와 전송선으로 구성하였으며, 전송선은 나선형 인덕터보다 높은 Q-factor를 가짐에 따라 VCO의 위상 잡음 성능을 개선시킬 수 있는 장점이 있다^[4].

그림 2는 130 nm RF CMOS 공정을 이용하여 12

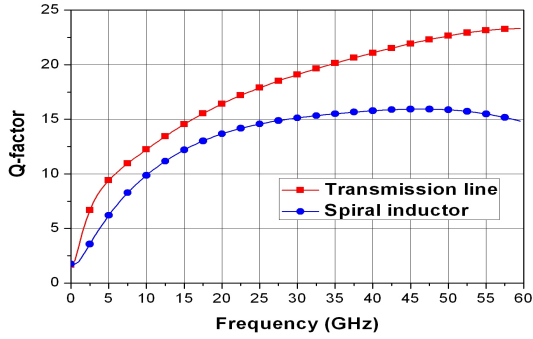


그림 2. 전송선과 나선형 인덕터의 Q-factor
Fig. 2. The Q-factor of transmission line and spiral inductor.

um의 선폭으로 38.5 GHz의 주파수에서 70 pH의 동일한 인덕턴스를 가지도록 설계된 전송선과 나선형 인덕터의 Q-factor에 대한 EM 시뮬레이션 결과이다.

모든 대역에서 전송선이 나선형 인덕터보다 더 높은 Q-factor를 가지며, 주파수가 높아질수록 그 차이가 커짐을 확인할 수 있다. 따라서 본 설계에서는 전송선을 사용하여 높은 Q-factor의 LC 공진기를 구현함으로써, VCO의 위상 잠금 특성을 개선하고자 하였다.

그림 1의 M_{bias} 트랜지스터는 전류원으로 사용하였으며, NMOS에 비해 낮은 플리커 잡음 코너 주파수를 가지는 PMOS를 사용하여 위상 잠금 특성을 개선하고자 하였다. 드레인단의 shunt 커패시터는 AC적으로 낮은 임피던스 경로를 형성하여 전류원 고주파 잡음이 접지로 우회하도록 하는 여과기 역할을 한다^[5]. 본 설계에서 사용한 트랜지스터 M_{bias} , M_1 과 M_2 의 게이트 폭은 각각 120 um, 10.5 um이다.

2-2 주입 잠금 버퍼의 구조 및 설계

주입 잠금(injection locking) 기술은 주기적인 연속 신호를 발진기의 입력으로 인가하여 발진기의 출력 주파수를 인가된 입력 신호의 주파수로 고정시키는 기술로서^[6], 주파수 분배기, QVCO 등의 회로 설계에 응용되고 있다.

그림 3은 주입 잠금 기술을 사용하여 본 논문에서 설계한 버퍼의 회로도이다. 버퍼의 초단은 공통 소스 증폭기를 사용하였으며, VCO의 차동 출력은 공통 소스 증폭기단인 M_1 과 M_2 의 게이트에 각각 인가된다. 공통 소스 증폭기단의 출력은 다시 그림 4의

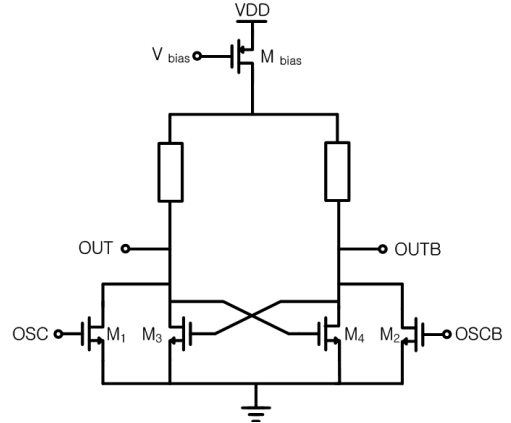


그림 3. 주입 잠금 버퍼의 회로도
Fig. 3. Schematic of the injection locking buffer.

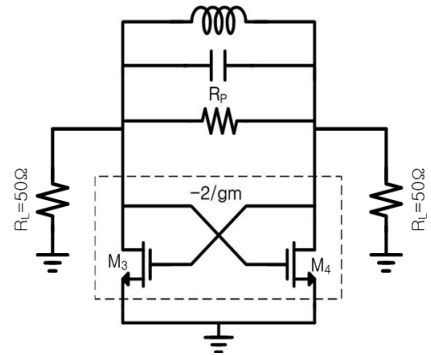


그림 4. 부하 임피던스 부스팅단의 회로도
Fig. 4. Schematic of the load impedance boosting stage.

부하 임피던스 부스팅단에 인가되는 구조를 가진다.

부하 임피던스 부스팅단은 능동 소자의 기생 커패시턴스 성분과 전송선으로 구성된 LC 병렬 공진기와 NMOS 교차 결합쌍으로 구성된다. LC 공진기는 VCO의 발진 신호 주파수 부근의 대역에서 공진하도록 설계되었으며, 식 (1)을 만족하는 조건에서 버퍼의 출력 주파수는 VCO의 발진 신호 주파수에 동기화된다^[7].

$$|\omega_{inj} - \omega_0| < \Delta\omega_{lock} \quad (1)$$

$$\Delta\omega_{lock} = \frac{\omega_0}{2Q} \cdot \frac{A_{inj}}{A} \quad (2)$$

식 (2)는 버퍼의 출력 주파수가 VCO의 발진 신호 주파수에 동기화되는 대역폭인 주파수 잠금 범위(locking range)를 나타낸다. 수식에서의 Q , ω_0 , A 는

각각 버퍼 LC 공진기의 Q -factor와 공진 주파수, 그리고 버퍼의 출력 전압 진폭을 나타내며, A_{inj} 은 VCO의 출력 전압 진폭을 나타낸다.

식 (2)를 통하여 버퍼 LC 공진기의 Q -factor가 매우 커지면 주파수 잠금 범위는 매우 협소해짐에 따라 버퍼의 출력 주파수가 VCO의 발진 신호 주파수를 따라 갈 수 없음을 알 수 있다. 또한, 식 (1)을 통하여 주파수 잠금 범위가 클수록 주파수 동기화를 위한 두 신호 간의 주파수 차이를 더 크게 확보할 수 있어, 보다 안정적인 동작을 하는 회로를 구현할 수 있음을 알 수 있다. 따라서 적당한 주파수 잠금 범위를 확보할 수 있도록 버퍼를 설계하였다.

주입 잠금 버퍼가 VCO의 발진 신호 주파수와 유사한 대역에서 공진을 하고, 적당한 주파수 잠금 범위를 가지도록 설계된다면, 일반적인 드라이브 버퍼와는 달리 발진 유무에 관계없이 부성 저항단에 의해 높은 출력 전력을 얻을 수 있는 장점을 가지게 된다.

그림 4의 R_p 는 LC 공진기에 의한 손실 성분을 나타내며, 트랜지스터 M_3 과 M_4 의 부성 저항단이 없다고 가정한다면, 실질적인 부하저항 R_e 는 식 (3)으로서 나타낼 수 있다.

$$R_e = R_p \parallel 2R_L \quad (3)$$

주입 잠금 버퍼가 주파수가 동기화된 상태에서 자체적인 발진을 하지 않는 소신호 동작을 하는 경우, 식 (3)에서 구한 R_e 와 그림 4에서 M_3 과 M_4 의 교차 결합쌍에 의한 부성 저항 성분 $-2/g_m$ 은 병렬 연결 형태의 등가 회로를 구성하며, 최종 부하 임피던스 Z_{Load} 는 식 (4)로서 나타낼 수 있다.

$$Z_{Load} = -\frac{2}{g_m} \parallel R_e = \frac{R_e}{1 - \frac{g_m \cdot R_e}{2}} \quad (4)$$

식 (4)를 통하여 능동 소자 교차 결합쌍의 부성 저항 $-2/g_m$ 에 의해 부스팅된 최종 부하 임피던스 Z_{Load} 는 R_e 보다 큰 값을 가짐을 알 수 있다.

따라서 주입 잠금 버퍼가 소신호 동작을 하는 경우, 능동 소자의 작은 g_m 값으로도 큰 부하 임피던스를 얻어 출력 전압 스윙을 극대화할 수 있는 장점을 가지게 된다.

주입 잠금 버퍼가 주파수가 동기화된 상태에서 정상 상태의 발진 신호를 출력하는 대신에 동작의 경우, 버퍼의 출력 전압 진폭 V_{out} 은 식 (5)로서 나타낼 수 있다^{[8],[9]}.

$$V_{out} = \frac{2}{\pi} \cdot I_{bias} \cdot R_e \quad (5)$$

식 (5)의 I_{bias} 는 버퍼의 차동단 사이에서 스위칭되는 바이어스 전류를, R_e 는 식 (3)에서 구한 실질적인 부하저항을 의미하며, 버퍼가 발진기로 동작하면 출력 전압 진폭은 바이어스 전류와 실질적인 부하 저항에 의해 결정됨을 알 수 있다.

부성 저항단에 의해 LC 공진기의 손실 성분이 보상되어 버퍼가 발진을 하는 대신에 동작의 경우에도 큰 출력 전압 진폭을 얻을 수 있는 장점을 가지게 된다.

주입 잠금 버퍼의 설계에 사용한 전류원 트랜지스터 M_{bias} 의 게이트 폭은 120 μm 이며, 공통 소스 증폭기단 트랜지스터 M_1 과 M_2 는 24 μm , 능동 소자 교차 결합쌍 M_3 과 M_4 는 20 μm 이다.

2-3 LC VCO와 주입 잠금 버퍼의 측정 결과

그림 5는 130 nm RF CMOS 공정을 이용하여 제작한 LC VCO와 주입 잠금 버퍼의 현미경 사진이다.

주입 잠금 버퍼는 차동 출력단의 한 쪽 출력을 50 Ω 로 종단하고, 온-웨이퍼(on-wafer) 프로빙으로 측정하였다.

그림 6은 제작된 칩의 측정을 위한 셋업을 나타낸다. -10 dB 방향성 결합기는 출력 신호의 주파수를

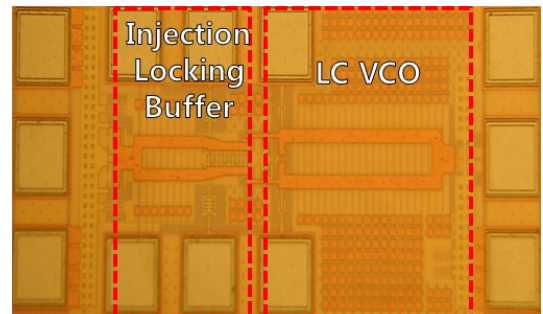


그림 5. LC VCO와 주입 잠금 버퍼의 현미경 사진
Fig. 5. Micrograph of the LC VCO and injection locking buffer.

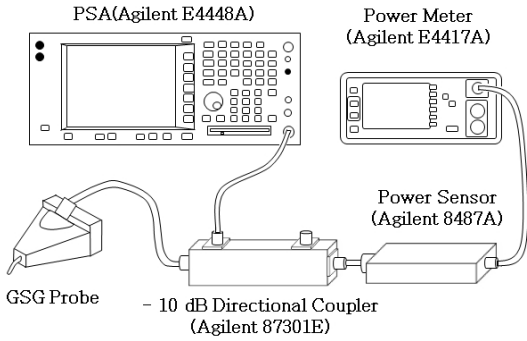


그림 6. DUT 측정 셋업
Fig. 6. Measurement setup of DUT.

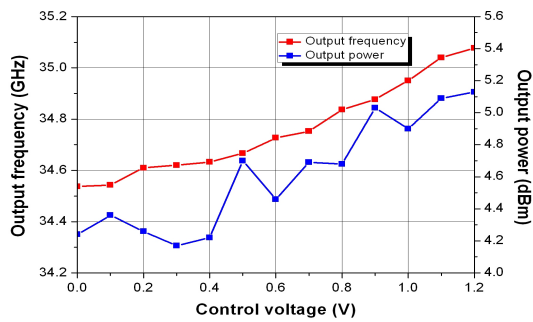


그림 7. 제어 전압에 따른 출력 주파수와 출력 전력
Fig. 7. The output frequency and power by control voltage.

주파수 분석기를 통해 확인하면서, 파워 미터로 해당 주파수 신호의 정확한 출력 전력을 측정하기 위해 사용하였다.

그림 7은 VCO의 제어 전압에 따른 출력 신호의 주파수와 전력을 측정한 결과이다. 제어 전압을 0~1.2 V까지 조절하였을 때 주파수 조정 범위는 34.53~35.07 GHz이며, 설계된 회로를 2체배용 주파수 체배기와 함께 사용하면 77 GHz 대역에서의 주파수 조정 범위는 1.08 GHz가 되어, 자동차용 FMCW 레이더의 일반적인 출력 주파수 sweep 범위인 600 MHz^[10] 이상의 값이 된다.

출력 신호의 전력은 케이블 손실 5 dB를 고려한 결과, 모든 주파수 조정 범위에서 4.1 dBm 이상의 값을 가진다. 발룬(balun)으로 차동 출력을 단일 출력으로 변환하여 100 Ω 부하 임피던스 조건에서 측정한다면 버퍼의 출력 전력은 3 dB 증가할 것이며, 버퍼의 전력 효율은 10.18 % 이상의 값을 가지게 된다.

그림 8은 VCO 제어 전압이 0 V 일 때의 출력 스

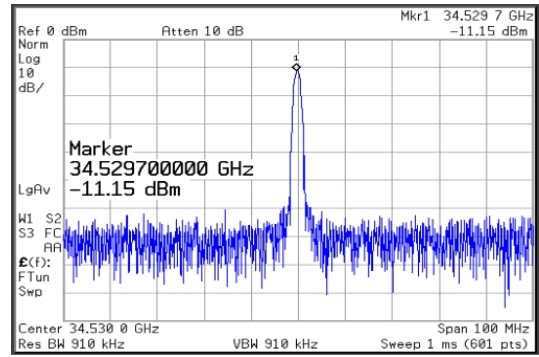


그림 8. 측정된 출력 스펙트럼
Fig. 8. Measured output spectrum.

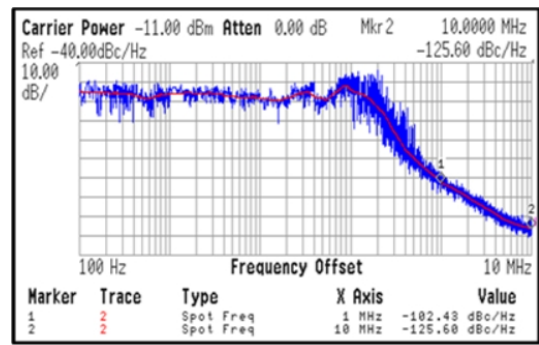


그림 9. 위상 잡음 특성 측정 결과
Fig. 9. Measured phase noise characteristic.

펙트럼으로서, 출력 주파수가 34.53 GHz임을 확인할 수 있다. 또한, 그림 9를 통하여 출력 신호는 1 MHz 오프셋 주파수에서 -102 dBc/Hz, 10 MHz 오프셋 주파수에서 -126 dBc/Hz의 위상 잡음 특성을 가짐을 알 수 있다.

III. 결 론

본 논문에서는 130 nm RF CMOS 공정을 이용하여 주파수 체배기와 함께 77 GHz 자동차용 레이더 센서에 적용 가능한 Q-band LC VCO와 주입 잠금 버퍼를 설계, 제작하였다. 출력 신호는 0~1.2 V의 제어 전압에서 34.53~35.07 GHz의 주파수 조정 범위를 가지며, 1 MHz 오프셋 주파수에서 -102 dBc/Hz의 위상 잡음 특성을 보인다.

측정용 패드를 제외한 칩 사이즈는 $510 \times 130 \mu\text{m}^2$ 이며, 바이어스 전압이 1.2 V일 때 전력 소모는 LC VCO가 10.8 mW, 주입 잠금 버퍼가 50.4 mW이다.

최초의 설계 목표는 제작된 칩을 2 체배용 주파수 체배기와 함께 77 GHz 자동차용 레이더 센서의 주파수 합성기에 적용하는 것이었으나, 측정 결과 목표 주파수에서 3.8 GHz의 주파수 천이가 발생하였다. 이는 소자 모델의 부정확성 및 칩 레이아웃의 기생 수동소자 성분에 의한 것으로 판단된다.

제작된 칩은 전송선을 이용하여 VCO의 위상 잡음 특성을 개선시켰으며, 버퍼가 발진 유무에 관계없이 주입 잠금 기술과 부성 저항단을 이용하여 높은 출력 전력을 가지도록 설계되었다.

참 고 문 헌

[1] 홍주연, 강동민, 윤형섭, 심재엽, 이경호, "전방 감지용 밀리미터파 레이더 기술 동향", 전자통신 동향 분석, 22(5), pp. 35-45, 2007년 10월.
 [2] J. Craninckx, M. Steyaert, "Low-noise voltage controlled oscillators using enhanced LC-tanks", *IEEE Trans. Circuits Syst. II*, vol. 42, pp. 794-904, Dec. 1995.
 [3] M. Camiade, D. Domnesque, Z. Quarch, and A. Sion, "Fully MMIC based front end for FMCW automotive radar at 77 GHz", in *Proc. Eur. Microwave Conf.*, vol. 1, pp. 9-12, 2000.
 [4] J. Y. Hasani, M. Kamarei, and N. dagijimana, "Inductor design and optimization for millimeter wave

integrated circuit applications", *PIMRC 2007*, pp. 1-4, Sep. 2007.
 [5] E. Hegazi, H. Sjöland, and A. Abidi, "A filtering technique to lower LC oscillator phase noise", *IEEE J. Solid-State Circuits*, vol. 36, pp. 1921-1930, Dec. 2001.
 [6] L. J. Paciorek, "Injection locking of oscillators", *Proc. IEEE*, vol. 53, pp. 1723-1727, Nov. 1965.
 [7] H. C. Chang, A. Borgioli, P. Yeh, and R. A. York, "Analysis of oscillators with external feedback loop for improved locking range and noise reduction", *IEEE Trans. Microwave Theory Tech.*, vol. 47, pp. 1535-1543, Aug. 1999.
 [8] A. Hajimiri, T. H. Lee, "Design issues in CMOS differential LC oscillators", *IEEE J. Solid-State Circuits*, vol. 34, pp. 717-724, May 1999.
 [9] J. Rogers, C. Plett, and F. Dai, *Integrated Circuit Design for High-Speed Frequency Synthesis*, Artech House, pp. 244-245, 2006.
 [10] T. Mitomo, N. Ono, H. Hoshino, Y. Yoshihara, O. Watanabe, and I. Seto, "A 77 GHz 90 nm CMOS transceiver for FMCW radar applications", *IEEE J. Solid-State Circuits*, vol. 45, pp. 928-937, Apr. 2010.

최 규 진



2010년 2월: 성균관대학교 정보통신공학부 (공학사)
 2010년 3월~현재: 성균관대학교 이동통신공학과 석사과정
 [주 관심분야] RFIC 설계

송 재 훈



2010년 2월: 성균관대학교 반도체시스템공학과 (공학사)
 2010년 3월~현재: 서울대학교 전기공학부 석사과정
 [주 관심분야] 전자파 해석, RF 회로 설계

김 성 균



2007년 2월: 성균관대학교 정보통신공학부 (공학사)
2009년 2월: 성균관대학교 정보통신공학부 (공학석사)
2009년 3월~현재: 성균관대학교 정보통신공학부 박사과정
[주 관심분야] RFIC 설계

남 상 욱



1981년 2월: 서울대학교 전자공학과 (공학사)
1983년 2월: 한국과학기술원 전자공학과 (공학석사)
1989년: Electrical Engineering at the University of Texas at Austin (공학박사)
1990년~현재: 서울대학교 전기공학부 교수
[주 관심분야] 마이크로파 능동/수동 회로 설계, 안테나 및 전파전파, 전자파 수치 해석 등

Chenglin Cui



2009년 7월: Nanjing Univ. of Posts and Telecommunications 정보통신공학과 (공학사)
2009년 9월~현재: 성균관대학교 정보통신공학부 석사과정
[주 관심분야] RFIC 설계

김 병 성



1989년 2월: 서울대학교 전자공학과 (공학사)
1991년 2월: 서울대학교 전자공학과 (공학석사)
1997년 2월: 서울대학교 전자공학과 (공학박사)
1997년 3월~현재: 성균관대학교 정보통신공학부 교수
[주 관심분야] RFIC 설계, RF 소자 모델링