

논문 2011-48TC-9-6

특성임피던스 분석을 사용한 커넥터 성능향상

(Improvement of Connector Performance Using Analysis of Characteristic Impedance)

양 정 규*, 김 문 정**

(Jeong-Kyu Yang and Moonjung Kim)

요 약

본 논문에서는 커넥터의 특성임피던스 추출, 분석 방법 및 설계 변경 방법을 제안하고 임피던스를 정합하여 신호 전달 특성을 개선한다. 3차원 FEM(Finite Element Method) 전자기장(Electro-Magnetic Field) 시뮬레이터를 이용하여 커넥터의 S-파라미터를 계산하고 반사손실 및 삽입손실을 추출한다. 커넥터의 신호 전달 특성은 반사손실이 0.9 GHz 이후부터 -20 dB 이상의 값으로 높게 나타났다. 신호 전달 특성이 낮은 원인을 파악하기 위해서 회로 해석 시뮬레이터를 이용하여 커넥터의 등가 회로 모델을 추출하고 특성임피던스를 계산하였다. 커넥터의 특성임피던스는 90.3 Ω 로 임피던스 부정합이 발생하여 신호 전달 특성이 저하되었다. 따라서 신호 전달 특성을 개선할 목적으로 임피던스를 정합하기 위해서 커넥터의 커패시턴스를 증가시켰다. 이러한 설계 방안으로 커넥터 신호선의 유효 면적을 확장하고, 커넥터의 몸체 소재로 고유전체를 사용하였다. 설계 변경된 커넥터의 특성임피던스는 58.6 Ω 로 임피던스 정합에 보다 근접하여 커넥터의 반사손실이 대략 10 dB 향상되었다. 신호선의 유효 면적 증가에 의한 반사손실 개선과 고유전체의 적용으로 전자기파의 신호선 주변 집중에 의해서 삽입손실 또한 개선되었다.

Abstract

The signal transmission properties of the connector such as insertion loss and return loss are investigated using analysis procedure of S-parameter simulation, equivalent model extraction, and characteristic impedance calculation. S-parameter simulation is performed by connector's modeling and solving based on 3-dimensional finite element method. The connector's equivalent model of π type is proposed and extracted with an optimization process of circuit analysis simulator. The characteristic impedance of the connector is calculated with results of circuit analysis simulation and S-parameter data. According to the connector's characteristic impedance, its revised design is carried out. In this work, the connector's effective contact area is increased and its body is applied as a high dielectric material in order to increase its capacitance and then obtain impedance matching. Therefore, return loss of the connector is improved by approximately 10 dB due to its design revision.

Keywords : Connector, S-parameter, Characteristic Impedance, Reflection Loss, Impedance Matching

I. 서 론

커넥터는 전자기기 내부 및 외부에 사용되는 회로 모

듈(Circuit Module)을 전기적으로 연결하거나 회로 모듈과 케이블의 연결 시에 사용된다. 또한 다양한 기능 및 형태의 커넥터들이 널리 사용되고 있다^[1~2]. 그리고 최근 전자기기들은 정보사용량의 증대 및 사용자의 요구를 충족시키기 위해 고속화, 소형화 및 다기능화 추세로 개발되고 있다. 이에 따라 커넥터^[2]와 회로 모듈^[3~5] 간의 높은 신호 전달 특성이 요구된다. 커넥터에서 높은 신호 전달 특성을 확보하기 위해서는 신호 무결성(Signal Integrity)의 확보가 중요하다^[6]. 커넥터의 신호

* 학생회원, 공주대학교 정보통신공학과
(Department of Information and Communication Engineering, Kongju National University)

** 평생회원-교신저자, 공주대학교 전기전자제어공학부
(Division of Electrical Electronics and Control Engineering, Kongju National University)

접수일자: 2011년1월6일, 수정완료일: 2011년9월16일

무결성을 확보하기 위한 주요 고려사항으로는 커넥터 설계 시 임피던스 불연속(Impedance Discontinuity)을 최소화하는 것으로 이는 임피던스가 정합되도록 커넥터를 설계하는 것을 의미한다. 커넥터의 임피던스 정합에 따른 신호 무결성에 대한 효과^[6], 차동모드로 동작하는 커넥터의 임피던스 조절 방법^[7] 등의 관련 연구들이 진행되었지만, 복잡한 구조를 가지는 3차원 커넥터의 특성임피던스 분석과 임피던스 정합 방법에 대한 절차를 명확하게 제시하고 있지 못하다. 따라서 본 논문에서는 고속 동작하는 커넥터의 신호 전달 특성 분석, 특성임피던스 분석 및 임피던스 정합 방법 등의 일련과정을 설명하고, 임피던스 정합에 따른 커넥터 설계 변경을 통하여 커넥터의 신호 전달 특성이 향상된 결과를 제시한다. 커넥터의 신호 전달 특성은 3차원 FEM(Finite Element Method) 전자기장(Electro-Magnetic Field) 시뮬레이터를 이용하여 분석하고, 특성임피던스는 회로 해석 시뮬레이터를 이용한 등가 π 모델 추출을 통하여 계산한다.

II. 본 론

1. 커넥터의 해석 방법

커넥터의 해석 과정은 그림 1에 나타나 있다. 첫 번째로 회로 모듈 간의 전기적 연결에 적합한 구조 및 형태의 커넥터 3차원 모델을 설계한다. 일반적으로 커넥터의 개념설계 및 초기 설계단계에서는 주로 연결에 적합한 형태 위주로 설계되기 때문에 임피던스 정합은 정확하게 고려되지 않는다. 두 번째로 설계된 커넥터의 신호 전달 특성을 분석하기 위하여 3차원 FEM 전자기장 시뮬레이션을 수행한다. 본 논문에서는 시뮬레이션 과정에서 Ansoft HFSS를 사용하였으며, 커넥터의 포트(Port) 및 경계조건(Boundary Condition) 설정 후 S-파라미터를 계산하였다. 그리고 계산된 S-파라미터의 반사손실과 삽입손실이 설계 사양을 만족하는지 여부를 비교 분석하여 커넥터의 신호 전달 특성을 파악한다. 세 번째로 커넥터에 적용 가능한 등가 π 모델을 제안하였다. 3차원 시뮬레이션을 통해 계산된 S-파라미터 결과와 등가모델에서 추출된 S-파라미터 결과를 비교 분석하는 회로 해석 시뮬레이션(Agilent ADS) 단계의 최적화 과정을 수행한다. 이러한 과정을 통해 등가모델의 R, L, C 값을 추출한다. 그리고 스미스차트(Smith Chart) 상에서 계산된 S-파라미터와 등가 π 모델의 S-

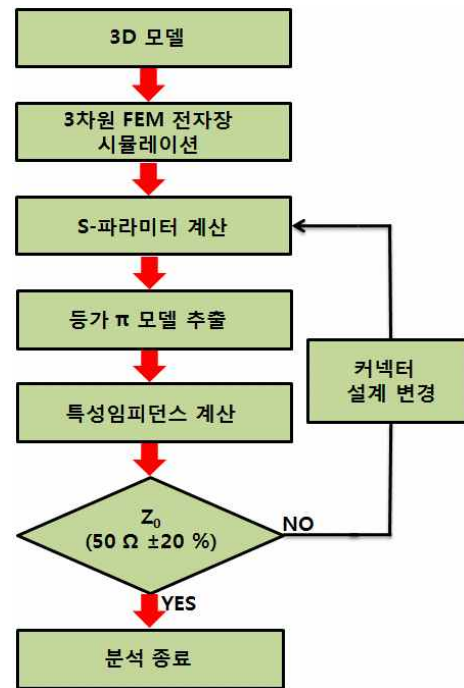


그림 1. 커넥터의 신호 전달 분석 과정
Fig. 1. Analysis procedure of connector's signal transmission.

파라미터의 반사손실과 삽입손실이 동일한지 여부를 비교 분석하여 R, L, C 값의 정확도를 검증한다. 네 번째로 추출된 등가 π 모델의 R, L, C 값을 식 (1)에 대입하여 특성 임피던스를 계산한다. 특성임피던스를 구하는 식은 다음과 같다.

$$Z_0 \cong \sqrt{\frac{L}{C}} \tag{1}$$

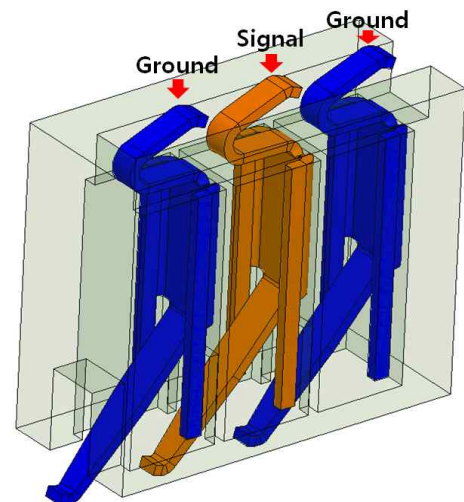


그림 2. 커넥터의 3차원 구조
Fig. 2. 3-dimensional structure of connector.

여기서 L은 인덕턴스를 의미하고, C는 커패시턴스를 나타낸다. 다섯 번째 과정으로 계산된 특성임피던스가 목표치(50 Ω ± 20 %)를 만족하는지 확인한다. 만약 목표치를 만족할 경우 분석을 종료하고, 목표치를 만족하지 못할 경우 커넥터의 L, C 값을 조절하여 목표치에 만족할 수 있도록 설계 변경한다. 그리고 S-파라미터 계산 단계부터 다시 반복 진행하고 목표치를 만족하면 분석을 종료한다. 앞에서 설명한 커넥터 해석의 주요 단계는 S-파라미터의 계산 과정과 커넥터의 등가 π 모델 추출 및 검증 과정이다. 또한 특성임피던스를 계산하여 임피던스 정합 여부를 확인하고 설계 변경 방향을 정하는 과정도 이에 포함된다.

2. 커넥터의 해석

가. 커넥터의 구조와 신호 전달 분석

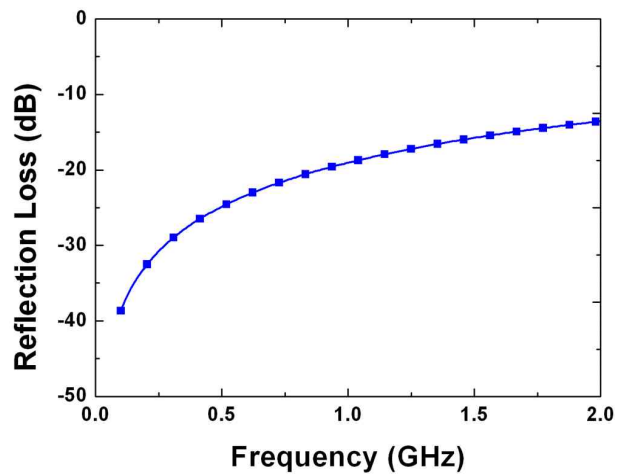
커넥터의 3차원 구조는 그림 2에 나타나 있다. 커넥터 신호선 및 접지선의 소재는 베릴륨구리(BeCu)으로 구성되며 G, S, G의 순서로 배치된다. 여기서 G는 접지선(Ground), S는 신호선(Signal)을 의미한다. 몸체(Housing)의 소재는 울템(Ultem)으로 구성된다. 두 개의 인쇄회로기판(Printed Circuit Board: PCB)이 커넥터의 위쪽과 아래쪽에 연결되며, 커넥터는 그 사이에서 신호를 전달하는 수동소자로 동작한다. 이때 커넥터는 상하 방향으로 약간의 탄성을 가지게 되는 구조로 설계되어 기계적 신뢰성과 연결 편의성을 제공한다.

고속 동작하는 커넥터의 신호 전달 특성은 일반적으로 S-파라미터를 이용하여 분석하고, 특히 반사손실과 삽입손실은 주요 성능 지표로 알려져 있다. 여기서 반사손실은 반사계수(Reflection Coefficient)에 의해서 영향을 받게 되고, 반사계수의 식은 다음과 같다.

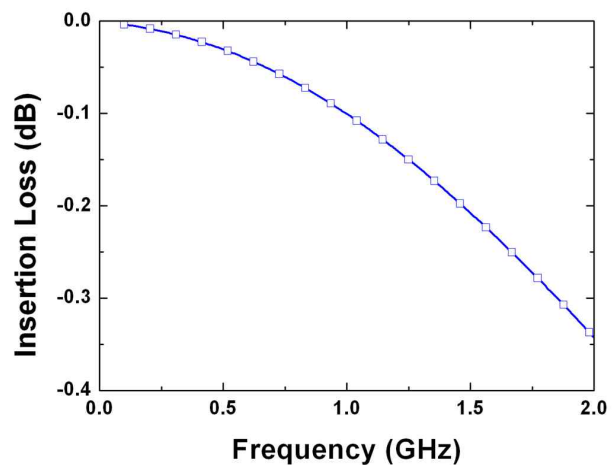
$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (2)$$

여기서 Z_L 은 부하 임피던스이고, Z_0 는 특성임피던스이다. 커넥터와 인쇄회로기판의 임피던스가 동일한 값(50 Ω)으로 정합될 때 반사손실이 최소화되고 높은 신호 전달 특성을 나타내게 된다.

3차원 전자기장 시뮬레이터에서 계산된 커넥터의 반사손실은 그림 3 (a)에 나타나 있다. 계산된 반사손실은 0.9 GHz 이상의 주파수 대역에서 -20 dB 보다 높으며, 이 때문에 신호의 반사 증가로 신호 전달 특성이 낮게



(a)



(b)

그림 3. 3차원 전자장 시뮬레이션을 사용한 커넥터의 반사손실 계산 결과 (a) 및 삽입손실 계산 결과 (b)

Fig. 3. Calculated reflection loss (a) and insertion loss (b) of connector using 3-dimensional electromagnetic simulation.

나타나고 있다. 그림 3 (b)는 커넥터의 삽입손실 계산 결과를 보여주고 있으며, 고주파로 갈수록 전달되는 신호의 크기가 감소하고 있다. 반사손실이 높게 나타나는 원인으로 커넥터에서의 임피던스 불연속으로 인한 신호 반사로 분석할 수 있다. 이를 확인하기 위해 회로 해석 시뮬레이터를 사용하여 그림 4와 같은 커넥터의 등가 π 모델을 추출한다.

나. 등가 π 모델 추출 및 특성임피던스 계산

커넥터의 등가 회로모델은 그림 4에 나타나 있다. 등가 모델은 π형 구조로 기본적인 전송선(Transmission

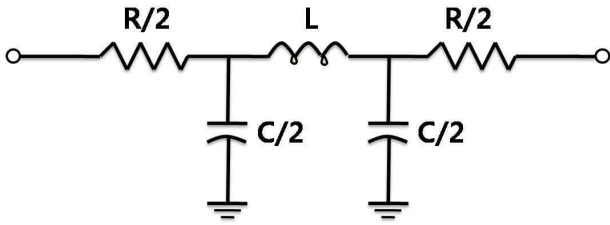


그림 4. 커넥터의 등가 π 모델
Fig. 4. Equivalent π model of connector.

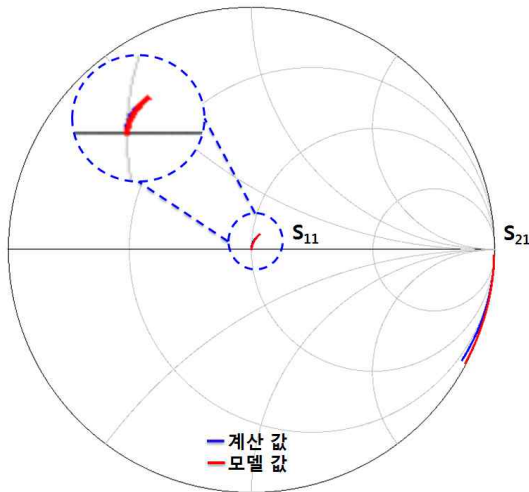


그림 5. 3차원 전자장 시뮬레이션과 등가 π 모델의 S-파라미터 비교
Fig. 5. Comparison of S-parameters (S_{11} & S_{21}) based on 3-dimensional electromagnetic simulation and equivalent π model.

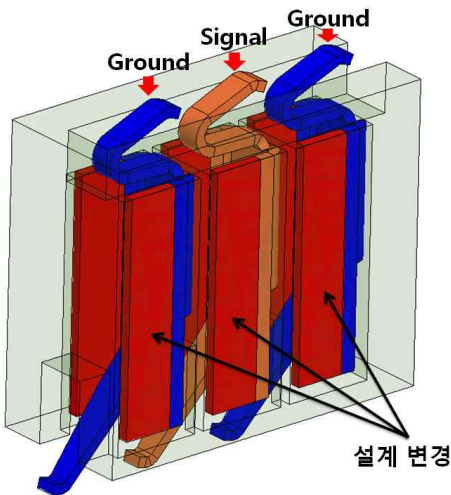


그림 6. 설계 변경된 커넥터의 3차원 구조
Fig. 6. 3-dimensional structure of revised connector.

line)의 등가 회로에서 저항과 커패시터를 양쪽으로 분배하였다. 3차원 FEM 전자장 시뮬레이션을 통해 계산된 S-파라미터 데이터를 회로 해석 시뮬레이터에 입력

하여 최적화(Optimization) 과정을 진행하여 등가 π 모델의 R, L, C 값을 추출한다. 그림 5의 스미스 차트는 계산된 S-파라미터와 등가 π 모델의 S-파라미터가 2 GHz 범위 내에서 비교적 잘 일치하고 있음을 보여주고 있다. 스미스 차트에서 S-파라미터가 일치함을 검증함으로써 커넥터의 L, C 값이 정확하게 모델링되었음을 확인할 수 있다(표 1 참조).

추출된 인덕턴스(L)와 커패시턴스(C) 값을 식 (1)에 대입하여 특성임피던스(Z_0) 계산한다. 계산된 커넥터의 특성임피던스는 90.3 Ω으로 임피던스 부정합에 의해서 신호 전달 특성이 낮게 나타나고 있음을 확인할 수 있다. 커넥터의 특성임피던스가 목표치(50 Ω ± 20 %)를 만족하지 못하고 있으므로 특성임피던스를 낮출 수 있는 방향으로 재설계하여 커넥터 신호 전달 분석 과정을 다시 수행하여야 한다.

3. 커넥터의 설계 변경

커넥터의 특성임피던스를 감소시켜 목표치를 충족시키기 위해 식 (1)을 이용하여 설계 변경 방향을 설정한다. 특성임피던스를 감소시키려면 인덕턴스를 낮추거나 커패시턴스를 높여야한다. 커넥터의 구조상 인덕턴스의 변경은 어려운 반면에 커패시턴스를 조절하는 것은 용이하다. 그림 6은 신호선 구조를 변경하여 커패시턴스를 효과적으로 증가시킨 커넥터 설계 변경 모델을 보여주고 있다. 설계 적용한 방안 중 하나로 신호선 및 접지선의 평행한 면을 연장하여 유효 면적을 증가시켰다. 또한 커패시턴스는 유전상수에 비례하여 증가하므로 커넥터 몸체 소재를 고유전체로 변경하여 커패시턴스 값을 증가시켰다. 본 논문에서는 몸체의 유전상수 값을 3.15에서 6으로 변경하였다. 또한 고유전체에서는 전자기과의 확산이 적게 발생하여 신호선 주변으로 전자기파가 집중되므로 삽입손실 등의 신호 전달 특성이 개선되는 장점이 있다^[8~9].

그림 7과 그림 8은 커넥터의 설계 변경 전후에 따른 반사손실과 삽입손실의 변화를 보여주고 있다. 반사손실과 삽입손실은 3차원 FEM 전자기장 시뮬레이션을 사용하여 계산하였다. 반사손실은 설계 변경 전에 비해 대략 10 dB 향상되었으며, 전체 주파수 대역에서 -20 dB 이하의 낮은 값을 유지하고 있다. 삽입손실 또한 2 GHz에서 -0.19 dB 로 감소하여 신호 전달 특성이 개선되었음을 확인하였다. 표 1은 설계 변경 전후의 인덕턴스, 커패시턴스 및 특성임피던스 값을 나타낸다. 회로

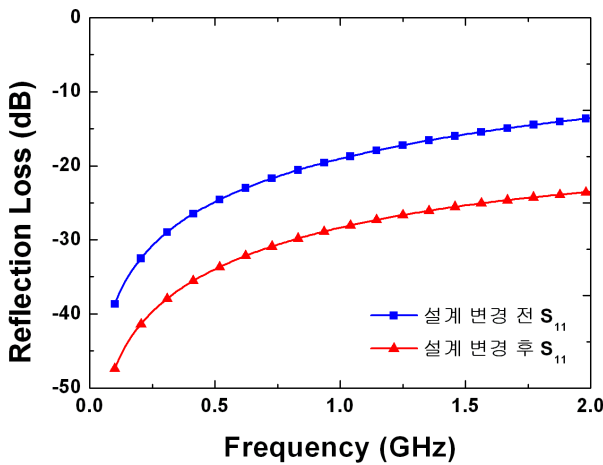


그림 7. 커넥터 설계 변경에 따른 반사손실 변화
 Fig. 7. Effect of reflection loss on revision of connector design.

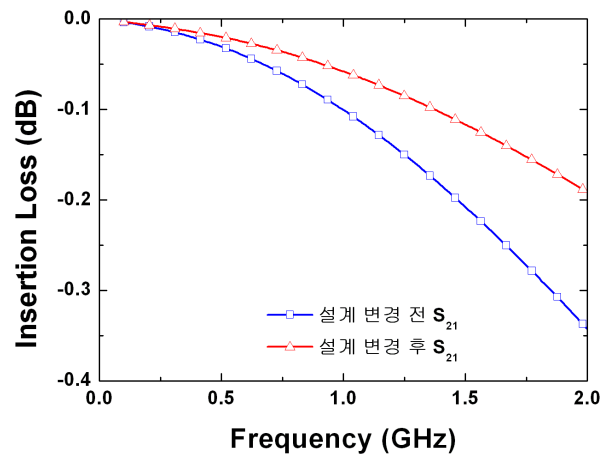


그림 8. 커넥터 설계 변경에 따른 삽입손실 변화
 Fig. 8. Effect of insertion loss on revision of connector design.

해석 시뮬레이션 과정을 통해 등가 π 모델을 추출한 후, 계산한 특성임피던스 값은 58.6 Ω 으로 목표치를 만족하였다. 설계 변경을 통하여 커넥터의 커패시턴스 값이 0.34 pF 증가하였으며, 신호선의 유효 면적의 증가로 인덕턴스는 감소하였다. 이에 따라 특성임피던스가 90.3 Ω 에서 58.6 Ω 으로 감소한 것을 알 수 있다. 따라서 커넥터 해석 및 설계 변경 과정을 통해 임피던스를 정합하였으며 이 때문에 커넥터의 신호 전달 특성이 개선되었다.

4. 특성임피던스 검증

본 논문에서 제시한 신호 전달 분석 과정의 정확성을 커넥터 특성임피던스 비교를 통해 검증한다. 커넥터의 특성임피던스는 S-파라미터를 이용하여 계산할 수 있

표 1. 설계 변경 전후의 인덕턴스(L), 커패시턴스(C) 및 특성임피던스(Z_0)

Table 1. Inductance(L), capacitance(C), characteristic impedance(Z_0) of original and revised connector.

| | C (pF) | L (nH) | Z_0 (Ω) |
|---------|--------|--------|--------------------|
| 설계 변경 전 | 0.32 | 2.53 | 90.3 |
| 설계 변경 후 | 0.66 | 2.24 | 58.6 |

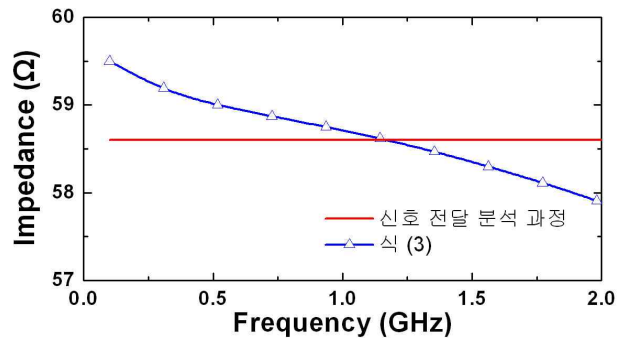


그림 9. 설계 변경된 커넥터의 특성임피던스 검증
 Fig. 9. Characteristic impedance verification of revised connector.

으며, 아래 식 (3)과 같이 표현된다^[10].

$$Z_0 = \sqrt{Z_R \frac{(1 + S_{11})^2 - 2S_{21}^2}{(1 - S_{11})^2 - 2S_{21}^2}} \quad (3)$$

여기서 Z_0 는 커넥터의 특성임피던스, Z_R 는 기준임피던스(50 Ω)를 의미한다. 특성임피던스 검증은 신호 전달 분석 과정 및 식 (3)을 이용해 계산된 특성임피던스를 비교하여 확인한다.

설계 변경 후의 커넥터의 특성임피던스 비교는 그림 9에 나타난다. 신호 전달 분석 과정을 통해서 계산된 특성임피던스(58.6 Ω)와 식 (3)에 의해 계산된 특성임피던스가 $\pm 2\%$ 내로 일치한다. 결과적으로 두 가지 방법에 의해 계산된 특성임피던스는 일치하고 있으며, 본 논문에서 제시한 신호 전달 분석 과정의 정확성이 검증된다. 본 논문에서는 신호 전달 분석 과정을 통해 인덕턴스와 커패시턴스 값을 추출하여 특성임피던스를 계산하는 방법을 제시하고 있다. 이러한 방법을 통해 커넥터 특성임피던스를 고려한 설계 최적화를 수행할 수 있으며, 특성임피던스 정합을 효과적으로 구현할 수 있다.

III. 결 론

본 논문에서는 커넥터의 특성임피던스를 분석하고

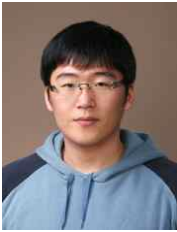
임피던스를 정합하여 신호 전달 특성을 개선하였다. 3차원 FEM 전자기장 시뮬레이터를 이용하여 커넥터의 S-파라미터를 계산하고 반사손실 및 삽입손실 등의 신호 전달 특성을 분석하였다. 계산된 커넥터의 S-파라미터를 분석한 결과 반사손실이 -20 dB 이상으로 높게 나타나고 있었다. 신호 전달 문제의 원인을 분석하기 위해서 회로 해석 시뮬레이터를 이용하여 커넥터의 등가 모델을 추출하고 특성임피던스를 계산하였다. 계산 결과 커넥터의 특성임피던스는 90.3 Ω 이었고, 임피던스의 부정합에 의해서 신호 전달 특성이 낮게 나타나고 있었다. 임피던스를 정합하기 위해서는 커넥터의 커패시턴스를 증가시키는 방향으로 설계 변경이 필요하였다. 설계 방법으로는 커넥터의 신호선의 평행면을 증가시키고, 커넥터 몸체의 소재를 고유전체로 변경하여 효과적으로 커패시턴스를 증가시킬 수 있었다. 설계 변경된 커넥터의 특성임피던스는 58.6 Ω 으로 임피던스 정합에 보다 근접하였다. 이 때문에 커넥터의 반사손실이 대략 10 dB 개선되었다.

신호선의 유효 면적 증가에 의한 반사손실 개선과 고유전체의 적용으로 전자기파의 신호선 주변 집중에 의해서 삽입손실 또한 개선되었다. 본 논문에서 적용된 설계 변경을 통한 임피던스 정합 방법은 다른 구조의 커넥터, 어댑터(Adapter) 등의 3차원 구조물의 성능 개선에도 효과적으로 적용될 것으로 예상된다.

참 고 문 헌

- [1] Philip Jones, "Trends in connector technology and the market," *Electronics and Power*, Vol. 31, No. 9, pp. 669-670, 1984.
- [2] 심민규, 김종민, 나완수, "4포트 커넥터 시스템의 등가회로 변환에 관한 연구," *전기학회 논문지*, 제 56권, 제6호, pp. 1105-1110, 2007.
- [3] 이중병, 이재현, "EMC를 위한 전력 무결성 및 신호 무결성 분석," *한국전자과학회 전자파기술*, 제 16권, 제2호, pp. 87-92, 2005.
- [4] 이용민, "모바일 디스플레이 회로 모듈의 시그널 인티그리티 해석 기법," *전자공학회 논문지*, 제46권, 제4호, pp. 64-69, 2009.
- [5] 위재경, 김용주 "연결선 특성과 신호 무결성에 미치는 밀층 기하구조 효과들," *전자공학회 논문지*, 제39권, 제9호, pp. 19-27, 2002.
- [6] Zhao Mingmin et al., "The Effect of Impedance Matching to High-Speed Connector's Signal Integrity," *International Symposium on Antennas, Propagation & EM Theory*, pp. 1-4, 2006.
- [7] Kuang Shenqing et al., "Coplanar Waveguide Structure of The Differential Connector Impedance Control," *International Symposium on Antennas, Propagation and EM Theory*, pp. 1056-1059, 2008.
- [8] EL-Badawy El-Sharawy et al., "A Novel Design to Reduce Losses at Dielectric Waveguide Discontinuities," *Microwave Symposium Digest*, pp. 841-844, 1995.
- [9] Robert Elio et al., "Reducing Losses in Dielectric Waveguide Discontinuities," *Microwave Theory Tech*, Vol. 46, No. 8, pp. 1045-1054, 1998.
- [10] Eisenstadt, W.R et al., "Reducing Losses in Dielectric Waveguide Discontinuities," *IEEE Transactions on Components, Hybrids, and Manufacturing Technology*, Vol. 15, No. 4, pp. 483-490, 1992.

— 저 자 소 개 —



양 정 규(학생회원)
 2010년 공주대학교 정보통신
 공학부 학사졸업
 2011년 공주대학교 정보통신
 공학과 석사과정
 <주관심분야 : DRAM package,
 connector, signal integrity>



김 문 정(평생회원)-교신저자
 1997년 경북대학교 전자공학과 학
 사졸업
 1999년 한국과학기술원 전기 및
 전자공학과 석사졸업
 2003년 한국과학기술원 전기 및
 전자공학과 박사졸업
 2003년~2006년 삼성전자 메모리사업부
 책임연구원
 2006년~현재 공주대학교 전기전자제어공학부
 조교수
 <주관심분야 : DRAM package, system in
 package, signal integrity>