

논문 2011-48SD-3-3

팔각 핑거 타입 전극패턴을 이용한 대면적 수평형 GaN LED의 전기적/광학적 특성 분석

(Analysis of Electrical/optical Characteristics Using The Octagonal Finger Type Electrode Pattern for Large-scale Lateral GaN LED)

양 지원**, 김 동 호*, 김 태 근***

(Ji Won Yang, Dong Ho Kim, and Tae Geun Kim)

요 약

본 논문에서는 기존의 대면적 수평형 GaN (Gallium Nitride) LED (Light-emitting diode) 전극패턴이 갖는 전류의 집중현상 및 소자 내 발열문제를 최소화하고 전기적·광학적 특성의 향상을 위하여 팔각 핑거 타입의 전극패턴을 제안하였고, 범용적으로 사용되는 기본 전극패턴 및 그를 대칭적으로 개량한 전극패턴과의 특성을 비교·분석하였다. 상용 3차원 시뮬레이터 SpecLED/RATRO를 통한 시뮬레이션 결과, 본 연구에서 제안한 팔각 핑거 타입의 전극패턴을 갖는 LED 소자가 동일한 350 mA의 전류주입 하에서의 동작전압이 약 0.34 V 정도 감소되는 전기적 특성의 향상을 확인하였고, 광출력 또한 타 구조에 비하여 약 7.72 mW 정도 향상되는 광학적 특성을 확인하였다.

Abstract

In this paper, we report on the improved electrical and optical characteristics for decreasing current crowding effect and uniform current distribution by designing octagonal finger type electrode pattern in large-scale lateral GaN (Gallium Nitride) LED (Light-emitting diode) with numerical 3-D simulator. Compared with the conventional electrode pattern, proposed electrode pattern was investigated to confirm the improvement of characteristics. From the simulation results of 3-D SpecLED/RATRO simulator, we found that the forward voltage was decreased by 0.34 V and the light output power was improved by 7.72 mW at the same injection current condition in the LED with proposed octagonal finger type electrode.

Keywords : Light-emitting diodes (LEDs), Gallium-Nitride (GaN), Electrode pattern design

I. 서 론

질화갈륨 (GaN)을 포함하는 3족 질화물반도체 (Nitride-based semiconductor)는 넓은 금지대(forbidden

band)폭과 높은 열전도도 (heat conductivity) 등의 우수한 전자물리적 성질과 뛰어난 고온 안정성을 가지고 있다. 이러한 우수한 특성을 바탕으로 3족 질화물반도체에 대한 다양한 연구가 진행 중이며 특히, GaN (Gallium Nitride) 기반의 Blue LED (Light-emitting diode)가 개발된 이후로 LED는 휴대폰 및 LCD BLU (Back Light Unit)뿐만 아니라, 의료기기 등 그 응용분야가 급격하게 증가되어 큰 관심을 받고 있다.^[1-4] 최근에는 급속한 발광 효율 증가와 저전력, 장수명, 친환경적 특성으로 인해 기존의 디스플레이 위주의 사용범위를 뛰어넘어 조명산업에서의 신광원으로서 주목받고 있다. 이러한 LED가 조명산업에 안정적으로 진입하기 위해서 대면적

* 정회원, ** 학생회원, *** 정회원-교신저자, 고려대학교 전기전자전파공학과
(School of Electrical Engineering, Korea University)

※ 본 연구는 한국연구재단 글로벌연구네트워크 사업 (KRF-2008-D00074), 지식경제부 IT R&D 사업 (2009-F-021-01, 10031811)과 LG 이노텍의 지원을 받아 수행되었음.

접수일자:2010년12월27일, 수정완료일:2011년2월12일

화가 요구되고 있으며, 그에 따라 수직형 LED의 개발이 시도되고 있으나 LLO (laser lift-off), CLO (chemical lift-off) 등과 같은 복잡한 공정과정이 추가됨으로써 공정의 유연성과 공정비용 측면에서 많은 문제를 안고 있다.^[5~8] 그리하여 기존의 수평형 LED의 Mesa 에칭으로 인해 발생하는 단점을 최소화하여 그 특성을 향상시키고자 하는 연구가 진행되고 있으며, 이 때 고려되어야 하는 것이 대면적화에 따른 전극 패드의 수와 전체 전극의 면적이다. 고효율 대면적 LED에서 균일한 광분포와 높은 광과위가 뒷받침 되어야하고 활성층 영역에서의 균일한 전류분포가 필수적이며 이를 위해서는 직접적인 전류주입 역할을 하는 전극패드와 보조전극의 모양을 포함한 전체적인 전극패턴 설계가 매우 중요하다.^[9~11] 그러나, 질화물계 반도체 발광소자가 대면적화되는 반면 전극 패드의 수를 발광 면적에 비례하여 증가시키지 않고 제한할 경우, 전극 패드로부터 전극으로 인가된 전류가 발광 면적 중 특정 영역으로 집중되는 전류 혼잡화 (current crowding) 문제가 발생하고, 이러한 문제점을 갖는 전극패턴 설계는 활성 영역에서의 불균일한 전류 분포의 원인이 된다. 또한, 전극 패드의 수뿐만 아니라 그 위치선정과 패드를 중심으로 형성되는 보조전극의 설계가 함께 고려되지 않는다면 국소적인 발광 및 발열을 발생시킴에 따라 궁극적으로 전류 주입에 따른 출력 파워의 조기포화 및 소자의 수명 단축을 야기할 수 있으므로 수평형 LED를 이용한 대면적 LED 개발을 위해서는 전극패턴설계에 대한 연구가 필수적이라고 할 수 있겠다.

본 연구에서는 3차원 반도체 소자 시뮬레이터인 SpeCLED 및 RATRO 프로그램을 이용하여 대면적 수평형 GaN LED의 새로운 전극패턴을 설계하고 전기적/광학적 특성에 대한 시뮬레이션을 수행하였다. 이와 더불어, 고른 전류분포와 높은 재결합을 특성을 갖는 LED 소자의 전극구조 확보를 위하여 팔각형 구조의 평거타입 전극패턴을 갖는 수평형 GaN LED의 구조를 제안하였으며, 전체적인 특성 비교를 위하여 기존에 널리 사용되고 있는 범용 전극패턴을 갖는 LED 및 그를 이용한 대칭구조의 전극패턴을 갖는 LED와의 전기적/광학적 특성을 비교·분석하였다.

II. 실험

1. 시뮬레이션을 위한 대면적 수평형 LED 구조

그림 1은 대면적 수평형 LED에 적용 가능한 3가지 형태의 전극패턴을 나타낸다. 전극패턴의 형태에 따른 LED의 전기적/광학적 특성에 대한 시뮬레이션을 수행하기 위하여 전극패턴을 제외한 기타 사용되는 변수들은 모두 동일한 조건 하에서 실험을 수행하였다. 그림 1의 (a)는 가장 기본적인 대면적 수평형 LED의 전극패턴이고, (b)는 기본 전극패턴에서 보조전극을 이루는 각도는 유지하고 전류를 주입하는 전극패드의 위치를 대칭적으로 형성함과 동시에 하나로 연결되어 있는 n전극을 나누어 디자인하였다. 마지막으로 그림 1의 (c)는 (b)의 디자인을 바탕으로 전극패드의 대칭성은 유지한 채, 패드를 중심으로 형성된 보조전극의 형태를 팔각형에 맞추어줌으로써 보조전극간에 이루는 내각의 크기를 기존보다 넓히는 방향으로 전극패턴을 설계하였다. 칩 사이즈는 1 mm x 1 mm이고 보조전극의 폭은 20 μm 로 고정하였으며 Mesa 에칭된 면과 전극간의 이격은 10 μm 로 일정하게 설계하였다. 또한 동일한 전류 주입에 따른 광추출효율의 특성 비교를 위하여 칩을 덮고 있는 전체 전극의 넓이와 길이는 동일하게 디자인하였다.

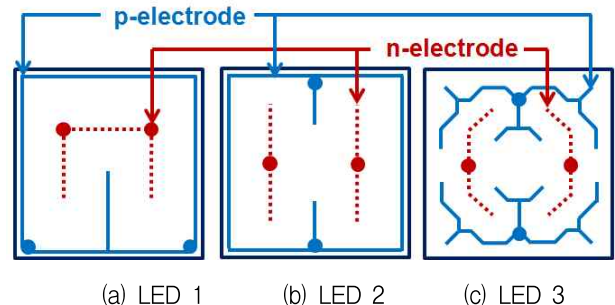


그림 1. 본 연구를 위해 제안한 서로 다른 전극패턴을 갖는 대면적 수평형 LED의 평면도

Fig. 1. Three types of large-scale lateral LED with different electrode pattern.

2. 시뮬레이션을 위한 물리모델 (physical model)

본 연구를 위해 사용한 SpeCLED 및 RATRO 시뮬레이터 상의 질화물 물성 및 물리 모델들은 다음과 같다. 아래의 표 1은 본 연구를 위해 사용된 질화물반도체의 물성값들을 나타내며, 특히 LED 소자의 전기적 특성 산출을 위해 열전도성, 전자와 홀의 이동도, 도핑농도, Dopant의 활성화 에너지 등을 나타내고 있다.

또한, 본 시뮬레이션을 위해 적용한 주요 물리모델로는 주입된 캐리어들의 재결합효율 유도를 위한 발광 재결합 모델, 온도와 전류밀도의 변수를 통해 Bias와의

표 1. 시뮬레이션을 위해 적용한 p-GaN과 n-GaN의 물성 파라미터

Table 1. Material parameters of p-GaN and n-GaN for the simulation.

| Parameter | p-GaN | n-GaN |
|----------------|------------------------------------|-----------------------|
| 열 전도성 | 130 W/m·K | |
| 전자 이동도 | 237 cm ² /V·s (at 300K) | |
| 홀 이동도 | 10 cm ² /V·s (at 300K) | |
| 도핑 농도 | 2e18 /cm ³ | 2e19 /cm ³ |
| Dopant 활성화 에너지 | 0.17 eV (Mg) | 0.02 eV (Si) |

관계를 유도하는 Shockley 다이오드 모델, 발광과장과 굴절율의 관계를 정리한 1차 Sellmeier 방정식 및 발광과장과 캐리어 농도에 따라 결정되는 흡수율의 관계식 등을 적용하였다.

$$R^{rad} = B \times np \times \left[1 - \exp\left(\frac{F_n - F_p}{kT}\right) \right] \quad (1)$$

where, $B \propto T^{-3/2}$

$$U = \frac{mkT}{q} \ln \frac{j + j_0 \exp\left(\frac{-E_g}{kT}\right)}{j_0 \exp\left(\frac{-E_g}{kT}\right)} + j\rho_A \quad (2)$$

$$n^2(\lambda) = 1 + a \frac{\lambda^2}{\lambda^2 - b^2}, \quad \alpha(\lambda) = \alpha_0 + A\lambda^2 n \quad (3)$$

활성층내 주입된 캐리어들 간의 bimolecular한 재결합에 의한 발광특성의 유도를 위한 수식 (1)에서의 B 는 온도에 비례하는 재결합 상수, n 과 p 는 n-GaN층과 p-GaN층 각각의 도핑농도, F_n 과 F_p 는 n-GaN층과 p-GaN층 각각의 Fermi 준위를 나타낸다. Shockley 다이오드 모델을 나타내는 수식 (2)에서의 j_0 는포화전류 밀도, ρ_A 는 활성층에서의 저항을 나타내고, m 은 non-ideal factor로 대개 1에서 2사이의 범위를 가지며 본 시뮬레이션에서는 1로 가정하였다. 또한 발광과장에 따른 굴절율과 흡수율의 관계식에 대한 수식 (3)에서 a 와 b 는 Sellmeier 상수로서 사용된 반도체 물성이 GaN인 점을 감안하였을 때, 각각 4.25, 190를 적용하였고, α_0 는 Absorption coefficient, n 은 major carrier concentration이다.

본 연구를 위해 적용한 질화물반도체의 물리모델들은 전류주입에 따라 GaN LED의 활성층 내에서 발생하는 전자와 홀간의 재결합 (recombination)으로 인한 전

표 2. 시뮬레이션에 적용된 전극의 전도성

Table 2. Conductivity of electrode used in simulation.

| Parameter | p형 전극 | n형 전극 |
|-----------|-------------|-------------|
| 열 전도성 | 297.4 W/m·K | 221.5 W/m·K |
| 전기 이동도 | 419109 S/cm | 342731 S/cm |

류의 흐름과 밀도 및 전압특성에 대해 물리적인 분석을 가능케 해주며, 또한 칩을 이루는 물질에 따라 빛의 발광특성의 변화와 그 결과에 대해 유연한 수치적인 분석을 가능케 해준다. 대면적 수평형 LED의 전기적 특성에 대한 원활한 분석을 위해 반도체와 전극 간의 접촉을 완벽한 오믹접촉으로 가정하였다. 시뮬레이션에 적용된 전극 물질로는 일반적으로 논문에서 보고되고 있는 Ni/Au (10/100 nm) p형 전극과 Ti/Al/Ni/Au (15/220/40/50 nm) n형 전극을 사용하였으며 각각의 전극의 열적/전기적 전도성은 아래의 수식 (4)을 이용하여 계산하였다. Co(a), Co(b)는 전극으로 사용되는 물질이 갖는 고유 전도성이고 Th(a), Th(b)는 각각의 증착 두께이고 계산된 전도성의 크기는 표 2에 나타내었다.

$$Z = \frac{Co(a) \times Th(a) + Co(b) \times Th(b)}{Th(a) + Th(b)} \quad (4)$$

III. 결과 및 토론

그림 2는 각각 다른 3가지 전극패턴의 대면적 수평형 LED의 전류주입에 따른 동작전압과 광출력에 대한 시뮬레이션 결과이다. 전극패턴별 대면적 LED 특성을 위해 350 mA 동일전류 상에서 비교 시, 동작전압은 LED 1, LED 2, LED 3 각각 3.90 V, 3.61 V, 3.56 V이고, 광출력은 마찬가지로 순서대로 498.58 mW, 505.27 mW, 506.3 mW이다. 전체 LED 특성변화의 주요 원인으로서는 전극패드의 위치 및 보조전극을 포함하는 전극패턴의 대칭구조설계 및 보조전극을 형성하는 내각 크기의 증가로 인한 전류 혼잡화의 저하, 그리고 그에 따라 주입되는 전류의 균일한 전류분포로 인하여 전자와 홀간에 발생하는 재결합율의 증가 등으로 판단되며, 최종적으로 낮은 동작전압과 높은 광출력 특성결과에 기인하는 것으로 사료된다.

그림 3은 3가지 형태의 전극패턴에 동일전류 350 mA 인가 시 각 소자별 전력소비량과 WPE (Wall-plug efficiency)를 나타낸 그래프이다. 구체적인 수치로는 전력소비량과 같은 경우, LED 1, LED 2, LED 3 순서대

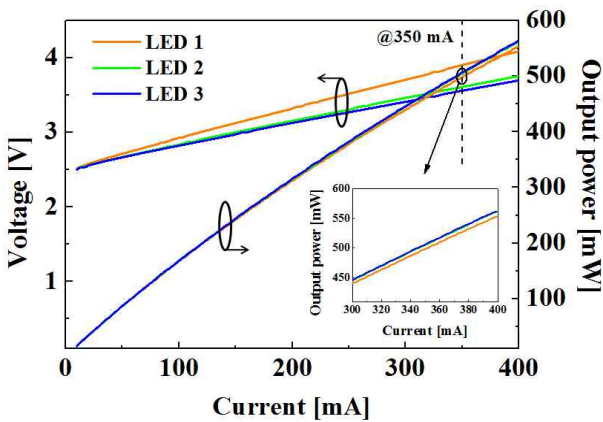


그림 2. 전류주입에 따른 동작전압 및 광출력 특성 결과
 Fig. 2. Operating voltage and light output power results of three types of the large-scale lateral GaN LEDs by current injection.

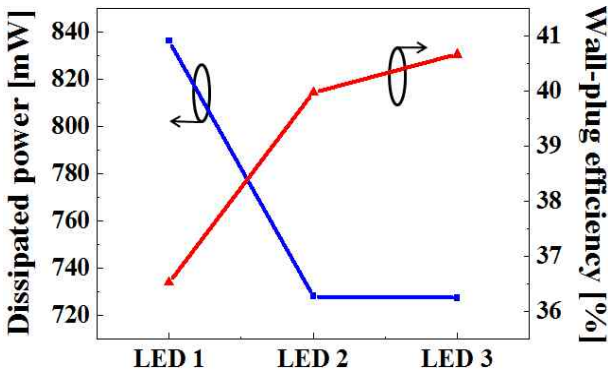


그림 3. 동일전류 인가 시 소자별 전력소비량 및 Wall-plug 효율 그래프 (@350 mA)
 Fig. 3. Dissipated power and Wall-plug efficiency results of three types of the large-scale lateral GaN LEDs (@350 mA).

로 각각 836.3 mW, 728.1 mW 및 727.3 mW이고, WPE의 경우, 36.53%, 39.98% 및 40.67%이다. 기본적인 전극패턴을 적용한 LED 1이 대칭구조의 전극패턴을 갖는 LED 2, 3에 비해 약 108~109 mW 높은 소비전력량을 나타낸다. LED 동작 시 WPE를 제외한 나머지 에너지 분율은 발열로 변환되는 것을 감안한다면, LED 소자의 신뢰성과 열적 안정성을 유도하기 위해서 대칭적인 전극패턴이 효과적이며 보조전극의 내각이 커질 경우 그 효과가 증대되는 것을 알 수 있다. 전기적 인가전력 대비 광출력을 나타내는 WPE결과는 앞서 그림 2에 나타난 광출력 결과와 동일한 경향성을 보이며, 대칭구조의 전극패턴을 적용한 경우가 그렇지 않은 경우에 비해 확연한 차이로 높은 효율을 가지는 것을 알 수 있었고, 특히 팔각 핑거 전극패턴이 적용된 경우가 가장 높은 효

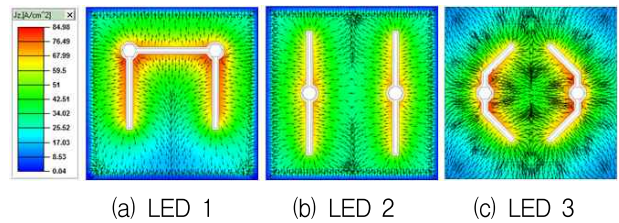


그림 4. 동일전류 인가 시 나타내는 소자별 활성층에서의 2차원적 전자 및 전류 흐름도
 Fig. 4. 2-Dimensional electron and current flow results of three types of the large-scale lateral GaN LEDs at active region (@350 mA).

율을 기록하였다. 이 또한, 동일 전극면적인 경우라도 전극패턴의 형태에 따라 큰 차이점이 있음을 알 수 있고, 대내각 대칭구조의 전극패턴의 경우, 좀 더 원활한 전류 주입이 이루어짐에 따라 그 효율이 높아지는 것이라 생각된다.

그림 4는 동일전류 350 mA 인가 시, 각 소자별 2차원적 전자 및 전류의 흐름도이다. 동일한 조건을 만족하기 위해 수직적 전자 및 전류의 흐름은 최대 84.98 A/cm², 최소 0.04 A/cm²로 고정하였고, vector의 길이 또한 1.2로 일정하게 설정 하였다. 각 소자별 n전극과 p전극간의 거리는 모두 일정하게 설계하였지만 동일한 동작전류 주입 시 LED 3의 경우가 타 소자에 비해 전체적으로 균일하면서도 밀도가 높은 전류의 흐름을 나타내는 것을 볼 수 있다. 이는 전류를 주입하는 패드의 배치가 칩 전체에서 대칭과 균형을 이루는 위치에 배치 되었으며, 주입된 전류의 분산을 도와주는 보조전극의 내각크기가 상대적으로 크기 때문에 전류 혼잡화의 영향을 억제시켜주고 궁극적으로 유효발광면적이 극대화 된 것으로 사료된다.

그림 5는 활성층에서의 내부양자효율 정도를 수치에 따라 차별적 색상으로 구분하여 나타낸 그림이다. 마찬가지로 동작전류 350 mA 주입 기준으로 비교·분석하였으며 이것 역시 동일한 조건하에 비교하기 위해 시뮬레이션 상에 나타내는 내부양자효율의 범위를 최대 63%, 최소 12%로 고정하였다. 시뮬레이션 결과, 평균 내부양자효율은 각각 LED 1은 53.42%, LED 2는 54.13%, LED 3은 54.24%로 LED 3이 가장 높은 효율을 나타내었다. 이는 내부양자효율이 주입된 전기수송자 (electrical carrier) 대비 그들의 재결합에 의해 발생되는 광자 (photon)수 비율인 점을 감안하였을 때, 동일한 전기수송자가 주입이 되더라도 대내각 대칭구조의 경우 특정 영역에 축적되는 비율이 줄어들고, 칩 전

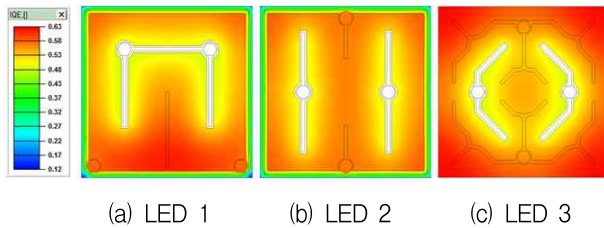


그림 5. 동일전류 인가 시 활성층에서 나타내는 소자별 내부양자효율 단면도

Fig. 5. Dissipated power and Wall-plug efficiency results of three types of the large-scale lateral GaN LEDs at active region (@350 mA).

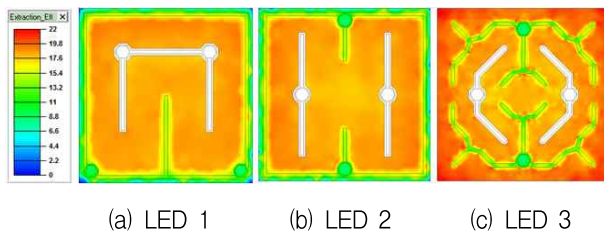


그림 6. 동일전류 인가 시 활성층에서 나타내는 소자별 광추출효율 단면도

Fig. 6. Light extraction efficiency results of three types of the large-scale lateral GaN LEDs at active region (@350 mA).

체에 전류의 효율적인 분산을 도모하는 것을 알 수 있다. 궁극적으로 전자와 홀간의 재결합 확률을 충분히 높일 수 있으며, 다음 결과를 통해 팔각 핑거 전극패턴이 그 효과를 증대시키는데 기여한다.

그림 6은 활성층에서의 광추출효율 정도를 수치에 따라 차별적 색상으로 구분하여 나타낸 그림이다. 정확한 비교·분석을 위하여 효율의 범위는 최대 20%, 최소 0%로 설정하였고 Immersion 물질은 진공으로 가정하였다. 시뮬레이션 결과, 전체 광추출효율은 각각 LED 1은 17.96%, LED 2는 17.97%, LED 3는 18.06%으로 나타났고, LED 3가 가장 높은 효율을 나타내었다. 전극길이와 면적이 동일함에도 불구하고, 팔각 핑거 전극패턴이 상대적으로 전류 확산이 원활하고 전자와 홀간의 재결합율이 높아 최종적으로 생성되는 광속수가 증가함으로 인해 외부로 추출되는 광량 또한 가장 많은 것으로 판단된다.

IV. 결 론

본 논문에서는 전극패드 및 보조전극을 포함하는 전체 전극패턴에 대한 연구를 진행하였으며 고른 전류분포와 높은 광추출효율 특성을 갖는 대면적 수평형 GaN

LED의 팔각 핑거 전극패턴을 제안하고, 3차원 소자 시뮬레이션을 통해 전기적/광학적 특성을 비교·분석하였다. 일반적인 전극 패턴과 비교하여, 제안된 전극패턴은 동일한 동작전류에서 최대 0.34 V의 동작전압이 감소하였고, 소비전력은 약 109 mW 정도 감소되는 특성을 나타내었다. 또한, WPE는 최대 0.69~4.14%, 내부양자효율은 0.11~0.84%로 향상되었다. 광출력의 경우, 최대 7.72 mW 향상되는 특성을 볼 수 있었으며 광추출효율 역시 0.1% 향상되는 결과를 얻을 수 있었다.

참 고 문 헌

- [1] D. W. Kim, H. Y. Lee, G. Y. Yeom, and Y. J. Sung, "Study of Transparent Contact to Vertical GaN-Based Light-Emitting Diodes," *J. Appl. Phys.* Vol. 98, no. 5, 053102-1, 2005.
- [2] S. J. Lee, "Study of Photon Extraction Efficiency in InGaN Lightemitting Diodes Depending on Chip Structures and Chip-mount Schemes," *Hankook Kwanghak Hoeji*, Vol. 16, no.2, pp. 275-286, 2005.
- [3] E. Fred Schubert, "*Light-Emitting Diodes*," CAMBRIDGE, pp. 8-22, 2006.
- [4] 신무환, 김재필, "*LED 패키징 기술 입문*," 북스힐, pp. 60-72, 2008.
- [5] X. A. Cao and S. D. Arthur, "High-power and reliable operation of vertical light-emitting diodes on bulk GaN," *Appl. Phys. Lett.* Vol. 85, no. 18, pp. 3971-3973, 2004.
- [6] Jun-Seok Ha, S. W. Lee, Hyun-Jae Lee, Hyo-Jong Lee, S. H. Lee, H. Goto, T. Kato, Katsushi Fujii, M. W. Cho, and T. Yao, "The Fabrication of Vertical Light-Emitting Diodes Using Chemical Lift-Off Process," *IEEE Photonics Tech. Lett.* Vol. 20, no. 3, pp. 175-177, 2008.
- [7] W. Y. Lin, D. S. Wu, K. F. Pan, S. H. Huang, C. E. Lee, W. K. Wang, S. C. Hsu, Y. Y. Su, S. Y. Huang, and R. H. Horng, "High-Power GaN - Mirror-Cu Light-Emitting Diodes for Vertical Current Injection Using Laser Liftoff and Electroplating Techniques," *IEEE Photonics Tech. Lett.*, Vol. 17, no. 9, pp. 1809-1811, 2008.
- [8] H. Goto, S. W. Lee, H. J. Lee, Hyo-Jong Lee, J. S. Ha, M. W. Cho, and T. Yao, "Chemical lift-off of GaN epitaxial films grown on c-sapphire substrates with CrN buffer layers," *Phys. stat. sol.* Vol. 5, no. 6, 1659-1661, 2008.

- [9] X. Guo and E. F. Schubert, "Current crowding and optical saturation effects in GaInN/GaN light-emitting diodes grown on insulating substrates," *Appl. Phys. Lett.* Vol. 78, no. 21, pp. 3337-3339, 2001.
- [10] Hyunsoo Kim, Seong-Ju Park, Hyunsang Hwang, and Nae-Man Park, "Lateral current transport path, a model for GaN-based light-emitting diodes: Application to practical device designs," *Appl. Phys. Lett.* Vol. 81, no. 7, pp. 1326-1328, 2002.
- [11] Gwo-Jiun Sheu, Farn-Shiun Hwu, Jyh-Chen Chen, Jinn-Kong Sheu, and Wei-Chi Lai, "Effect of the Electrode Pattern on Current Spreading and Driving Voltage in a GaN/Sapphire LED Chip," *J. Electrochem. Soc.* Vol. 155, no. 10, pp. H836-H840, 2008.

저 자 소 개



양 지 원(학생회원)
 2009년 국민대학교 전자공학과
 학사 졸업
 2009년~현재 고려대학교 전기
 전자전파공학과 석사과정
 <주관심분야 : 반도체>



김 동 호(정회원)
 2004년 광운대학교 전자재료
 공학과 학사 졸업
 2006년 광운대학교 대학원
 전자재료공학과
 석사 졸업
 2006년~현재 고려대학교 전자
 전기공학과 박사과정
 <주관심분야 : 반도체>



김 태 근(정회원)-교신저자
 1997년 고려대학교 전자공학과
 박사 졸업
 1997년~1998년 ECE Dept.,
 Univ. of California, San
 Diego, USA, Research
 Fellow

1998년~2001년 Electrotechnical Laboratory
 (ETL), Japan, NEDO Fellow
 2001년~2002년 삼성종합기술원 포토닉스 랩
 전문연구원
 2002년~2004년 광운대학교 반도체 및
 신소재공학과 조교수
 2004년~현재 고려대학교 전기전자전파공학부
 교수
 <주관심분야 : 반도체>