

결함 주입 방법을 이용한 하드웨어 검증시스템 구현

The Implementation of Hardware Verification System Using Fault Injection Method

윤 경 섭*, 송 명 규*, 이 재 흥**

Kyung-Shub Yoon*, Myoung-Gyu Song*, Jae-Heung Lee**

Abstract

In hardware design, its stability and reliability are important, because a hardware error can cause serious damages or disaster. To improve stability and reliability, this paper presents the implementation of the hardware verification system using the fault injection method in PC environment. This paper presents a verification platform that can verify hardware system reliably and effectively, through a process to generate faults as well as insert input signals into the actual running system environment. The verification system is configured to connect a PC with a digital I/O card, and it can transmit or receive signals from the target system, as a verifier's intention. In addition, it can generate faults and inject them into the target system. And it can be monitored by displaying the received signals from the target system to the graphical wave signals. We can evaluate its reliability by analyzing the graphical wave signals. In this paper, the proposed verification system has been applied to the FPGA firmware of a nuclear power plant control system. As a result, we found its usefulness and reliability.

요 약

본 논문에서는, 오류가 발생되어 심각한 피해와 문제의 우려가 있는 하드웨어에 대한 안정성 및 신뢰성을 높이기 위해 PC에서 결함 주입 방법을 이용한 검증시스템의 구현 방법을 제시한다. 검증시스템은 PC에 디지털 I/O 카드를 연결하여 대상 하드웨어 시스템에 소프트웨어 및 하드웨어 방법으로 신호를 입력할 수 있으며, 결함을 생성하여 입력할 수도 있다. 그리고 대상 하드웨어 시스템에서 출력되는 신호를 디지털 웨이브폼 그래프로 모니터링이 가능하도록 구현하여 입력 신호에 따른 출력 신호를 비교하여 신뢰성을 평가할 수 있다. 검증시스템을 이용하여 원자력 발전소 시스템 계통장치 FPGA 펌웨어를 테스트 및 검증하였으며, 소프트웨어 방법과 실장테스트 방법에서의 문제점을 해결하여 신뢰성 있는 결과를 얻을 수 있었다.

Key words : Verification System, Fault Injection, Hardware Verification, Lab VIEW, Simulation

1. 서론

현대사회는 과학 기술의 발전에 따라 High Technology 기술을 이용한 제품 및 기기들이 개발되

어 실생활에서 중요하게 사용되고 있다. 이와 같은 기기 및 시스템은 실생활에서 높은 편이성과 많은 이점을 제공지만, 반면에 상당한 위험도를 가지고 있다. 예를 들어 비행기의 경우 하늘에서 항법시스템이나 비행기 엔진에서 동작의 문제가 발생했다면 매우 커다란 인명피해를 가져다 줄 것이다. 또한 원자력 발전소의 경우에도 시스템의 기능 및 안전에 대한 문제가 발생된다면 인명피해 뿐만 아니라 국가와 환경에 커다란 피해를 미치게 된다. 때문에 이러한 기기 및 시스템은 동작 및 처리에 대한 안정성과 신뢰성이 매

* 한밭대학교 컴퓨터공학부

(Department of computer Engineering Hanbat University)

★ 교신저자 (Corresponding author)

接受日:2011年 09月 08日, 修正完了日: 2011年 11月 09日

掲載確定日: 2011年 11月 29日

현재 하드웨어 시스템의 안정성과 신뢰성을 평가하는 검증기술 및 방법에 대해서 많은 연구가 진행되고 있으며, 결함을 입력[1]하여 테스트하거나, 대상 하드웨어 시스템의 오류 허용치를 측정 및 분석하는 연구는 계속 이루어지고 있다.

따라서 본 논문에서는 실제 환경에서 동작하는 입력 신호를 PC 환경에서 대상 하드웨어에 입력하고, 그에 따른 대상 하드웨어의 출력신호를 확인하여 오류 및 결함에 대한 안정성 및 신뢰성을 검증하는 효율적인 검증시스템 구축을 목적으로 하는 하드웨어 검증 플랫폼을 제시하고, 원자력 발전을 위한 계통 제어 시스템에 적용하여 그 유용성을 확인하고자 한다.

II. 관련 기술

2.1 검증 및 시뮬레이션 기법

개발된 하드웨어에 구현된 소프트웨어의 검증 기법은 컴파일러나 개발 어플리케이션 또는 시뮬레이터를 사용하여 소프트웨어 시뮬레이션을 수행하는 경우가 대부분이다. 소프트웨어적 검증 기법은 주로 시뮬레이션을 통한 검증이므로 다양한 테스트벤치와 테스트 시나리오에 따라 정밀하고 세부적인 검증이 가능하다.

하드웨어적 검증 기법은 개발된 하드웨어를 직접 실제 환경에서 사용하여 동작 및 기능을 확인하거나 프로토타입을 만들어 실제 환경에서 테스트하는 검증 기법[2]이다. 검증에 필요한 장비로 논리분석기를 이용한 방법이 있는데 논리분석기는 논리 신호를 포착하여 기록 및 표시하는 다수의 채널을 가지는 기구이다. 논리분석기를 이용한 하드웨어적 검증 기법은 실제 환경에서의 실장테스트에서 많이 사용되는 방법으로 실제 입력되는 신호를 개발된 하드웨어 또는 프로토타입에 연결하여 동작과 출력신호를 논리분석기를 통해 확인함으로써 안정성 및 신뢰성을 검증할 수 있다.

2.2 하드웨어와 소프트웨어 결합 주입

하드웨어 결합 주입 방법은 접촉식과 비접촉식이 있으며, 접촉식 결합 입력은 대상 시스템과 물리적인 접촉을 하여 전압 또는 전류를 대상 칩의 외부 핀에 직접적으로 연결하여 입력하는 것으로 하드웨어의 결합 주입에 시행되는 가장 보편적인 방법이다. 과도한 전류는 대상 시스템에 손상을 줄 수 있기 때문에 주의가 필요하다.

비접촉식 결합 입력은 대상 하드웨어에 어떠한 연결을 하지 않고 주변의 환경을 변화시켜서 오류 및 결함을 입력하는 것이다. 전기 자기장이나 방사선을

발생시키는 장비를 대상 칩의 주변에 배치하여 결함을 입력하는 방법이다. 이 같은 방법은 자연 물리 현상을 모방한 것으로 전기 자기장을 생성하거나 방사선을 방출하는 순간을 정밀하게 제어할 수 없기 때문에 오류 및 결함 입력의 시간과 위치를 정확히 발생하기 어렵다.

소프트웨어 결합 주입은 하드웨어에 결함 입력 방법보다 비용이 저렴하기 때문에 오류 입력 도구로 많이 사용한다. 또한 소프트웨어 결함 주입은 하드웨어적으로 결함을 입력하기 어려운 운영체제나 응용프로그램을 대상으로 사용할 수 있다. 응용프로그램을 대상으로 결함을 입력한다면 응용프로그램 자체에 입력하거나 응용프로그램과 운영체제 사이의 계층에 입력한다. 운영체제를 대상으로 결함을 입력한다면 운영체제에 오류 및 결함 입력기를 내장하여 운영체제와 하드웨어 사이의 계층에 오류를 입력하는데 사용할 수 있다.[3]

2.3 LabVIEW

LabVIEW란 “Laboratory Virtual Instrument Engineering Workbench” 약자로 1986년 National Instrument사에서 개발한 테스트 프로그래밍 툴이다. LabVIEW는 그래픽 언어를 사용하고 Virtual Instrument 개념을 도입하여 PC 환경에서의 소프트웨어이다. 그림 1은 PC 기반의 측정과 제어 환경을 보여준다.

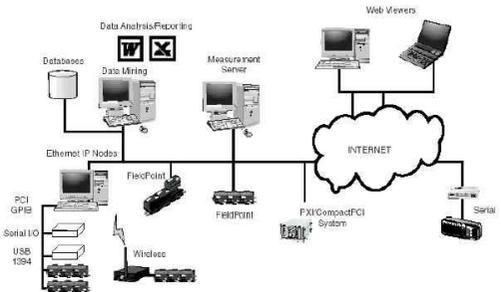


Fig. 1. PC-based measurement and control environment
그림 1. PC 기반의 측정과 제어 환경

LabVIEW의 VI는 프런트패널과 블록다이어그램으로 구성되어 있으며, 그 구성 요소에는 제어(입력) 및 디스플레이 장치, 기능성 소자, 커넥터, 와이어 등이 아이콘으로 표시되어 있다. 그림 2는 LabVIEW의 3대 구성요소를 나타낸다.

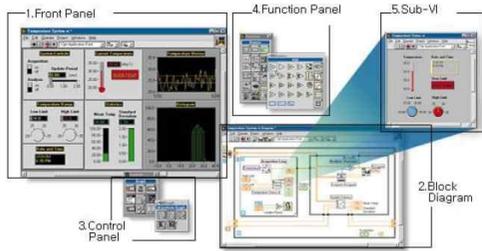


Fig. 2. Three components of LabVIEW
그림 2. LabVIEW의 3대 구성요소

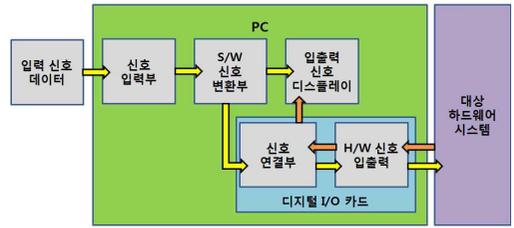


Fig. 4. Block diagram of verification system
그림 4. 검증시스템의 블록도

III 본 논문의 연구 및 구현방법

3.1 전체 구성

그림 3은 본 논문에서 구현하고자 하는 전체 하드웨어 구성을 나타낸다.

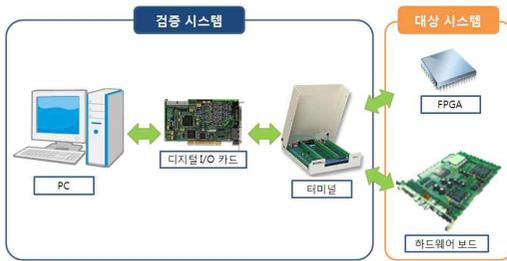


Fig. 3. Hardware configuration
그림 3. 하드웨어 구성도

데스크탑 PC와 디지털 I/O 카드, 터미널 단자를 이용하여 검증 시스템을 구성하고 FPGA와 하드웨어 보드를 검증 대상 시스템으로 선택하였다. PC에서 소프트웨어로 시뮬레이션 하는 신호를 디지털 I/O 카드를 통해 디지털 신호로 출력하고, 그 신호를 터미널 단자에 연결하여 각 채널별로 신호를 나누어 대상 시스템의 하드웨어의 각 핀에 입력된다. 입력된 신호에 따라 대상 시스템인 FPGA 및 하드웨어 보드는 동작하게 되고 그에 따른 출력 신호를 터미널 단자함을 통해 디지털 I/O 카드로 전달받는다. 이 신호는 PC에서 대상 시스템의 출력신호로 입력신호와 같이 나타낸다. 그림 4는 검증시스템의 블록도이다.

PC에 검증을 위한 입력 신호는 센서 데이터, FPGA 테스트 벤치 데이터, 실장테스트를 통한 출력 데이터 등 다양한 디지털 입력 신호를 데이터로 사용할 수 있다. 입력 신호 데이터를 텍스트 파일로 만들어 신호 입력부에 입력한다. 텍스트 파일의 문자열 배열을 소프트웨어 신호 변환부에서 문자열 배열 신호를 정수 및 블리언 배열 데이터로 변환한다. 변환된 데이터는 입력 신호로 디스플레이 되며, 하드웨어 신호로 출력하기 위해 디지털 I/O 카드의 신호 연결부에 전달된다. 신호 연결부는 전달받은 정수 및 블리언 배열 데이터를 디지털 I/O 카드에서 출력하기 위해 각 채널별로 신호를 연결한다. 이 신호는 H/W 신호 입출력을 통해 대상 하드웨어 시스템에 입력된다. 그리고 대상 하드웨어 시스템에서 출력된 신호는 다시 H/W 신호 입출력을 통해 디지털 I/O 카드로 입력되고 신호 연결부에 전달하게 된다. 신호 연결부에서는 대상 하드웨어 시스템의 출력 신호를 입출력 신호 디스플레이에 전달하여 출력함으로써 입력 신호에 따른 출력신호를 비교 및 검증할 수 있다.

3.2 모듈 구성

검증시스템의 각 모듈은 LabVIEW를 이용하여 구현하며, LabVIEW를 통해 기본적인 인터페이스와 신호 처리를 한다. 또한 LabVIEW FPGA 모듈을 이용해 하드웨어 신호로 입출력 가능하도록 프로그래밍한다.[4]

3.2.1 신호 입력부

신호 입력부는 사용자가 검증에 필요한 입력 데이터 파일을 파일 대화상자를 통해 입력 신호 데이터 파일을 선택하거나 직접 경로를 입력하도록 한다. 그림 5는 LabVIEW를 이용하여 작성한 신호 입력부의 프론트 패널을 나타낸다.

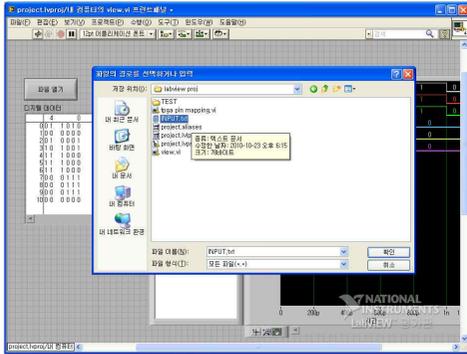


Fig. 5. Front panel of signal input part
그림 5. 신호 입력부의 프런트 패널

3.2.2 소프트웨어 신호 변환부

소프트웨어 신호 변환부는 신호 입력부로부터 입력받은 텍스트 파일의 ASCII 문자열 배열 신호를 디지털 신호인 '0'과 '1'의 블리언 배열 형태로 LabVIEW에서 지원하는 함수를 이용하여 변환한다. 그림 6은 소프트웨어 신호 변환부의 동작 흐름도를 나타낸다.

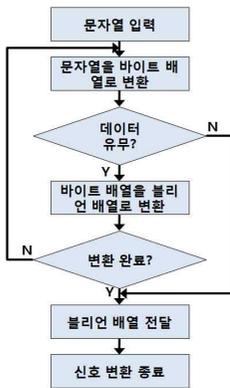


Fig. 6. Behavioral flow diagram of 소프트웨어 signal conversion part
그림 6. 소프트웨어 신호 변환부의 동작 흐름도

3.2.3 입출력 신호 디스플레이부

입출력 신호 디스플레이부는 입력한 파일 데이터 신호와 대상 시스템에서 출력되는 신호를 디지털 웨이브폼 그래프로 출력하는 역할을 한다. 그림 7은 입출력 신호 디스플레이의 프런트 패널이다.

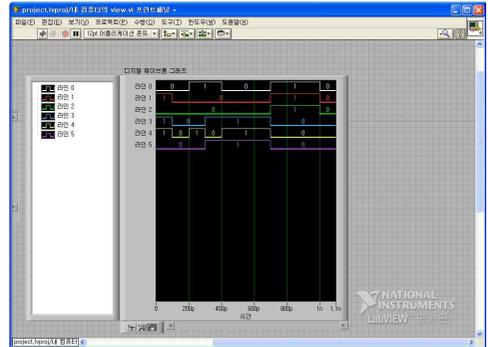


Fig. 7. Front panel of I/O signal display part
그림 7. 입출력 신호 디스플레이부의 프런트 패널

그래프의 왼쪽에는 채널 리스트로 채널은 라인으로 표시되며, 디지털 웨이브폼 그래프 창에 세로는 라인의 수만큼 디스플레이 된다. 가로는 클럭이나 샘플링 주파수에 따라 동작 시간을 나타낸다.

3.2.4 신호 연결부

신호 연결부는 PC에서 입력하는 신호를 디지털 I/O 카드에 있는 FPGA에 전달하고 반대로 디지털 I/O 카드로부터 입력되는 신호를 PC로 전달하는 역할을 한다. 사용자가 신호를 입력하거나 신호를 처리하고 디스플레이 되는 LabVIEW Host 소스에서 디지털 I/O 카드의 LabVIEW FPGA 모듈을 연결하여 작성한 FPGA 소스에 블리언 신호를 전달하거나 전달 받도록 기능이 구현되어 있다. 그림 8은 신호 연결부의 블록다이어그램을 보여준다.

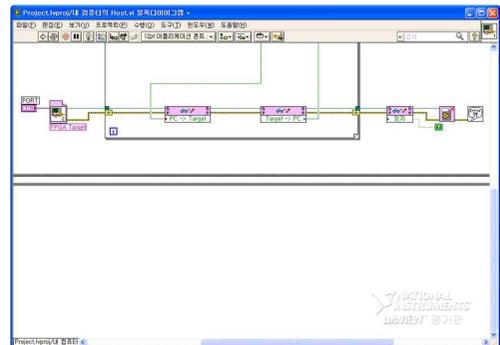


Fig. 8. Block diagram of signal connection part
그림 8. 신호 연결부의 블록다이어그램

3.2.5 H/W 신호 입력력

H/W 신호 입출력은 디지털 I/O 카드에서 하드웨어적인 핀으로 신호 연결부와 연결하여 신호를 입출력 한다. LabVIEW FPGA 모듈을 이용하여 구현한 FPGA 소스는 PC에서 대상 FPGA로 출력하는 신호와 대상 FPGA의 출력신호를 PC로 전달하는 입력신호를 터미널 단자함 핀과 연결을 구현한다. 그림 9는 H/W 신호 입출력의 블록다이어그램이다.

IV. 실험 및 결과

본 논문에서는 원자력 발전소 계통제어 시스템에 사용되는 하드웨어의 FPGA를 대상으로 선정하여 실험을 진행하였다. 소프트웨어 시뮬레이션 방법으로 시뮬레이션을 수행한 결과와 논리분석기를 이용하여 하드웨어의 실장테스트 결과를 본 논문에서 구현한 검증 시스템과 비교하고자 한다.

4.1 소프트웨어 시뮬레이션

소프트웨어 시뮬레이션에서는 PC에서 모두 실험할 수 있다. 운영체제는 윈도우XP SP3를 기반으로 FPGA 제조사 응용 프로그램인 Quartus II 9.1 또는 Xilinx ISE 8.1을 사용한다. 또한 타이밍 시뮬레이션 웨이브폼을 보기 위해 Modelsim SE 6.2 응용 프로그램을 사용한다. 그림 9은 소프트웨어 시뮬레이션 환경을 나타낸다.

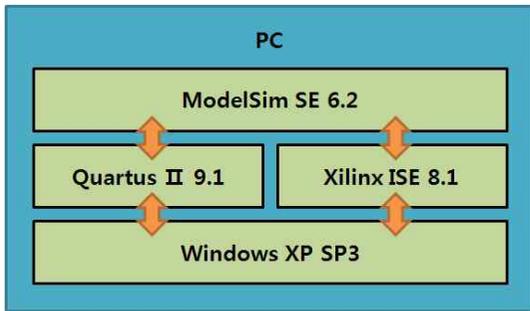


Fig. 9. Environment of software simulation
그림 9. 소프트웨어 시뮬레이션의 환경

시뮬레이션을 위해서 VHDL 소스 코드에 대한 테스트 벤치를 작성해야 한다[5]. 실험에서는 원자력 발전소의 계통제어 시스템에 사용되는 FPGA에서 Mode에 따라 DotMatrix를 출력하는 기능을 테스트하기 위해 테스트 벤치의 시나리오를 작성하고 타이밍

시뮬레이션을 진행하였다. 그림 10은 타이밍 시뮬레이션의 결과이다.

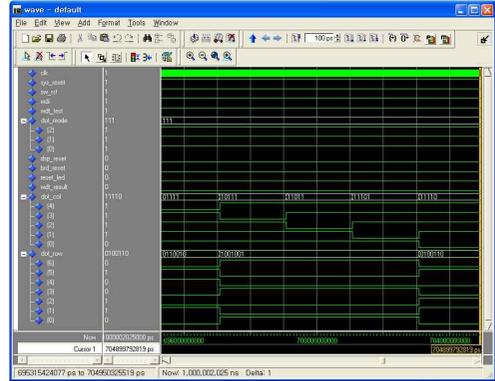


Fig. 10. Result of timing simulation
그림 10. 타이밍 시뮬레이션의 결과

클럭이 동작하면서 DotMatrix Mode 신호가 입력되며, 스위치 리셋 신호에 따라 정상 동작에서 리셋 동작으로 변경된다. 리셋 동작시 타이밍 시뮬레이션에서 문자 'S'를 출력하기 위해 5개의 Col신호와 7개의 Row신호가 변경되는 것을 확인할 수 있다. 타이밍 시뮬레이션을 통해 소프트웨어적으로 FPGA의 VHDL 소스 코드에 대한 신뢰성을 평가할 수 있다.

4.2 실장테스트

소프트웨어 시뮬레이션과 달리 실장테스트는 실제 동작하는 환경에서 이루어진다. 실장테스트를 위해 대상 하드웨어 보드의 FPGA와 다수의 채널 신호를 포착하여 기록 및 표시하기 위한 논리분석기가 필요하다. 그림 11은 대상 하드웨어 보드에 있는 FPGA의 핀과 논리분석기 추출핀을 연결한 실장테스트 환경을 나타낸다.



Fig. 11. Real test environment using logic analyzer
그림 11. 논리분석기를 이용한 실장테스트 환경

논리분석기를 통해 대상 FPGA의 실장테스트 결과

로 입출력 신호의 웨이브폼이 나타나는 TLA 파일을 얻을 수 있다.[6] 그림 12는 논리분석기를 이용하여 실장테스트를 진행한 결과인 DotMatrix 입출력 신호 웨이브폼을 나타낸다.

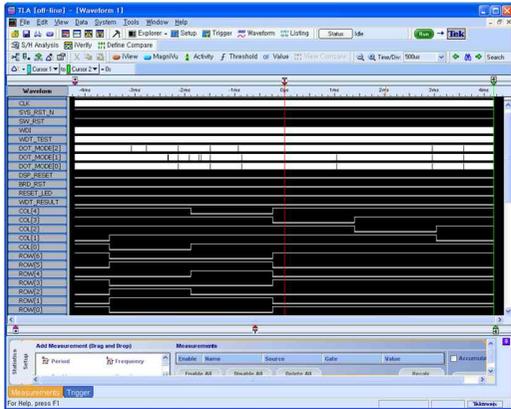


Fig. 12. Result waveform in real test environment
그림 12. 실장테스트의 결과 파형 결과

실장테스트 결과 웨이브폼에서 와치독 신호 및 Dot_Mode 신호가 노이즈가 발생 하였으나 스위치 리셋 신호에 크게 문제없이 리셋 동작을 나타내고 있다.

4.3 검증시스템을 이용한 테스트

검증시스템 환경은 대상 FPGA와 전원 공급을 위한 파워 공급기, 그리고 LabVIEW가 설치되어 있고 PCI 디지털 I/O 카드가 장착된 PC와 입출력 신호를 연결하기 위한 케이블과 터미널 단자가 필요하다. 또한 VHDL 소스 코드를 FPGA에 Load하기 위해 JTAG 동글 케이블이 필요하다. 그림 13은 검증시스템의 테스트 환경을 보여준다.

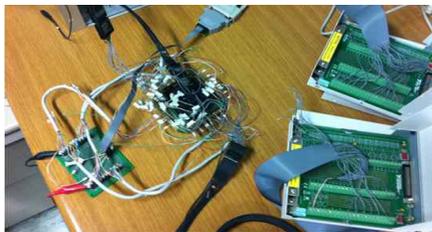


Fig. 13. Test environment of verification system
그림 13. 검증시스템의 테스트 환경

하드웨어적인 전원과 JTAG 및 입출력 신호선을

연결한 뒤 파워 서플라이를 통해 3.3V의 전원을 FPGA에 인가한다. 그리고 FPGA에서 동작할 VHDL 소스를 FPGA에 로드하고, 실장테스트에서 추출한 TLA파일에서 입력 신호를 '0'과 '1'값으로 이루어진 텍스트 파일로 작성하여 입력을 통해 시뮬레이션을 진행한다. 그림 14는 검증시스템의 결과 파형을 나타낸다.

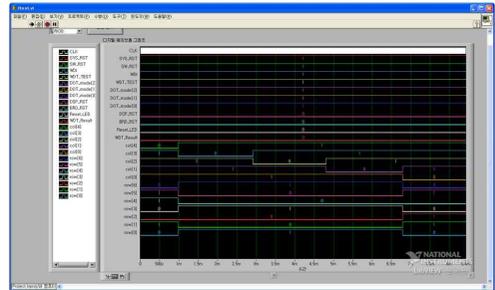


Fig. 14. Result waveform of the verification system
그림 14. 검증시스템의 결과

표 1에서 세 가지 테스트의 실험과 결과를 통한 검증 방법의 비교를 나타낸다.

Table 1. Comparison of verification methods

표 1. 검증 방법의 비교

검증 방법	내용
소프트웨어	PC에서 모든 테스트가 가능하므로 편리하지만 테스트벤치에 따라 결과가 다르며, 실제 하드웨어 입력 신호와 같은지 확인이 어렵기 때문에 예외 신호를 생성하여 입력하는데 소프트웨어만 사용되어 단편적인 동작 기능의 검증만 가능함.
실장 테스트	실제 환경에서 직접 입출력 신호를 확인할 수 있으므로 보다 정확함. 신호 측정시 노이즈로 인하여 신호의 정확성이 떨어질 수 있으며, 예외적인 처리나 기능의 테스트가 어려움.
검증 시스템	환경적인 위험 없이 안전하게 PC상으로 많은 하드웨어 및 소프트웨어 테스트 및 시뮬레이션이 가능하므로 편리함. 예외처리 기능도 결함 주입을 이용하여 대상 하드웨어 시스템의 오류를 발생시킬 수 있으므로, 결함 주입 모델을 이용한 보다 신뢰성 있는 검증이 가능함.

실험을 통한 결과는 비슷하였으나 시뮬레이션 수행 과정을 포함한 내용 비교에서는 다소 차이가 발생

하였다. 실험 결과를 통하여 소프트웨어 방법과 실장 테스트 방법보다 검증시스템을 이용하여 보다 안정적인 환경에서 대상 하드웨어 시스템의 소프트웨어 및 하드웨어 검증이 유용함을 확인하였다.

V. 결 론

본 논문에서는 하드웨어 시스템의 안정성과 신뢰성을 평가하기 위하여 PC와 디지털 및 아날로그 I/O 카드의 연결을 통해 대상 하드웨어 시스템에 결함을 생성하고 주입함으로써 보다 안전하고 효율적인 검증시스템을 구현하였다.

구현된 하드웨어 검증시스템은 고속의 디지털 I/O 카드를 사용함으로써 160개의 입출력 가능한 채널과 최대 40MHz 클럭으로 빠르게 신호를 트리거 및 입출력 할 수 있다. 그리고 논리분석기 및 자극 생성기의 기기들보다 낮은 비용으로 디지털 하드웨어 검증시스템의 구현이 가능하며, 사용자와 친숙한 PC 환경에서 대상 하드웨어의 안정성 및 신뢰성을 평가할 수 있다는 것이 장점이라고 할 수 있다. 디지털과 아날로그를 결합한 검증시스템으로 확장하기 위해 노력할 계획이며, 다양한 하드웨어 기기 및 시스템을 평가하고 검증하기 위한 하드웨어 검증 플랫폼 구현에 대한 연구가 계속되어야 할 것이다.

참고문헌

[1] J.A. Clark and D.K. Pradhan, "Fault Injection: A Method for Validating Computing-System Dependability,"Computer, pp. 47-56, June 1995.

[2] Mei-Chen Hsueh, Timothy K. Tsai, Ravishankar K. Iyer, "Fault Injection Techniques and Tools", IEEE Computer Society Press Los Alamitos, CA, USA, Vol.30, No 4, pp.75-82, 1997.

[3] Eliane Martins, Amanda C.A.Rosa, "A Fault Injection Approach Based on Reflective Programming", Dependable Systems and Networks, 2000. DSN 2000. Proceedings International Conference on, New York, NY , USA, pp.407-416, 2000.

[4] 고석환 , 장문석 , 주영철 , 이윤섭, LabView를 이용한 풍력발전 성능평가용 모니터링 시스템 개발, 한국태양에너지학회 논문집, v.29 n.6 69-75 2009.

[5] TODD A. DELONG, BARRY W. JOHNSON, JOSEPH A. PROFETA III, "A Fault Injection Technique for VHDL Behavioral-Level Models", Design & Test of Computers, IEEE, pp.24-33, 1996.

[6] 권현일, 김경호, 이충용, eHSPA 규격을 만족하는 FPGA 모뎀 플랫폼 설계 및 검증기법, 대한전자공학회 전자공학회논문지, 46권 2호 pp.24-30, 2009.

저 자 소 개

윤 경 섭 (정회원)



2009년 한밭대학교 컴퓨터 공학과 (공학사)
 2011년 한밭대학교 컴퓨터 공학과 (공학석사)
 <주관심분야> 원자력 시스템 검증, 임베디드 시스템

송 명 규 (정회원)



2005년 한밭대학교 전자공학과(공학사)
 2007년 한밭대학교 컴퓨터공학과 (공학석사)
 2007년~ 현재 한밭대학교 컴퓨터공학과 박사과정
 <주관심분야> 자력 시스템, 임베디드 시스템

이 재 홍 (정회원)



1983년 한양대학교 전자공학과(공학사)
 1985년 한양대학교 전자공학과(공학석사)
 1994년 한양대학교 전자공학과(공학박사)
 1989년 ~현재 한밭대학교 컴퓨터 공학과 교수.
 <주관심분야> Embedded System, SoC 설계, 원자력 검증