

## HSPA/HSPA+ Terminal Signal Measurement Algorithm and Software

조태경<sup>†</sup>  
(Tae-Kyung Cho)

**Abstract** - HSPA(High Speed Packet Access)/HSPA+ is a combined 3GPP(Third Generation Partnership Project) standard of HSDPA(High Speed Downlink Packet Access) and HSUPA(High Speed Uplink Packet Access). The standard can provide the high speed multimedia service against the 3GPP release 99 standard. In order to test the 3GPP HSPA/HSPA+ terminal performance, the measurement hardware is required for the evaluate the transmitted signal of HSPA/HSPA+ terminals. Agilent Technologies and Innoreless produce the measurement equipments for HSPA/HSPA+ terminals. Generally speaking, the receiving algorithms in normal modems cannot be used directly to the measurement system due to the lack of the algorithm accuracy. In this paper, we propose the new receiver algorithm for precise measurement of 3GPP HSPA/HSPA+ terminal signal, and implement measurement functionality for performance measurement of the 3GPP HSPA/HSPA+ terminal by using software. The proposed 3GPP HSPA/HSPA+ signal measurement algorithm can be used for the commercial system through code execution speed optimization.

**Key Words** : 3GPP, HSPA/HSPA+, Measurement System, Parameter Estimation

### 1. 서론

HSPA는 HSDPA(High Speed Downlink Packet Access)와 HSUPA(High Speed Uplink Packet Access)를 통합하여 일컫는 3GPP 기술로 기존의 DCH(Dedicated Channel)만을 사용하는 3GPP Release 99 시스템에 비해 고속의 멀티미디어 서비스를 제공하는 기술이다[1].

HSPA/HSPA+ 단말기는 이동통신 단말기 시장의 많은 부분을 점유하고 있다.

상용화 수준에서 생산된 HSPA/HSPA+ 시스템 단말기의 성능을 테스트하기 위해서는 HSPA/HSPA+ 시스템 단말기에서 송신하는 신호의 특성 및 성능을 평가하기 위한 측정기가 필요하다. HSPA/HSPA+ 단말기를 측정하는 측정기를 생산하는 대표적인 업체로는 미국의 Agilent사와 국내의 이노와이어리스사가 있다[2, 3].

Agilent사에서 출시한 측정 장비들 중에서 Agilent 8960 Series 10은 HSPA/HSPA+ 신호를 측정하는 기능을 제공하고 있다. 이 장비는 다중 슬롯(Multi-Slot)에 대해 위상 오류(Phase Error), 크기 오류(Magnitude Error) 그리고 오류 벡터 크기(Error Vector Magnitude) 등을 측정하며 극좌표 벡터(Polar Vector) 및 성상도(Constellation)를 디스플레이 하는 기능을 갖고 있다.

HSPA/HSPA+ 단말기 테스트를 위해 측정해야 하는 대

표적인 파라미터는 다음과 같다.

- Rho
- Error Vector Magnitude(rms, peak)
- Peak Code Domain Error
- Peak Active Code Domain Error
- Magnitude Error
- Phase Error
- Frequency Error
- I/Q Origin Offset

본 논문에서는 HSPA/HSPA+ 단말기의 성능을 측정하기 위한 알고리즘을 제안하고, 이를 소프트웨어로 구현하였으며, HSPA/HSPA+ 신호 발생기를 통해 발생된 신호를 이용하여 제안한 측정 알고리즘의 성능을 평가하였다.

일반적으로 통신 신호 측정기는 매우 높은 정밀도를 보장하여야 하기 때문에 일반 통신모뎀 수준의 수신 알고리즘을 측정기에 적용할 수는 없다.

따라서 본 논문에서는 HSPA/HSPA+ 신호의 정밀한 측정을 위한 신호 측정 알고리즘을 제안하였다. 제안한 HSPA/HSPA+ 수신 알고리즘은 4단계의 파라미터(심볼 타이밍, 주파수 오프셋, 반송파 위상) 추정방식을 사용하였다. 또한 수신신호를 보간(interpolation)하여 수신 신호 샘플의 개수를 증가시켜 측정의 정확도를 향상 시켰다.

논문의 구성은 다음과 같다. 2장에서 측정과 관련된 HSPA/HSPA+ 시스템의 개요를 기술하고, 3장에서 표준에 따라 구현된 HSPA/HSPA+ 송신기를 설명하였다. 4장에서는 본 논문에서 제안한 HSPA/HSPA+ 신호 측정 알고리즘

<sup>†</sup> 교신저자, 정회원 : 상명대학교 정보통신공학과 교수·공박  
E-mail: tkcho@smu.ac.kr

접수일자 : 2010년 11월 20일

최종완료 : 2011년 2월 15일

을 설명하고 이를 소프트웨어로 구현하였다. 5장에서는 구현된 신호 측정 알고리즘을 이용한 다양한 측정 결과를 제시하였고, 6장에서 결론을 맺는다.

## 2. HSPA/HSPA+ 시스템 개요

본 장에서는 HSPA/HSPA+ 시스템의 개요, 측정과 관련된 채널의 종류, 확산 및 변조 등에 대해 논하고자 한다.

### 2.1 일반적인 특징

HSPA/HSPA+의 일반적인 특징은 다음과 같이 요약할 수 있다[4].

- 칩율: 3.84 Mcps(5 MHz, Freq. Division Duplex)
- 프레임 구조: 2560 칩/슬롯×15 슬롯=10 ms 프레임
- 심볼율: 1920 ksps ~ 15 ksps

HSPA/HSPA+에서 변조방식은 기본적으로는 PSK(Phase Shift Keying)이지만 각 채널별로 PSK 변조가 수행되어 합쳐지므로 성상도는 매우 다양하게 나타난다. 채널을 구분하기 위해서는 OVVSF(Orthogonal Variable Spreading Factor)가 사용되며, 단말이나 셀을 구분하기 위해서는 Gold 부호를 사용한다.

### 2.2 상향링크 물리채널

HSPA/HSPA+에서 프레임에는 15개의 슬롯이 포함되어 있으며 각 슬롯에는 2560개의 칩이 할당되므로 프레임 전체를 칩의 길이로 환산할 경우 38400개가 된다. 경우에 따라 프레임을 서브 프레임으로 구분하는데 보통 3개의 슬롯 즉 7680칩을 하나의 서브 프레임으로 정의한다.

HSPA/HSPA+에 관련된 단말기 관련 상향 링크 채널은 DPCCH(Dedicated Physical Control CHannel), HS-DPCCH(High Speed-Dedicated Physical Data CHannel), E-DPCCH(Enhanced Dedicated Physical Control CHannel), E-DPDCH(Enhanced Dedicated Physical Data CHannel)이다[5].

DPCCH는 DCH관련 Layer 1 제어 정보를 전송하는데 오직 1개만 설정될 수 있다. HS-DPCCH는 전송 HS-DSCH(High Speed Downlink Shared CHannel)와 관련된 상향 피드백 정보를 전송하며 역시 1개만 설정될 수 있다. E-DPCCH는 E-DCH관련 Layer 1 제어 정보를 전송하는데 오직 1개만 설정될 수 있다. E-DPDCH는 전송 E-DCH 채널의 데이터를 전송하며 최대 4개까지 설정될 수 있다.

DPCCH, HS-DPCCH, E-DPCCH, E-DPDCH의 프레임 형식은 그림 1, 2, 3과 같다.

DPCCH와 E-DPCCH/E-DPDCH의 타이밍은 정확하게 맞추어져 있다. 따라서 DPCCH를 통해 여러 가지 채널 파라미터를 추정하면 E-DPCCH/E-DPDCH에는 자동으로 적용할 수 있게 된다.

단말기 송신 신호를 측정하는 데에 있어서 특히 중요한 프레임인 DPDCH는 하나의 슬롯에 2560개의 칩( $T_{slot} = 2560$ )이 포함되어 있으며 확산 계수(SF: Spreading

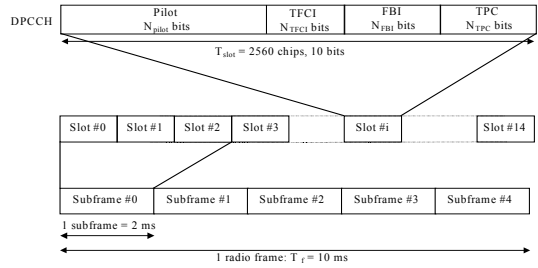


그림 1 DPCCH 프레임 형식

Fig. 1 DPCCH frame format

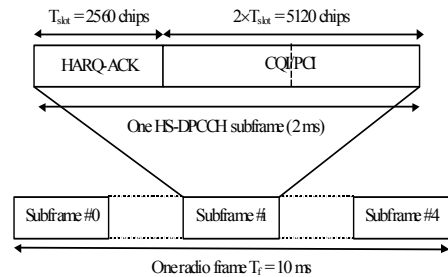


그림 2 HS-DPCCH 프레임 형식

Fig. 2 HS-DPCCH frame format

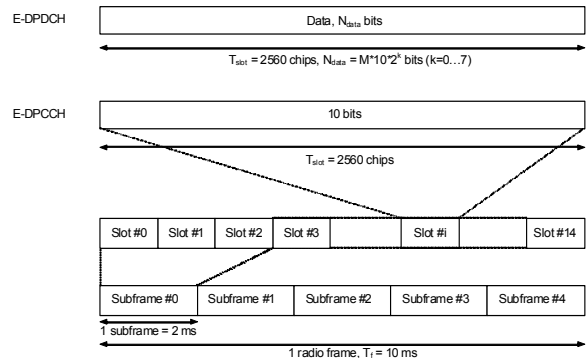


그림 3 E-DPCCH/E-DPDCH 프레임 형식

Fig. 3 E-DPCCH/E-DPDCH frame format

Factor)는 항상 256이므로 총 비트의 개수는 10개이다.

파일럿 비트는 채널 추정을 위해서 쓰이며 선택적인 TFCI(Transport-Format Combination Indicator)는 전송 채널의 형식을 지정해 준다. 이후에 페루프 모드 전송 다이버시티를 위한 FBI(Feedback Information)와 전력제어를 위한 TPC(Transmit Power Control) 명령어가 온다.

각 필드의 길이는 이후에 설명할 슬롯 형식에 따라 결정된다. 슬롯은 전력제어 주기에 의해 그 길이가 결정되었으며 3개의 슬롯이 하나의 서브 프레임(2ms)을 이루고 15개의 슬롯이 하나의 프레임을 이룬다. DPCCH, HS-DPCCH, E-DPCCH, 및 E-DPDCH의 슬롯 형식은 다음의 표 1, 2, 3, 4와 같다.

여기서 중요한 것은 DPCCH에 사용되는 파일럿 비트의 패턴이다. 일반 기지국이 아닌 측정기에서는 이를 이용해 채널 추정을 포함한 다양한 시스템 파라미터를 추정하게 된

표 1 DPCCH 슬롯 형식

Table 1 DPCCH slot format

Slot Format #	Channel Bit Rate (kbps)	Channel Symbol Rate (ksps)	SF	Bits/Frame	Bits/Slot	$N_{pilot}$	$N_{TFC}$	$N_{TRFI}$	$N_{FBI}$	Transmitted slots per radio frame
0	15	15	256	150	10	6	2	2	0	15
0A	15	15	256	150	10	5	2	3	0	10-14
0B	15	15	256	150	10	4	2	4	0	8-9
1	15	15	256	150	10	8	2	0	0	8-15
2	15	15	256	150	10	5	2	2	1	15
2A	15	15	256	150	10	4	2	3	1	10-14
2B	15	15	256	150	10	3	2	4	1	8-9
3	15	15	256	150	10	7	2	0	1	8-15
4	15	15	256	150	10	6	4	0	0	8-15

표 2 HS-DPCCH 슬롯 형식

Table 2 HS-DPCCH slot format

Slot Format #	Channel Bit Rate (kbps)	Channel Symbol Rate (ksps)	SF	Bits/Subframe	Bits/Slot	Transmitted slots per Subframe
0	15	15	256	30	10	3

표 3 E-DPCCH 슬롯 형식

Table 3 E-DPCCH slot format

Slot Format #	Channel Bit Rate (kbps)	SF	Bits/Frame	Bits/Subframe	Bits/Slot Ndata
0	15	256	150	30	10

표 4 E-DPDCH 슬롯 형식

Table 4 E-DPDCH slot format

Slot Format #	Channel Bit Rate (kbps)	Bits/Symbol M	SF	Bits/Frame	Bits/Subframe	Bits/Slot Ndata
0	15	1	256	150	30	10
1	30	1	128	300	60	20
2	60	1	64	600	120	40
3	120	1	32	1200	240	80
4	240	1	16	2400	480	160
5	480	1	8	4800	960	320
6	960	1	4	9600	1920	640
7	1920	1	2	19200	3840	1280
8	1920	2	4	19200	3840	1280
9	3840	2	2	38400	7680	2560

다. 표준에서는 파일럿 비트의 길이에 따라 그 패턴이 정의 되는데 그 일부를 표 5에 나타냈다. 실제로 파일럿의 길이는 최대 8까지 존재한다.

표 5 파일럿 비트 패턴

Table 5 Pilot bit pattern

Bit #	Npilot = 3			Npilot = 4				Npilot = 5					
	0	1	2	0	1	2	3	0	1	2	3	4	
Slot 0	1	1	1	1	1	1	1	1	1	1	1	1	0
1	0	0	1	1	0	0	1	0	0	1	1	1	0
2	0	1	1	1	0	1	1	0	1	1	0	1	0
3	0	0	1	1	0	0	1	0	0	1	0	0	1
4	1	0	1	1	0	1	1	1	0	1	0	1	0
5	1	1	1	1	1	1	1	1	1	1	1	1	0
6	1	1	1	1	1	1	1	1	1	1	1	1	0
7	1	0	1	1	1	0	1	1	0	1	0	1	0
8	0	1	1	1	0	1	1	0	1	1	1	1	1
9	1	1	1	1	1	1	1	1	0	1	1	1	1
10	0	1	1	1	0	1	1	0	1	1	0	1	0
11	1	0	1	1	1	0	1	1	0	1	1	1	1
12	1	0	1	1	1	0	1	1	0	1	0	1	0
13	0	0	1	1	0	0	1	0	0	1	1	1	1
14	0	0	1	1	0	0	1	0	0	0	1	1	1

2.3 확산 및 변조

그림 4, 5에 확산 및 변조의 구조를 도시했다. 상향 DPCH(DPCCH 와 DPDCH)는 OVSF에 의해 채널 구분이 이루어지고 Gold 부호에 의해 사용자 구분 즉 스크램블링이 이루어진다[6]. 표준에 의하면 동시에 사용될 수 있는 채널의 조합은 DPCCH는 항상 1개이며 DPDCH는 0개부터 6개이다.

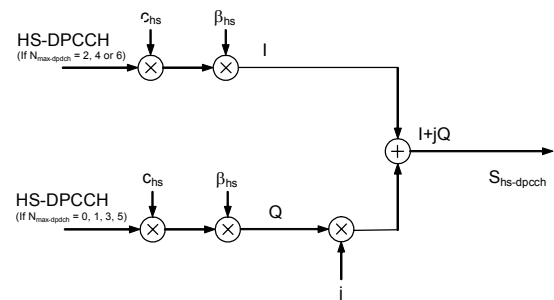


그림 4 HS-DPCCH의 확산 및 변조

Fig. 4 HS-DPCCH spread and modulation

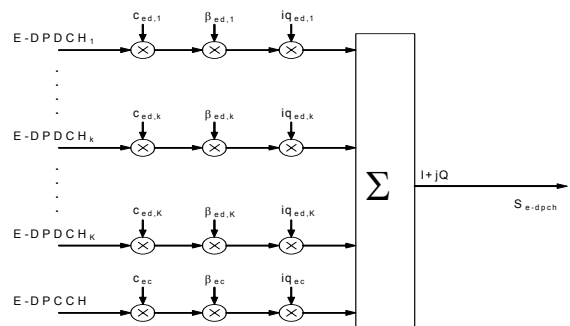


그림 5 E-DPCCH/E-DPDCH의 확산 및 변조

Fig. 5 E-DPCCH/E-DPDCH spread and modulation

모든 채널의 변조는 BPSK로 수행되며 보내려는 데이터가 0이면 실수 값 1을 전송하고 데이터가 1이면 실수 값 -1

을 전송한다. 그러나 채널이 동위상과 직교위상축에 나누어 지므로 성상도는 BPSK가 아닌 다양한 형태로 나타나게 된다. DPDCH에 곱해지는 이득과 DPCCH에 곱해지는 이득은 서로 다르지만 모든 DPDCH에 곱해지는 이득은 같다.

OVSF는 그림 6과 같은 방식으로 생성된다.

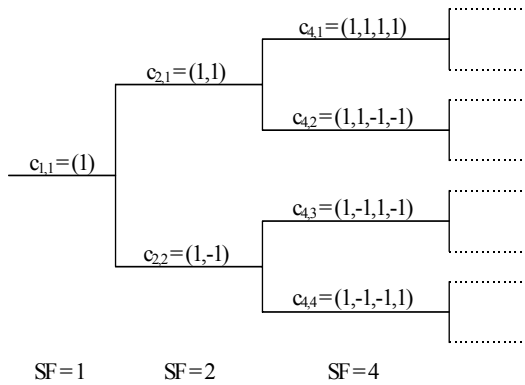


그림 6 OVFS 발생  
Fig. 6 OVSF generation

이 중에서 DPCCH는  $C_c = C_{ch,256,0}$  가 할당된다. 1개의 DPDCH만 사용될 경우  $C_{d,1} = C_{ch,SF,SF/4}$  가 할당되지만 2개 이상의 DPDCH가 사용될 경우 항상 확산 이득은 4이며  $C_{d,1} = C_{ch,4,1}$ ,  $C_{d,2} = C_{ch,4,1}$ ,  $C_{d,3} = C_{ch,4,3}$ ,  $C_{d,4} = C_{ch,4,3}$ ,  $C_{d,5} = C_{ch,4,2}$ ,  $C_{d,6} = C_{ch,4,2}$  과 같이 할당된다.

표 6 HS-DPCCH 부호 할당  
Table 6 DPCCH code allocation

Nmax-dpdch	Channelisation code chs
0	Cch,256,33
1	Cch,256,64
2, 4, 6	Cch,256,1
3, 5	Cch,256,32

표 7 E-DPCCH/E-DPDCH 부호 할당  
Table 7 E-DPCCH/E-DPDCH code allocation

Nmax-dpdch	HS-DSCH configured	E-DPDCHk	iqed,k
0	No/Yes	E-DPDCH1	1
		E-DPDCH2	j
		E-DPDCH3	1
		E-DPDCH4	j
1	No	E-DPDCH1	j
		E-DPDCH2	1
1	Yes	E-DPDCH1	1
		E-DPDCH2	j

사용자 구분을 위한 스크램블링 부호는 아래 그림 7의 형태로 발생된다.

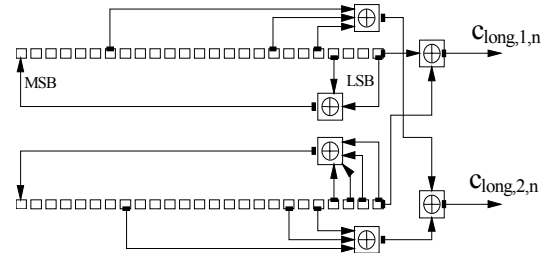


그림 7 스크램블링 부호 발생  
Fig. 7 Scrambling code generation

데이터가 HPSK(Hybrid PSK) 방식[7]으로 변조 되도록 식 (1)에 의해 스크램블링 부호가 동위상과 직교위상에 혼합되어 데이터에 곱해진다.

$$C_{long,n}(i) = c_{long,1,n}(i)(1 + j(-1)^i c_{long,2,n}(2\lfloor i/2 \rfloor)) \quad (1)$$

상향 링크에서 사용되는 펄스정형필터[8]의 위치는 그림 8과 같으며 0.22 톨 오프의 제곱근 상승 코사인 필터를 사용하였다.

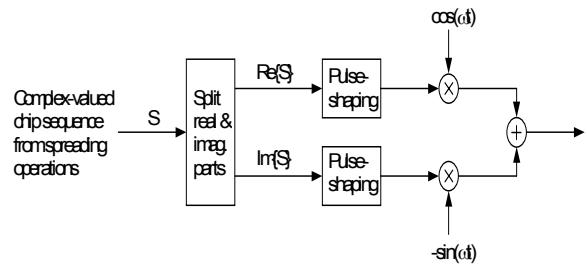


그림 8 펄스정형필터  
Fig. 8 Pulse shaping filter

이를 식으로 표현하면 식(2)와 같다.

$$RC_0(t) = \frac{\sin\left(\pi \frac{t}{T_c}(1-\alpha)\right) + 4\alpha \frac{t}{T_c} \cos\left(\pi \frac{t}{T_c}(1+\alpha)\right)}{\pi \frac{t}{T_c} \left(1 - \left(4\alpha \frac{t}{T_c}\right)^2\right)} \quad (2)$$

본 논문에서 송신신호는 프레임 단위로 전송되며 측정 알고리즘에서는 시간 슬롯 단위로 측정을 수행한다고 가정하였다.

### 3. 제안한 HSPA/HSPA+ 측정 알고리즘

HSPA/HSPA+ 신호 측정기는 HSPA/HSPA+ 신호가 RF 단에 입력이 되면 기저대역으로 down-conversion된 후에 8 배로 과 표본화(oversampling)되어 원하는 관찰 시간 동안 메모리에 저장된 후에 본 논문에서 제안한 HSPA/HSPA+

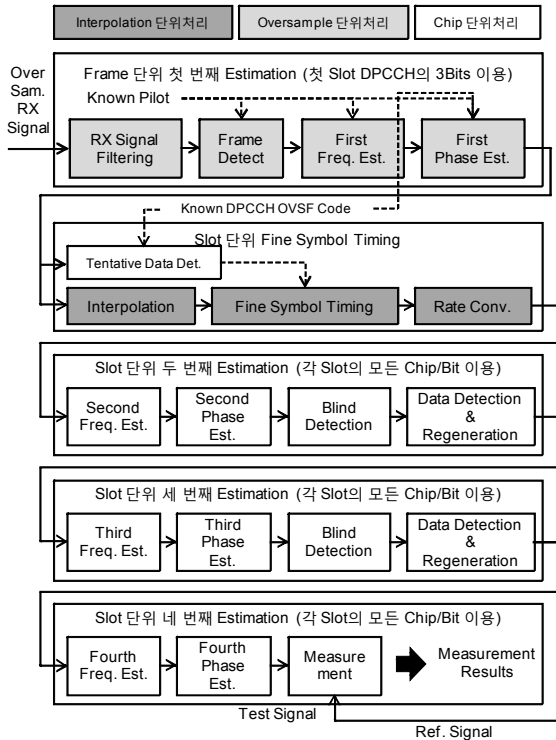


그림 9 수신신호 측정 알고리즘  
Fig. 9 Receive signal measurement algorithm

신호 측정 알고리즘을 적용하였다.

본 논문에서 구현한 HSPA/HSPA+ 수신 신호 측정 알고리즘은 그림 9와 같다.

### 3.1 프레임 검출

측정기는 8배 과표본화 수신신호에 대해 프레임 검출을 시도하게 된다. 프레임 검출 방식은 다음과 같다. 먼저 표 2에 제시된 DPCCH의 슬롯 형식에 관계없이 모든 파일럿은 초기 3비트에 대해 같은 패턴을 갖는다. 이는 표 3에서 확인할 수 있다. 또한 DPCCH에 할당된 OVFS 부호는 항상 일정하므로 이를 이용하면 초기 3비트에 대한 768칩 (=3×256)을 미리 얻을 수 있다.

DPCCH는 직교위상으로 전송되며, 3GPP HSPA/HSPA+ 표준에는 동위상으로 전송되는 채널이 없다. 따라서 위상의 변화가 발생한다고 하더라도 문제가 없다. 그러므로 이 특성을 이용하여 수신신호와 미리 알고 있는 768개 DPCCH 칩을 상관시켜 피크 값을 얻어냄으로써 프레임 검출을 완성하게 된다. 다만 이러한 방식이 올바르게 적용되려면 HSPA/HSPA+ 신호가 아닌 임의의 경우에 대해 예외처리를 수행하는 부분이 따로 존재하여야 한다.

이 예외처리는 다양한 방식으로 구현될 수 있는데 수신신호의 전력이 지나치게 낮을 경우에 예외를 두면 된다. 또 얻어진 피크 값이 다른 시간차 상관 값의 평균에 비해 뚜렷하게 크지 않으면 잡음이나 HSPA/HSPA+ 신호가 아니라고 간주하였다.

프레임이 추출되면 첫 번째 주파수 오프셋 및 반송파 위상을 추정하여야 한다. 이는 임시 데이터 검출 블럭에서 정확한 DPCCH 값을 추정하기 위함이다.

### 3.2 첫 번째 주파수 오프셋/반송파 위상 보상

프레임 검출, 첫 번째 주파수 오프셋, 그리고 첫 번째 반송파 위상 추정은 오직 데이터 복조 위한 작업이다. 따라서 프레임의 첫 번째 슬롯의 3개 비트를 이용하여 주파수 오프셋 및 반송파 위상을 추정하게 된다. 복원은 수신 프레임의 모든 오버샘플에 대해 수행하였다.

일반적인 버스트 모드의 통신 시스템에서 주파수 오프셋을 추정하는 알고리즘은 매우 다양하나 본 논문에서는 추정 범위가 넓고 정확도도 우수한 최우도(ML: Maximum Likelihood) 알고리즘을 사용하였다. 최우도 알고리즘은 식 (3)과 같다[9].

$$\hat{f}_d = \frac{1}{2\pi T} \sum_{m=1}^N w(m) \times [\arg\{R(m)\} - \arg\{R(m-1)\}]_{2\pi} \quad (3)$$

식 (3)에서,  $w(m)$ 은 평탄화 함수(smoothing function)이며, 식 (4)와 같다.

$$w(m) = \frac{3[(L_0 - m)(L_0 - m + 1) - N(L_0 - N)]}{N(4N^2 - 6NL_0 + 3L_0^2 - 1)} \quad (4)$$

식 (3)과 식 (4)에서 설명되지 않은 변수들은 참고문헌 [9]에 정의되어 있다. 식 (3)의 ML 알고리즘을 이용하여 주파수 오프셋이 보정되면 동위상 성분과 직교위상 성분의 비를 구하여 반송파 위상을 추정하고 복원하였다.

### 3.3 임시 데이터 검출

이후의 과정은 슬롯 단위로 진행된다. 즉 프레임 검출, 주파수 오프셋, 반송파 위상 등 복조에 필요한 모든 파라미터의 추정 및 복원이 완료되었으므로 OSVF 부호를 이용하여 DPCCH 채널 복조를 수행해야 한다. 슬롯 형식에 따른 파일럿의 패턴은 모두 다르므로 전체 10개의 비트에 대해 복조를 수행하여 이후에 모든 채널 파라미터 추정을 수행할 때 기준 비트들로 잡아야 한다.

### 3.4 미세 심볼 타이밍

HSPA/HSPA+ 신호 측정기에서는 미세한 심볼 타이밍 오류가 측정 오류에 지대한 영향을 미치므로 일반적인 모델과 달리 추가로 미세 심볼 타이밍을 추출해야만 한다. 일반적으로 아날로그-디지털 변환기(ADC: Analog-to-Digital Converter)의 샘플링 타이밍은 심볼 구간의 정 중앙에서 샘플링 하도록 타이밍이 맞추어져 있지 않으므로, 수신 신호를 보간하여 세밀한 심볼 타이밍 정보를 추출하게 된다. 그러나 전체 수신한 데이터를 보간하여 연산을 수행하면, 연산량이 과도하게 증가하게 되므로, 본 논문에서는 개략적인 심볼 타이밍 시점을 기준으로 하나의 칩 구간에 대하여 10배의 보간을 수행하여 미세한 심볼 타이밍을 조정하였다.

미세 심볼 타이밍은 데이터 복조를 통해 얻어진 DPCCH 비트들을 OVFS를 통해 확산시킨 기준 칩들과 보간된 수신신호 사이에 상관 값을 구함으로써 이루어진다. 지나친 연산량의 증가를 막기 위해 보간 및 미세 심볼 타이밍은 슬롯 단위로 수행되며 미세 심볼 타이밍을 얻게 되면 오버샘플 되고 보간된 수신 신호에서 정 샘플만을 뽑아낸다. 이후에 이 심볼 타이밍은 완벽하다고 가정하고 다음의 과정을 수행하게 된다.

### 3.5 두 번째 및 세 번째 주파수 옵셋/반송파 위상 보상

두 번째 및 세 번째 주파수 옵셋 및 반송파 위상의 추정 및 보상은 미세한 심볼 타이밍이 이루어진 수신신호를 이용하여 수행하였다. 또한 DPCCH의 비트들은 임시 데이터 검출을 통해 알고 있으므로 주파수 옵셋 및 반송파 위상 추정을 하는데 이를 이용하였다. 즉 슬롯의 DPCCH 모든 비트에 대해 채널을 추정한다는 의미이다. 주파수 옵셋 및 반송파 위상 추정 알고리즘은 앞서 3.3절에서 설명한 바와 같으며 이와 같이 여러 번 채널 추정을 수행하는 이유는 계측기는 일반 모뎀에서와 달리 약간의 추정오류에도 계측의 정확도가 심하게 떨어지기 때문이다.

### 3.6 블라인드 검출

HSPA/HSPA+ 표준에서는 하나의 DPCCH와 0개부터 6개까지의 DPDCH를 허용한다. 그러나 수신기 측에서는 채널 구성에 대한 어떠한 정보도 가지고 있지 않다. 따라서 수신기에서는 이를 모르는 상태에서 수신신호만을 통해 검출할 수 있는 방법을 찾아내야 한다. 표준에 의해 전송 가능한 채널의 조합을 모두 그림으로 표현하면 다음 그림 10과 같다. 일반적으로 그림 10을 Code Domain View라 한다 [10].

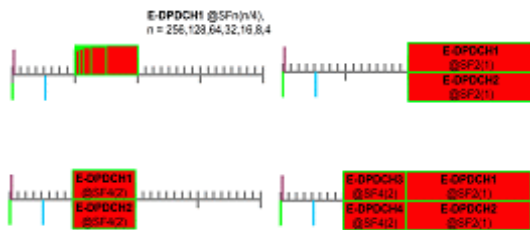


그림 10 상향 code domain view  
Fig. 10 Uplink code domain view

DPCCH는 언제나  $C_c = C_{ch, 256, 0}$ 의 OVFSF가 할당되며 항상 직교위상 축으로 전송된다. DPDCH는 하나만 사용될 때에는 확산이득을 4(비트 개수 640개)부터 256(비트 개수 10개)까지 설정하여 전송할 수 있으며 언제나  $C_{d, 1} = C_{ch, SF, SF/4}$ 의 OVFSF가 선택된다.

1개를 초과하는 DPDCH가 전송될 경우 항상 확산 이득은 4이며  $C_{d, 1} = C_{ch, 4, 1}$ ,  $C_{d, 2} = C_{ch, 4, 1}$ ,  $C_{d, 3} = C_{ch, 4, 3}$ ,  $C_{d, 4} = C_{ch, 4, 3}$ ,  $C_{d, 5} = C_{ch, 4, 2}$ ,  $C_{d, 6} = C_{ch, 4, 2}$ 과 같이 OVFSF가 할당된다.

수신기는 Code Domain View를 참고하여 가능한 OVFSF에 대해 모두 상관 값을 구한 후 기준 임계치를 넘는 Code Domain을 찾아내어 전송 신호의 채널 구성을 추정하게 된다. 이때 임계값은 DPCCH의 상관 값을 기준으로 표준에 제시된 채널 간 전력비를 고려하여 주의 깊게 설정하여야 한다.

### 3.7 데이터 검출 및 신호 재생성

블라인드 검출을 통해 채널의 구성을 알아낸 후 채널별 데이터를 검출하였다. 검출된 데이터는 신호의 재생성기에 입력되어 기준신호를 만들어 낸다. 데이터 검출 및 블라인드

검출이 성공하면 기준신호는 정확하게 생성된다. 이 기준신호는 4번째 주파수 옵셋 및 반송파 위상이 복원된 테스트 신호와 함께 계측 블록에 입력되어 다양한 신호 계측을 수행하는데 사용된다.

### 3.8 파라미터 측정

HSPA/HSPA+에서 측정은 기준신호와 테스트신호 사이에 이루어지게 된다[11],[12]. 기준신호는 수신단에서 발생시킨 오류없이 전송된 신호를 의미하고 테스트 신호는 실제로 전송된 신호에 다양한 채널 추정을 수행하여 복원한 수신신호이다. 따라서 기준신호에 비해 테스트 신호가 얼마나 많은 변화가 발생했는지를 측정하는 것이다. 앞으로 기준신호는  $r_{REF}$ 로 테스트 신호는  $r_{TEST}$ 로 표기한다.

HSPA/HSPA+ 수신신호를 측정하는 파라미터 중 가장 중요한 것은 Rho이다. Rho는 전체 수신신호의 전력과 (수신신호와 기준신호와의) 상관전력의 비를 의미한다. 또는 신호전력과 오류 전력의 비를 의미하기도 한다. 이를 수식으로 표현하면 식 (5)와 같다.

$$\rho = \frac{\text{Signal Power}}{\text{Signal Power} + \text{Error Power}} = \frac{|Cor(r_{REF}, r_{TEST})|^2}{|r_{REF}|^2 \times |r_{TEST}|^2} \quad (5)$$

Rho는 변조의 질을 하나의 숫자로 표현하며 만일 수신신호와 기준신호가 완벽하게 일치하면 1이고 두 신호사이에 오류가 존재할 경우 1보다 작아지며 1을 초과할 수는 없다.

HSPA/HSPA+ 송신신호의 정상도는 사용되는 DPDCH 채널의 개수에 따라 달라지는데 일반적으로 정진폭을 갖지 않는다. 따라서 EVM는 매우 중요한 측정 파라미터이다. EVM은 식 (6)와 같이 퍼센트 EVM의 형태로 계산된다.

$$EVM = \frac{RMS(r_{TEST} - r_{REF})}{RMS(r_{REF})} \times 100\% \quad (6)$$

Phase Error 또한 매우 중요한 측정 파라미터이다. 만일 단말의 송신신호에서 위상 오류가 많이 생긴다면 송신기 회로에서 동위상/직교위상(I/Q: Inphase/ Quadrature Phase) 발생기, 필터, 변조기, 또는 증폭기에 문제가 있다는 것을 의미한다. 실제 모뎀에서 위상 오류가 심하게 발생하면 수신기의 복조 성능에 악영향을 끼치게 된다.

변조 정확도를 나타내는 다른 파라미터는 주파수 오류(Frequency Error)이다. 주파수 오류는 주파수 합성기(Frequency Synthesizer) 또는 위상 고정 루프(Phase Locked Loop)의 성능을 평가하는 것이다. 만일 주파수 오류가 많이 발생한다면 주파수 발생기가 빠르게 발생 주파수를 변환시키지 못한다는 의미가 된다. 또한 수신기 측면에서 주파수 오류로 인한 간섭이 발생하는 문제점이 생긴다. 이외에도 측정이 필요한 파라미터는 다음과 같다.

- Code Domain Error(CDE) Power 부류
  - Code Domain Power(CDP)
  - CDE Power
  - Peak CDE Power
  - Peak Active CDE Power

- Magnitude Error
- I/Q Origin Offset

#### 4. 성능평가

본 논문에서는 HSPA/HSPA+ 송수신기를 C 언어를 이용하여 구현하였다. 성능 평가를 위해 사용된 파라미터는 다음과 같다.

- 8배 과 표본화
- 랜덤 데이터 패턴
- DPCCH 슬롯 형식: 0번
- 스크램블링 코드의 코드 번호: All 0
- 보간 비율: 10배
- 송수신 필터 탭수 / 롤오프: 101 / 0.22
- 하나의 프레임내 슬롯의 개수: 15
- 심볼율/칩율/샘플율: 15 ksps / 3.84 Mcps / 30.72 Msps

구현한 신호 측정기의 성능을 평가하기 위해, 기존 장비인 HSPA/HSPA+ 신호 발생기를 사용하여 HSPA/HSPA+ RF 송신 신호를 만든 후에, Innowireless 사의 장비에 RF 신호를 입력시켜 기저대역으로 변환한 후에 8배 과표본화하여 수신신호를 얻었다. 이 8배 과표본화된 신호를 구현된 신호 측정기에 입력시켜서 측정된 결과를 결과로 나타내었다. 구현된 신호 측정기의 성능 비교를 위해서 Agilent사의 HSPA/HSPA+신호 측정 장비의 결과와 비교하였다.

##### 4.1 DPCCH만이 전송되는 경우

그림 11은 측정의 대상이 되는 HSPA/HSPA+ 신호의 초기 칩들을 나타낸 것이다.

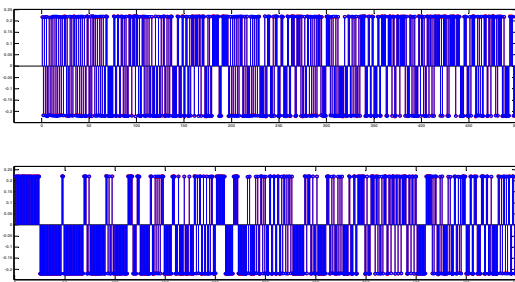


그림 11 HSPA/HSPA+ 송신신호 (DPCCH)  
Fig. 11 HSPA/HSPA+ transmit signal

그림 11에서 위쪽의 그림은 동위상 신호이고 아래쪽 그림은 직교위상 신호이다. 이 그림들에는 기준 신호와 테스트 신호가 함께 그려져 있으나 거의 겹쳐 있어 구분할 수 없을 정도이다. 이 신호는 하나의 DPCCH만 포함된 경우이다. 기준신호는 수신기에서 생성된 정확한 신호이지만 테스트 신호는 송신된 신호를 수신기에서 최대한 보정한 신호이다. 본 논문에서는 이 신호를 사용하여 제안한 알고리즘과 Agilent사의 장비에 대한 측정을 수행하였다.

그림 12는 그림 11의 송신신호를 Agilent사의 장비를 이용하여 측정된 신호 정확도 결과이다. 그림 13은 본 논문에서

제안된 알고리즘을 적용하여 측정된 결과이다. 그림 12, 그림 13을 분석한 결과, 본 논문에서 제안한 알고리즘을 이용한 측정결과가 Agilent사의 장비보다 정확도가 우수함을 확인하였다.

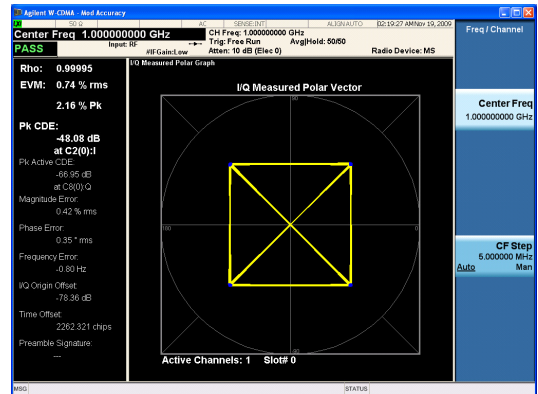


그림 12 정확도 측정결과 - Agilent사 장비  
Fig. 12 Accuracy measurement result (Agilent device)

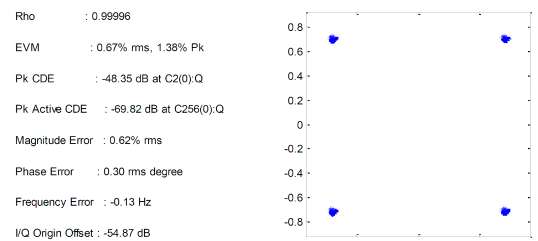


그림 13 정확도 측정결과 - 제안한 프로그램  
Fig. 13 Accuracy measurement result (Proposed Algorithm)

##### 4.2 DPCCH/HS-DPCCH/E-DPCCH/4 E-DPDCH가 전송되는 경우

HSPA/HSPA+는 다양한 채널 조합을 전송할 수 있으나 지면 관계상 모든 결과를 표현하기에는 한계가 있어, 그 중 가장 복잡한 조합인 DPCCH 1개, HS-DPCCH 1개, E-DPCCH 1개,

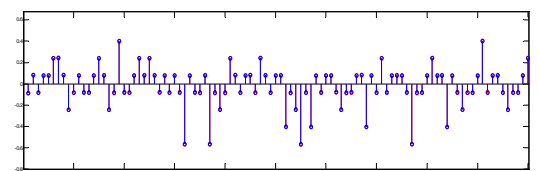
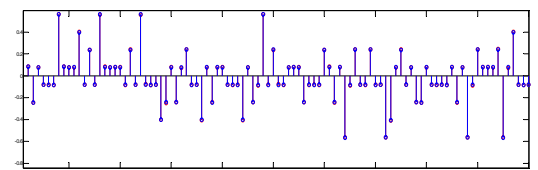
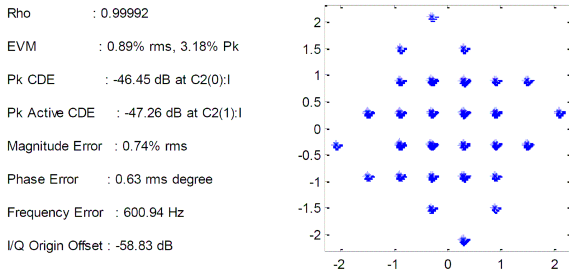


그림 14 HSPA/HSPA+ 송신신호  
(DPCCH/HS-DPCCH/E-DPCCH/4 E-DPDCH)  
Fig. 14 HSPA/HSPA+ transmit signal  
(DPCCH/HS-DPCCH/E-DPCCH/4 E-DPDCH)



**그림 15** HSPA/HSPA+ 정확도 측정 결과 (DPCCH/HS-DPCCH/E-DPCCH/4 E-DPDCH)  
**Fig. 15** HSPA/HSPA+ Accuracy measurement result (DPCCH/HS-DPCCH/E-DPCCH/4 E-DPDCH)

E-DPDCH 4개를 전송하는 경우의 결과를 나타낸다. 그림 14는 측정의 대상이 되는 신호이고 그림 15는 본 논문에서 제안된 알고리즘을 적용한 결과이다.

그림 15에서 채널의 개수가 많아지면 성능도가 정진폭의 형태를 가지지 않는 것을 알 수 있다. 또한 앞 절에서 설명한 다양한 파라미터에 대한 측정값을 정확히 얻고 있음을 확인하였다.

### 5. 결 론

본 논문에서는 HSPA/HSPA+ 단말의 성능을 측정하기 위한 측정기를 소프트웨어로 구현하였고, HSPA/HSPA+ 신호 발생기를 사용하여 구현한 측정기의 성능을 평가하였다.

본 논문에서 구현한 측정기는 HSPA/HSPA+ 신호의 정밀한 측정을 위해 4단계의 파라미터 추정방식을 사용하였다. 또한 수신신호를 보간하여 수신신호 샘플의 개수를 증가시킴으로서 측정의 정확도를 향상시켰다.

본 논문에서 제안한 HSPA/HSPA+ 신호측정 방식은 하드웨어를 구현하기 전에 소프트웨어를 이용하여 사전에 측정 성능을 검증하는데 사용될 수 있을 것이다. 또한 최근 측정 장비는 PC를 내장하여 소프트웨어로 측정 알고리즘을 구현하는 추세이므로, 본 논문에서 구현된 측정 소프트웨어를 DLL로 변환하여 상용 HSPA/HSPA+ 신호측정 장비에 적용할 수 있을 것이다.

### 감사의 글

본 연구는 2010년도 상명대학교 교내 연구비 지원에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.

### 참 고 문 헌

[1] 이영용, "HSPA Evolution," 한국통신학회, 한국통신학회지(정보와통신) 제24권 제3호, pp. 87~96, 2007년 3월  
 [2] <http://www.innowireless.co.kr/>  
 [3] <http://www.agilent.com/>  
 [4] 3GPP TS 25.201 V8.1.0, 3rd Generation Partnership Project; Technical Specification Group Radio Access

Network; "Physical layer - General description (Release 8)", May 2008

[5] 3GPP TS 25.211 V8.4.0, 3rd Generation Partnership Project; Technical Specification Group Radio Access Network; "Physical channels and mapping of transport channels onto physical channels (FDD) (Release 8)", Mar. 2009  
 [6] 3GPP TS 25.213 V8.4.0, 3rd Generation Partnership Project; Technical Specification Group Radio Access Network; "Spreading and modulation (FDD) (Release 8)", Mar. 2009  
 [7] Agilent Technologies, "HPSK Spreading for 3G", Application Note 1335, Dec. 2000  
 [8] 3GPP TS 25.101 V8.7.0, 3rd Generation Partnership Project; Technical Specification Group Radio Access Network; "User Equipment (UE) radio transmission and reception (FDD) (Release 8)", May 2009  
 [9] Umberto Mengali and M. Morelli, "Data-Aided Frequency Estimation for Burst Digital Transmission," IEEE Trans. on Commun., Vol. 45, No. 1, pp.23-25, Jan. 1997  
 [10] Pete Goldsack, "HSUPA Overview," Agilent Technologies, Dec. 2007  
 [11] 3GPP TS 34.121-1 V8.7.0, 3rd Generation Partnership Project; Technical Specification Group Radio Access Network; "User Equipment (UE) conformance specification; Radio transmission and reception (FDD); Part 1: Conformance specification (Release 8)", June 2009  
 [12] Agilent Technologies, "Designing and Testing 3GPP W-CDMA User Equipment", Application Note 1356, Feb. 2003

## 저 자 소 개



### 조 태 경 (趙 兌 璟)

1984년 한양대학교 전자통신공학과 졸업. 1986년 한양대학교 대학원 전자통신공학과 졸업(석사). 2001년 한양대학교 대학원 전자통신공학과 졸업(박사). 2003년~현재 상명대학교 정보통신공학과 교수.

Tel : 041-550-5354

E-Mail : tkcho@smu.ac.kr