

공진 제어기를 이용한 계통 연계형 인버터의 데드타임 보상

韓相協[†], 朴鐘炯^{**}, 金興根[†], 車憲寧^{***}, 全泰園^{****}, 魯義哲^{*****}Dead Time Compensation of Grid-connected Inverter
Using Resonant ControllerSang-Hyup Han, Jong-Hyoung Park, Heung-Geun Kim, Honnyong Cha
Tea-Won Chun, and Eui-Cheol Nho

요 약

본 논문에서는 PWM 인버터에 적합한 새로운 데드타임 보상방법을 제안한다. 최근 PWM 인버터는 교류전동기, 분산전원용 계통연계 시스템, 정지형보상기 등의 다양한 산업에 사용되고 있다. 그러나 사용되는 전력용 소자의 비선형적인 특성과 데드타임에 의해 전력의 품질이 저하되고 전류에 고조파가 발생하게 된다. 데드타임에 의한 고조파는 정지좌표계상에서는 제 5, 7 고조파가, 동기좌표계상에서는 제 6 고조파가 가장 현저하다. 본 논문에서는 동기좌표계상에서 공진제어기를 사용하여 제 6 고조파를 보상하는 방법을 제안한다. 제안된 방법은 시스템의 안정도를 유지하면서도 데드타임에 의한 전류의 고조파를 억제하여 전력품질을 향상시킬 수 있고, 제 6고조파를 검출하기 위한 별도의 연산이나 외부적인 하드웨어, 추가적인 실험이 필요하지 않다는 장점이 있다.

ABSTRACT

This paper proposes a new dead time compensation method for a PWM inverter. Recently, PWM inverters are extensively used for industry applications, such as ac motor drives, distributed grid-connected systems and a static synchronous compensator (STATCOM). Nonlinear characteristics of the switch and the inverter dead time cause a current distortion and deterioration of power quality. The dominant harmonics in the output current are the 5th and 7th harmonics in the stationary frame, and the 6th harmonics in the synchronous rotating frame. In this paper, a resonant controller which compensates the 6th harmonics in the synchronous rotating frame is proposed. This method does not require any off-line experimental measurements, additional hardware and complicated mathematical computations. Furthermore, the proposed method is easy to implement and does not cause any stability problem.

Key Words : Dead time compensation, dead time effects, proportional-resonant(PR) controller, PWM inverter, resonant controller

[†]교신저자 : 정회원, 경북대 IT대학 전기공학과 교수

E-mail : kimhg@mail.knu.ac.kr

^{*}학생회원, 경북대 대학원 전자전기컴퓨터학부 석사과정

^{**}학생회원, 경북대 대학원 전자전기컴퓨터학부 박사과정

^{***}정회원, 경북대 에너지공학부 교수

^{****}정회원, 울산대 전기전자정보시스템공학부 교수

^{*****}정회원, 부경대 전기공학과 교수

접수일자 : 2011. 9. 9

1차 심사 : 2011. 9. 27

심사완료 : 2011. 10. 28

1. 서 론

전압형 인버터는 분산전원용 PCS, 교류 전동기 구동, 정지형 무효전력 보상 장치, 무정전 전원장치 등의 다양한 목적으로 사용되고 있다.

인버터는 두 개의 스위치가 하나의 암(arm)을 이루며 상단과 하단 스위치는 상보적으로 스위칭된다. 스

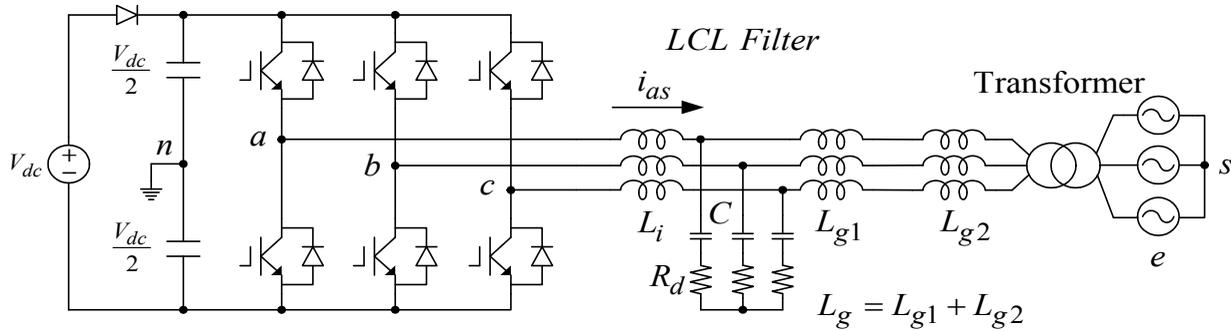


그림 1 계통연계형 3상 PWM 인버터
Fig. 1 Grid-connected 3 phase PWM inverter

위칭 소자의 특성상 턴-온 시간보다 턴-오프 시간이 길어서 동시에 각각의 스위치에 턴-온과 턴-오프 신호를 주게 되면 암단락이 발생한다. 이를 막기 위하여 상단의 스위치에 턴-오프 신호를 인가한 후 하단의 스위치가 꺼질 수 있는 일정 시간이 지난 다음에 하단의 스위치에 턴-온 신호를 인가하여 암단락을 방지하는데 턴-오프 신호 후 반대쪽 스위치에 턴-온 신호가 인가 되기까지의 시간을 데드타임이라고 한다. 이 데드타임의 크기는 스위칭 소자의 턴-오프 타임에 약간의 여유를 두어 설정한다.

스위칭 신호에 주어지는 데드타임과 스위칭 소자와 환류 다이오드 전압강하의 비선형성으로 인하여 인버터 출력전압에 왜곡이 발생한다^[1]. 왜곡된 전압은 전류 왜곡으로 나타나 교류전동기 구동시스템의 경우 전동기의 토크 맥동을 증가시키며 그림 1과 같은 태양광 발전용 3상 인버터 시스템의 경우 전력품질을 저하시켜 IEEE 표준 1547에서 규정한 계통주입 전류의 총고조파 왜율 5% 이하를 만족시킬 수 없게 될 수도 있다^[2].

기존에 발표된 데드타임보상 방법은 스위칭 소자의 동작 온도와 도통전류의 크기에 따른 전압강하의 정확한 추정이 어려워 정확한 보상을 할 수 없으며, 보상을 위한 추가적인 실험이 필요하다는 단점이 있다^[3]. 또한 별도의 외부적인 하드웨어가 필요하거나 동기좌표계상에서의 제 6 고조파 검출을 위한 복잡한 연산이 필요하여 구현이 복잡하다는 단점들이 있다^{[4]-[7]}. 한편 스위칭 기간에 전류의 방향이 반전되지 않는 경우에는 전류의 방향에 따라 상단 또는 하단의 스위칭 소자만 온-오프시킴으로서도 동일한 제어 성능을 얻을 수 있기 때문에 불필요한 스위칭 횟수를 반감함과 동시에 데드타임을 두지 않는 Bose 등에 의해 제안된 방법^[8]

이 있지만, 전류방향이 바뀌는 순간에 제안된 방법을 적용할 수 없고 별도의 외부적인 회로가 필요하므로 구현이 용이하지 않다.

본 논문에서는 계통연계형 3상 PWM 인버터에서 데드타임에 의한 전압의 왜곡을 평균값이론을 적용하여 분석하였고, 공진제어기를 이용하여 동기좌표계상에서 제6고조파 성분을 보상하여 데드타임에 의한 고조파를 저감시키는 방법을 제안하였다. 제안된 방법은 복잡한 수식이나 고조파검출을 위한 별도의 알고리즘이나 외부적인 하드웨어를 필요로 하지 않고 구현이 쉬우며 연산 속도가 빠르다는 장점을 갖는다.

2. 데드타임에 의한 전압, 전류 왜곡

스위칭 상태에 따른 인버터 폴 전압의 순시치를 스위치, 다이오드의 전압강하를 고려하여 나타내면 다음과 같다.

$$v_{an} = \frac{V_{dc}}{2} - V_{ce} \quad (S_a = 1, i_{as} > 0) \tag{1}$$

$$v_{an} = -\frac{V_{dc}}{2} - V_d \quad (S_a = 0, i_{as} > 0) \tag{2}$$

$$v_{an} = \frac{V_{dc}}{2} + V_d \quad (S_a = 1, i_{as} < 0) \tag{3}$$

$$v_{an} = -\frac{V_{dc}}{2} + V_{ce} \quad (S_a = 0, i_{as} < 0) \tag{4}$$

단, S_a 는 a상의 스위칭 함수로서 상단의 스위치가 켜졌을 때 1이며 하단의 스위치가 켜졌을 때 0이다(상단과 하단의 스위치는 교번 동작). V_{ce} 는 스위치 전압강하이고 V_d 다이오드 전압강하이다.

그림 2는 게이팅 패턴과 폴 전압을 나타낸 것이다. 데드타임에 의한 스위칭 패턴의 변화는 출력전압의 왜곡을 발생시킨다. 인버터의 이상적인 출력전압의 스위칭 주기에 대한 순시 평균값은 식 (5)와 같고 데드타임과 스위칭 소자와 환류 다이오드의 전압강하 등을 고려한 실제 출력전압의 스위칭 주기에 대한 순시 평균값은 식 (6)과 같다. (단, 스위치와 환류 다이오드의 전압강하는 전류의 크기에 관계없이 일정하다고 가정한다.)

$$V_{an,ideal} = (V_{dc})(D_a - \frac{1}{2}) \quad (5)$$

$$V_{an,real} = (V_{dc} - V_{ce} + V_d) \times (M_a - \frac{1}{2}) - \frac{1}{2} \text{sign}(i_{as})(V_{ce} + V_d) \quad (6)$$

단, D_a 는 암A의 상단 스위치의 듀티 사이클, T_d 는 데드타임, t_{on} 은 턴-온타임, t_{off} 는 턴-오프타임, T_s 는 전류의 샘플링주기이고, M_a 와 $\text{sign}(i_{as})$ 는 각각 다음 식과 같다.

$$M_a = D_a - \frac{T_d + t_{on} - t_{off}}{2T_s} \text{sign}(i_{as}) \quad (7)$$

$$\text{sign}(i_{as}) = \begin{cases} 1, & i_{as} > 0 \\ -1, & i_{as} < 0 \end{cases} \quad (8)$$

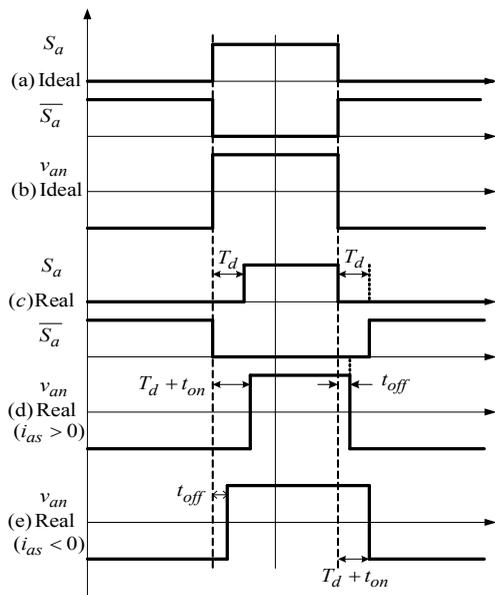


그림 2 게이팅 패턴과 폴 전압
Fig. 2 Gatting patterns and pole voltage

식 (5)와 식 (6)의 차를 통해 인버터 출력 상 전압의 오차를 구할 수 있고 이는 아래의 식 (9)~(11)과 같다.

$$\Delta V_{as} = \frac{\Delta V}{3} \{2\text{sign}(i_{as}) - \text{sign}(i_{bs}) - \text{sign}(i_{cs})\} \quad (9)$$

$$\Delta V_{bs} = \frac{\Delta V}{3} \{2\text{sign}(i_{bs}) - \text{sign}(i_{cs}) - \text{sign}(i_{as})\} \quad (10)$$

$$\Delta V_{cs} = \frac{\Delta V}{3} \{2\text{sign}(i_{cs}) - \text{sign}(i_{as}) - \text{sign}(i_{bs})\} \quad (11)$$

단, $\Delta V = \left(\frac{V_{ce} + V_d}{2} + V_{dc} \frac{T_d + t_{on} - t_{off}}{2T_s} \right)$ 이다.

3상 상 전압 오차를 정지좌표계로 변환하면 다음과 같다.

$$\Delta V_{\alpha} = \frac{\Delta V}{3} (2\text{sign}(i_{as}) - \text{sign}(i_{bs}) - \text{sign}(i_{cs})) \quad (12)$$

$$\Delta V_{\beta} = \frac{\Delta V}{\sqrt{3}} (\text{sign}(i_{bs}) - \text{sign}(i_{cs})) \quad (13)$$

$$\Delta V_{\alpha} = \frac{4}{\pi} \Delta V \left\{ \cos \omega t + \frac{1}{5} \cos 5 \omega t + \frac{1}{7} \cos 7 \omega t + \frac{1}{11} \cos 11 \omega t + \frac{1}{13} \cos 13 \omega t + \dots \right\} \quad (14)$$

그림 3은 3상 전류의 방향에 따른 정지좌표계 오차 전압을 나타낸 것이다. α 축의 위상각을 기준으로 인버터 출력 상 전압 오차를 푸리에 급수로 전개하면 다음과 같다.

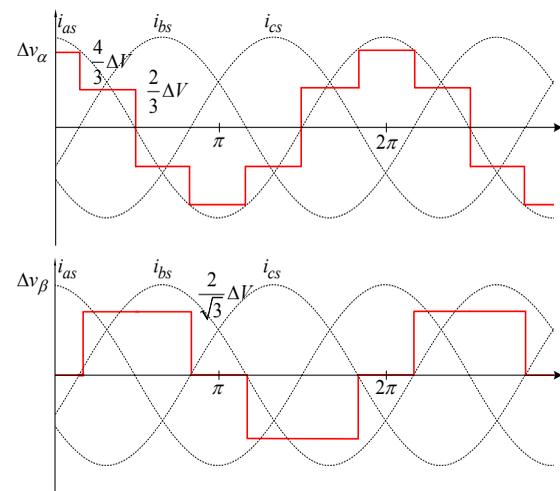


그림 3 인버터 출력 전류에 따른 정지좌표계 오차 전압
Fig. 3 Inverter current and error voltage in the stationary frame

$$\Delta V_\beta = \frac{4}{\pi} \Delta V \left\{ \begin{aligned} &\sin wt - \frac{1}{5} \sin 5wt + \frac{1}{7} \sin 7wt \\ &-\frac{1}{11} \sin 11wt + \frac{1}{13} \sin 13wt - \dots \end{aligned} \right\} \quad (15)$$

또한, 정지좌표계 오차 전압을 동기좌표계로 변환하면 다음과 같다.

$$\Delta V_d = \frac{4}{\pi} \Delta V \left\{ 1 + \frac{12}{35} \cos 6wt + \frac{24}{143} \cos 12wt + \dots \right\} \quad (16)$$

$$\Delta V_q = \frac{4}{\pi} \Delta V \left\{ \frac{2}{35} \sin 6wt + \frac{2}{143} \sin 12wt + \dots \right\} \quad (17)$$

식 (16), (17)을 통해 정지좌표계에서의 오차 전압의 제5, 제7 고조파 성분은 동기좌표계에서는 제6고조파 성분으로 나타나고 정지좌표계에서 제11, 제13 고조파 성분은 동기좌표계에서 제12 고조파 성분으로 나타남을 알 수 있다.

3. 데드타임 보상 방법

3.1 계통연계형 인버터 시스템의 전류왜곡

그림 4는 정지좌표계에서의 비례-공진 전류제어기를 사용한 태양광 발전용 계통연계형 PWM 인버터 시스템의 일반적인 구조를 나타낸 것이다. 직류 링크단 전압이 일정하게 제어되고 있고, 스위칭 주파수에 의한 리플을 무시한다면 인버터 출력전류는 데드타임과 스위칭 소자의 전압강하에 의한 전류왜곡만을 갖는다.

식 (16)에서 직류 성분 오차는 계통에 주입되는 전류의 기본파 성분 오차를 야기 시키는데 이 기본파 성

분은 비례-공진 전류제어기에 의해서 보상되므로 계통에 주입되는 오차 전류는 식 (18), (19)와 같이 6의 배수 성분으로 나타난다.

$$\Delta i_d = \frac{4}{\pi} \Delta V \left\{ \frac{12}{35Z_6} \cos(6wt - \phi_6) + \frac{24}{143Z_{12}} \cos(12wt - \phi_{12}) + \dots \right\} \quad (18)$$

$$\Delta i_q = \frac{4}{\pi} \Delta V \left\{ \frac{2}{35Z_6} \sin(6wt - \phi_6) + \frac{2}{143Z_{12}} \sin(12wt - \phi_{12}) + \dots \right\} \quad (19)$$

단, $Z_n = \sqrt{R_{th}^2 + (2n\pi f L_{th})^2}$, $\phi_n = \tan^{-1} \frac{2n\pi f L_{th}}{R_{th}}$ 이고,

R_{th}, L_{th} 는 각각 인버터 출력단에서 본 계통측 테브낭 등가저항 및 인덕턴스이다.

식 (18)과 (19)는 데드타임과 스위칭 소자의 전압강하에 의한 정지좌표계에서의 제5, 제7 고조파 성분 전류와 제11, 제13고조파 성분 전류는 동기좌표계에서는 각각 제6, 제12고조파 성분 전류로 변환됨을 나타낸다. 즉, 동기좌표계상에서의 제6 고조파 보상만으로 데드타임에 의한 출력전류의 제5, 제7 고조파 왜곡을 보상할 수 있게 된다. 따라서 본 논문에서는 동기좌표계상에서 데드타임 보상을 수행한다.

3.2 공진제어기

공진제어기는 식 (20)과 같은 전달함수를 가지며 그림 5와 같이 두 개의 적분기만을 이용하기 때문에 구현이 용이하다. 그림 6은 공진제어기의 개루프 주파수 응답이다. 공진주파수는 계통 주파수(60Hz)의 6배인 360Hz로서 이 공진주파수에서 개루프 이득이 무한대이며 위상지연이 없다는 것을 보여주고 있다^[9].

$$G_R(s) = \frac{k_i s}{s^2 + w^2} \quad (20)$$

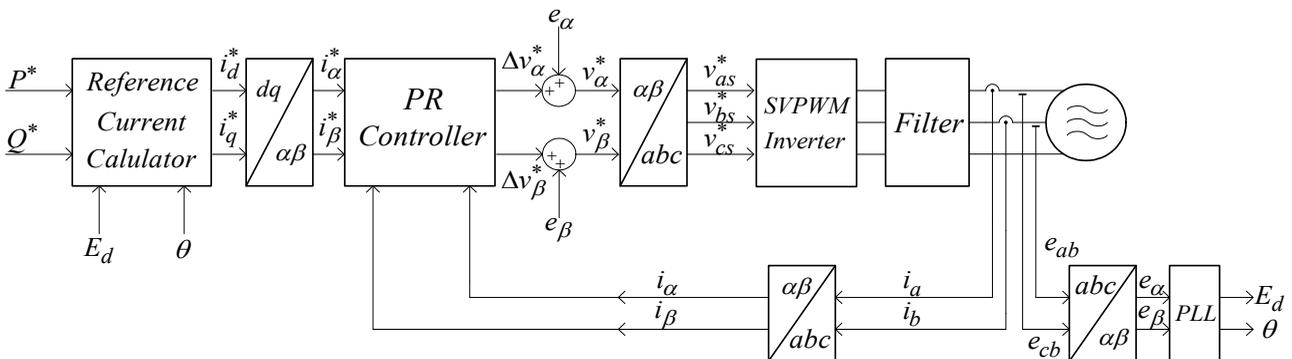


그림 4 정지좌표계 비례-공진 전류제어기를 사용한 계통연계형 PWM 인버터 시스템의 일반적인 구조

Fig. 4 General structure of a grid-connected PWM inverter system using the stationary frame proportional-resonant current controller.

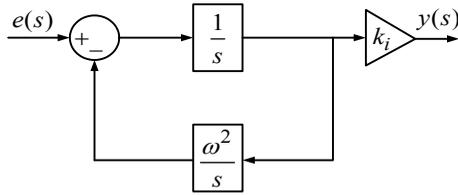


그림 5 2개의 적분기를 이용한 공진제어기
Fig. 5 Resonant controller using two integrator

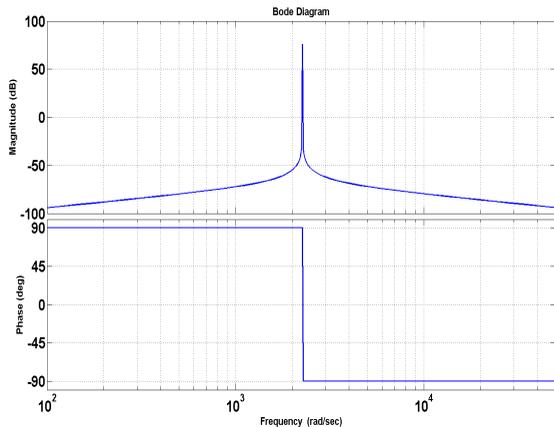


그림 6 공진제어기의 보드선도
Fig. 6 Bode plot of resonant controller

그러므로 공진제어기를 폐루프 시스템에 사용하면 공진주파수에 대해서 1의 이득과 위상 지연이 없는 응답을 얻을 수 있다.

3.3 새로운 데드타임 보상방법

식 (16)과 (17)를 통해 데드타임에 의한 출력전압의 왜곡이 동기좌표계상에서 제 6, 12고조파 왜곡으로 나타남을 확인하였다. 또한, 식 (18), (19)를 통해 출력전압과 마찬가지로 출력전류 역시 동기좌표계상에서 제 6, 12고조파 왜곡이 발생함을 확인하였다. 그러므로 본 논문에서는 공진제어기의 공진주파수 응답특성을 이용하여 그림 7과 같은 새로운 데드타임보상 방법을 제안한다.

그림 7과 같이 전류의 기본과 성분은 정지좌표계상에서의 비례-공진제어기로 제어되지만 데드타임에 의한 오차가 정확하게 보상되지 않아 동기좌표계 상에서 6의 배수 고조파가 나타나게 된다. 이를 해결하기 위하여 동기좌표계상에 병렬로 제6, 제12 고조파 보상용 공진제어기를 설치하고 각각의 출력을 정지좌표계로 변환하여 인버터 출력전압 지령에 더해 줌으로써 계통에 주입되는 전류의 고조파를 억제할 수 있다.

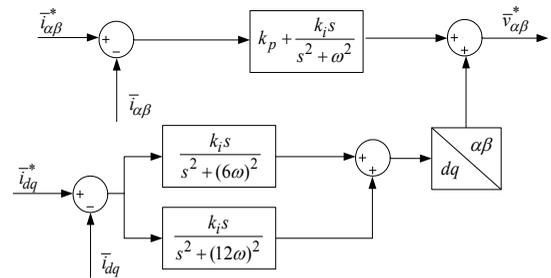


그림 7 새로운 데드타임 보상법(1)의 블록선도
Fig. 7 Block diagram of the novel dead time compensation(1)

제안된 보상방법을 검증하기 위해 아래와 같이 시뮬레이션을 수행하였다. 시뮬레이션 조건은 10 kHz의 스위칭 주파수에 5μs의 데드타임을 주었고 직류 링크단 전압은 400 V로 두었다. 0.1초에서 6고조파 공진제어기가 동작하며 0.15초에서 12고조파 공진제어기가 추가로 동작한다. 단, 스위칭에 의한 고조파 성분은 필터에 의해 완전히 제거 되었다고 가정하였다.

그림 8과 같이 제6, 제12고조파 보상에 의해 데드타임에 의한 영향이 개선되어 출력전류가 정현파를 이룸을 알 수 있다. 또한, 제어에 의한 오버슈트가 없음도 확인할 수 있다.

제6고조파 보상결과에 비해 제12 고조파 보상을 추가한 결과를 보면 그 효과는 미미하다. 식 (18)과 (19)에서 알 수 있듯이 데드타임에 의한 제12 고조파 전류 왜곡은 매우 작아 무시할 수 있다.

따라서 본 논문에서는 제6 고조파 전류만 보상한 그림 9와 같은 보상방법을 제안한다.

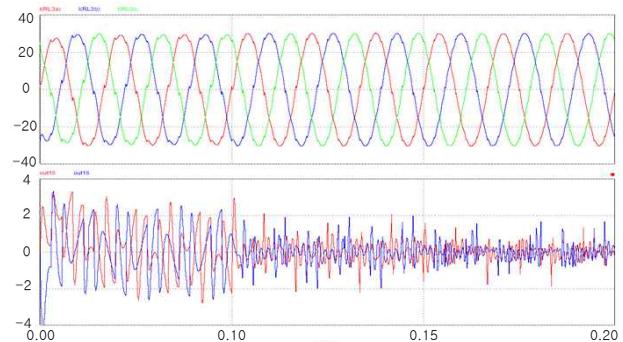


그림 8 제안된 데드타임보상에 의한 3상 출력전류(20 A/div, 100 ms/div)와 정지좌표계 오차전류 (2 A/div, 100 ms/div)
Fig. 8 3 phase output current (20 A/div, 100 ms/div) and stationary frame current error (2 A/div, 100 ms/div) through novel dead time compensation

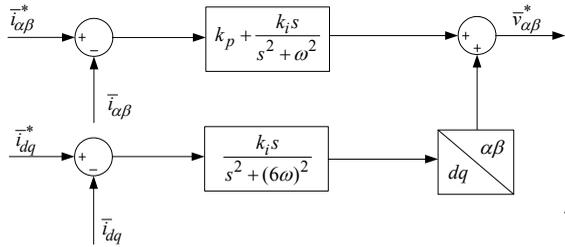


그림 9 새로운 데드타임 보상법(2)의 블록선도
 Fig. 9 Block diagram of the novel dead time compensation(2)

표 1 구성된 계통연계형 인버터의 정격 및 파라미터값
 Table 1 Parameter and rating of the grid-connected PWM inverter

L_i	500 μH
L_g	150 μH
C_f	15 μF
R_d	1 Ω
f_{sw}	10 kHz
T_d	5 μs
P	10 kW

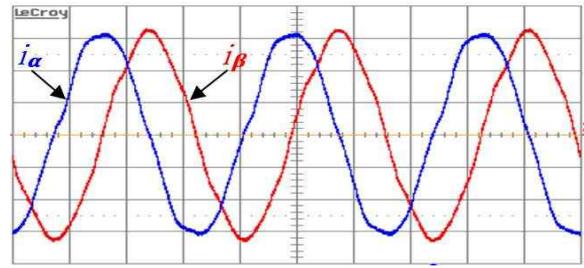
4. 실험 결과

제안된 데드타임 보상법을 검증하기 위해 그림4의 시스템을 구성하였으며 정격 및 파라미터 값은 표 1과 같다. LCL필터는 10 kVA급으로 계통에 주입되는 전류의 THD가 3 %를 만족하도록 설계하였다^[10].

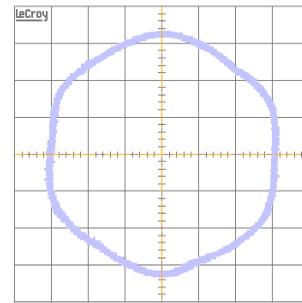
그림 10, 11, 12는 각각 데드타임을 보상하지 않은 경우, 오프라인 보상법을 적용한 경우, 그리고 제안한 데드타임 보상법을 적용한 경우 정지좌표계 전류 파형과 전류 공간벡터를 측정된 것이며 그림 13은 각각의 경우 동기좌표계 전류오차를 측정된 것이다. 제안한 데드타임 보상에 의해서 전류파형이 개선된 것을 관찰할 수 있다.

보상 효과를 정량적으로 비교해 보기 위해서 계통에 주입되는 전류의 THD와 저차 고조파 성분 4개의 크기를 전력분석기로 측정하여 그 결과를 표2에 나타내었다. 총고조파 왜율은 보상을 하지 않은 경우 3.9%, 오프라인 보상법을 적용한 경우 3.0%인 반면에 본 논문에서 제안한 데드타임 보상법을 적용한 경우 1.3%

로 현저히 감소함을 알 수 있다. 한편 제5, 제7 고조파 역시 현저히 감소되지만 제11, 제13 고조파는 오히려 증가되었는데 이는 제 6고조파 성분만 보상하고 제 12고조파 성분은 보상하지 않았기 때문이다. 고조파의 크기는 기본파에 대한 상대 백분율이다.

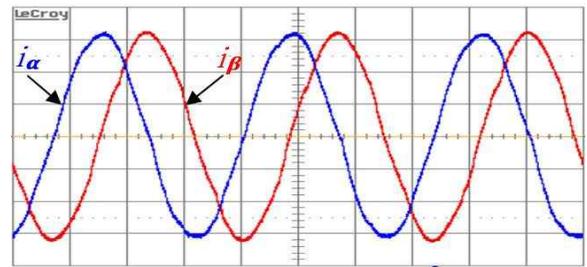


(a)

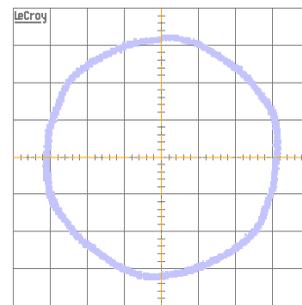


(b)

그림 10 데드타임 보상 없음 (10 A/div, 5 ms/div)
 (a) 정지좌표계 인버터 출력전류 (b) x-y plot 파형
 Fig. 10 Without dead time compensation.(10 A/div, 5 ms/div)
 (a) Stationary frame inverter output current (b) x-y plot

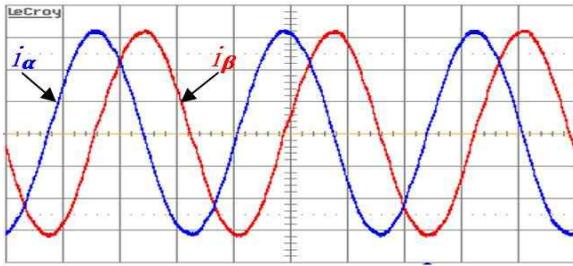


(a)

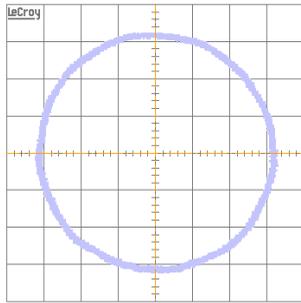


(b)

그림 11 오프라인 데드타임 보상법 (10 A/div, 5 ms/div)
 (a) 정지좌표계 인버터 출력전류 (b) x-y plot 파형
 Fig. 11 Off-line dead time compensation. (10 A/div, 5 ms/div)
 (a) Stationary frame inverter output current. (b) x-y plot



(a)



(b)

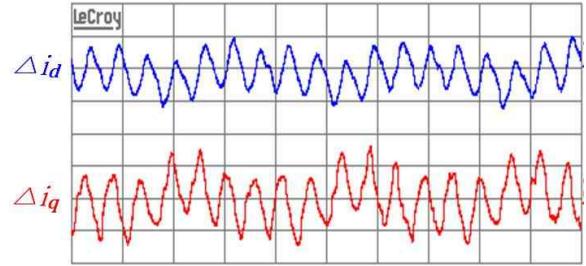
그림 12 제안된 데드타임 보상법 (10 A/div, 5 ms/div) (a) 정지좌표계 인버터 출력전류 (b) x-y plot 파형
 Fig. 12 Proposed dead time compensation. (10 A/div, 5 ms/div) (a) Stationary frame inverter output current. (b) x-y plot

표 2 각 보상방법에 따른 계통 전류의 총고조파 왜율과 고조파 크기의 비교
 Table 2 Comparison of THD and magnitude of harmonics of the grid current according to each compensation method

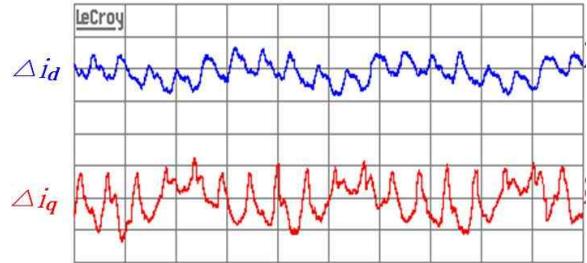
	보상 없음	오프라인 보상법	제안된 보상법
총고조파왜율(%)	3.9	3.0	1.3
5 고조파(%)	2.5	1.9	0.08
7 고조파(%)	2.08	1.7	0.17
11 고조파(%)	0.1	0.3	0.48
13 고조파(%)	0.2	0.3	0.27

5. 결 론

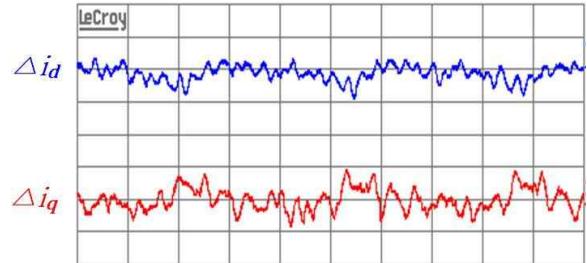
본 논문에서는 계통연계형 PWM인버터에서 공진제어를 이용한 새로운 데드타임 보상방법을 제안하였다. 먼저, 데드타임에 의한 영향을 해석하여 데드타임에 의한 전류 왜곡으로 정지좌표계 상에서 제5, 7, 11, 13 고조파 성분 등이 나타나며 동기좌표계 변환을 통해 제6, 12 고조파 성분 등으로 나타남을 보였다.



(a)



(b)



(c)

그림 13 동기좌표계 전류오차 (2 A/div, 5 ms/div) (a) 데드타임 보상 없음 (b)오프라인 데드타임 보상법 (c) 제안된 데드타임 보상법

Fig. 13 Synchronous rotating frame current error. (2 A/div, 5 ms/div) (a) Without dead time compensation. (b) With offline dead time compensation. (c) With proposed dead time compensation

다음으로 공진제어의 응답특성을 설명함으로써 데드타임에 의한 왜곡전압 보상에 적합함을 보였고, 동기좌표계 공진 제어를 사용하여 제 6고조파와 제12 고조파를 억제하는 보상법을 제안하여 시뮬레이션을 통해 제6고조파만 억제하여도 보상효과가 충분함을 확인하였다.

전류제어기로는 정지좌표계 비례-공진제어를 사용하였으며 데드타임 보상은 제6고조파를 보상하는 동기좌표계 공진제어를 사용한 시스템을 구현하여 보상이 없는 경우, 오프라인으로 보상한 경우, 제안한 방법으로 보상한 경우 각각에 대해 전류의 THD와 고조

과를 측정하였다. 실험결과 데드타임에 의한 왜곡이 개선되어 보상전의 3.9%의 총고조파 왜율이 제안한 데드타임 보상방법에 의해서 1.3%로 개선됨을 확인하였다.

본 연구는 2011년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20091010400031)

참 고 문 헌

- [1] J. W. Choi and S. K. Seol, "Inverter output voltage synthesis using novel dead time compensation," *IEEE Trans. Power Electron*, vol. 11, no. 2. pp. 221-227, March 1996.
- [2] IEEE standard for interconnecting distributed resource with electric power systems, IEEE Standard 1547, 2005.
- [3] Y. Murai, T. Watanabe and H. Iwasaki, "Waveform distortion and correction circuit for PWM inverters with switching lag-times," *IEEE. Trans Ind. Appl.*, vol. IA-23, no. 5, pp. 881-886, Sep./Oct. 1987.
- [4] Takashi Sukegawa. et al, "Fully digital vector controlled PWM VSI-fed ac drives with an inverter dead-time compensation strategy," *IEEE Trans. Ind. App.*, vol. 27 no. 3, pp. 522-559. May.1991.
- [5] A. Cichowski and J. Nieznanski, "Self-tuning dead-time compensation method for voltage-source inverters," *IEEE Power Electron*, vol. 3, no. 2. pp. 72-75, June. 2005.
- [6] K. R. Cho and J. K. Seok, "Inverter nonlinearity compensation in the presence of current measurement errors and switching device parameter uncertainties," *IEEE Trans on Power Electron*, vol. 22, no. 2, pp. 576 - -583, Mar. 2007.
- [7] S. H. Hwang and J. M. Kim, "Dead time compensation method for voltage-fed PWM inverter," *IEEE Trans. Energy Converts*. vol. 25 no.1, pp. 1-10. March. 2010.
- [8] B. K. Bose. "Base/gate drive suppression of inactive power devices of a voltage-fed inverter and precision synthesis of ac voltage and dc link current waves," *IEEE-IECON Conf Rec*, vol. 2. pp. 1030-1040, 1990.
- [9] Adrian Timbus and Frede Blaabjerg, "Evaluation of current controllers for distributed power generation systems," *IEEE Trans on Power Electronics*, vol. 24, no. 3, Mar. 2009.
- [10] 박종형, 지민훈, 김흥근, 전태원, 노의철 "총고조파 왜율과 리플 감쇄율을 이용한 계통연계형 PCS용 LCL필터 설계" *전력전자학회 논문지*, 제15권 3호, pp. 167-258, 2010.

저 자 소 개

한상협(韓相協)

1986년 6월 26일생. 2010년 경북대 전자전기컴퓨터학부 졸업. 2010년~현재 동대학원 전기공학과 석사과정.



박종형(朴鐘炯)

1979년 4월 3일생. 2006년 영남대 전기공학과 졸업. 2008년 경북대 전기공학과 졸업(석사). 2010년 현재 동 대학원 전자전기컴퓨터학부 박사과정.



김흥근(金興根)

1956년 4월 24일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공학박). 1990년~1991년 미국 Univ. of Wisconsin-Madison 방문교수. 2006년~2007년 미국 Michigan State University 방문교수. 경북대 IT대학 전기공학과 교수. 당 학회 감사 및 경상지부장.



차헌녕(車憲寧)

1972년 10월 17일생. 1999년 경북대 전자공학과 졸업. 2001년 동 대학원 전자공학과 졸업(석사). 2001년~2003년 (주)피에스텍 근무. 2004년~2005년 한국전기연구원 근무. 2009년 미국 Michigan State University 전기공학과 졸업(공학박). 2010년~2011년 한국전기연구원 스마트그리드연구본부 선임연구원. 현재 경북대 에너지공학부 전임강사.



전태원(全泰園)

1959년 1월 30일생. 1981년 부산대 전기공학과 졸업. 1983년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공학박). 2005년~2006년 버지니아 공대 방문교수. 울산대 전기전자정보 시스템공학부 교수. 당 학회 협력부회장.



노의철(魯義哲)

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학박). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 편집위원장

