

# 단일 스위치 배전압 방식의 단상 PFC 컨버터의 동작 특성

具大官\*, 池俊根<sup>†</sup>, 車貴守\*\*, 林承範\*\*\*, 洪淳瓚\*\*\*\*

## Operation Characteristic of Single-phase PFC converter with 1-switch Voltage Doubler Strategy

Dae-Kwan Ku, Jun-Keun Ji, Guesoo Cha, Seung-Beom Lim, and Soon-Chan Hong

### 요 약

본 논문은 단상 이중변환 무정전전원장치를 위한 단일 스위치 배전압 방식의 단상 PFC 컨버터의 동작 특성을 기술한다. 단일 스위치 배전압 방식의 단상 PFC 컨버터는 브릿지 다이오드와 양방향 능동 스위치 한 개만이 필요하며 재료비 절감이 가능하다. 하지만 이 회로가 제안된 후 동작 특성 및 제어기 설계에 대한 연구결과가 알려지지 않았다. 본 논문에서는 동작 특성과 제어기 설계방법을 기술하고 성능평가를 위해 단상 정격 3kVA 이중변환 무정전전원장치를 대상으로 실험을 수행하였다. 또한 실험을 통해 입력전류 제어, 입력역률 보상 성능을 확인하였다.

### ABSTRACT

This paper describes the operation characteristic of a single-phase PFC converter with 1-switch voltage doubler strategy for single-phase double-conversion UPS. A single-phase PFC converter with 1-switch voltage doubler strategy needs a diode bridge and one bidirectional active switch. Thus it is possible to reduce the material cost. However, the study results of operation characteristic and controller design has not been known after the converter circuit was proposed. For the performance evaluation of PFC converter, single-phase 3 kVA double-conversion UPS was tested. The performance of PFC converter is experimentally confirmed with followings - input current reference tracking, input power factor correction.

**Key Words** : Single-phase PFC(Power Factor Correction), Controller Design, Double-conversion UPS (Uninterruptible Power Supply)

## 1. 서 론

최근에 전원계통의 교란에 대비하여 부하에 안정적

인 전원 공급을 위해 UPS(Uninterruptible Power Supply)가 널리 쓰이고 있다. UPS 등급 분류 기준을 정한 IEC Std. 62040-3에 따르면 이중변환(Double-Conversion)방식 UPS는 AC-DC-AC 변환 구조를 채택하고 있기 때문에 출력전압 및 주파수가 전원계통의 교란에 대해 강인하여 1등급인 VFI(Voltage+Frequency Independent)급으로 분류된다. 반면에 자체적인 구조로 인해서 효율이 낮은 단점을 가진다. 특별히 AC-DC 컨버터에 다이오드 정류기를 사용할 경우 입력역률이 감소하고, 입력전류의 THD(Total Harmonic Distortion)가 증가하게 된다. 이

<sup>†</sup>교신저자 : 정회원, 순천향대 전기통신공학과 교수

E-mail : jkji@sch.ac.kr

\*학생회원, 순천향대 대학원 전기통신시스템공학과 석사과정

\*\*정회원, 순천향대 전기통신공학과 교수

\*\*\*정회원, 단국대 전자전기공학부 박사과정

\*\*\*\*정회원, 단국대 전자전기공학부 교수

접수일자 : 2011. 9. 6                      1차 심사 : 2011. 9. 20

2차 심사 : 2011. 10. 7                      심사완료 : 2011. 10. 17

런 입력전류의 THD(Total Harmonic Distortion)가 증가하게 된다. 이런 입력전류의 THD 문제는 IEC Std. 61000-3-2나 IEEE Std. 519-1992와 같은 고조파 규정을 만족시키지 못하게 만든다. 입력단 전류의 고조파 증가와 역률 저하는 장비의 오작동이나 수명저하 현상의 원인이 될 수 있다. 그래서 별도의 PFC 회로의 구현이 필요하게 된다<sup>[1-5]</sup>.

PFC가 가능한 단상 이중변환 UPS 구조는 크게 2-레그형, 3-레그형, 4-레그형으로 나눌 수 있다. 2-레그형은 컨버터-인버터단이 하프브릿지로 구성되어 있으며 4개의 양방향 스위치가 필요하고, 3-레그형은 각 단이 하프브릿지-풀브릿지 또는 풀브릿지-하프브릿지 구조로 되어 있어서 6개의 양방향 스위치가 필요하다. 그리고 4-레그형은 각 단이 모두 풀브릿지로 구성되어 있어 8개의 양방향 스위치가 필요하다. 상기한 3가지 구조의 AC-DC PWM 컨버터단은 모두 입력역률 제어 및 입력전류의 고조파 억제가 가능하다는 연구결과가 나와 있다<sup>[6-12]</sup>.

기존 단상 이중변환 UPS 구조들의 공통적인 문제점은 전력용 반도체가 여러개 필요하여, 저가의 UPS 개발시 문제가 될 수 있다. 따라서 비용을 최소화 할 수 있는 PFC 컨버터가 필요하다. 이러한 비용 문제를 해결할 수 있는 회로는 1993년 Salmon에 의해 단상 단일 스위치 배전압 PWM 승압형 정류기(Single-phase 1-switch Voltage Doubler PWM Boost Rectifier)라는 명칭으로서 제안되었다. 제안된 PFC 컨버터에는 양방향 능동 스위치 한 개와 브릿지 다이오드만 필요하기 때문에 비용을 절감할 수 있다. 또한 Salmon의 PFC 컨버터와 하프브릿지 인버터를 이용한 단상 이중변환 UPS가 제안되었다<sup>[13-15]</sup>.

하지만, Salmon의 PFC 컨버터가 제안된 후에 동작 특성과 전압 및 전류 제어기 설계 등의 연구결과들이 알려지지 않았으며, 전력품질이 중요시되는 최근에는 입력역률 보상 및 입력전류의 THD 억제 성능에 대한 후속 연구가 필요하다.

본 논문에서는 먼저 단일 스위치 배전압 방식의 단상 PFC 컨버터의 동작 특성을 설명하고, 직류단 전압 제어기 및 입력전류 제어기를 설계하여 시뮬레이션과 실험을 통해 제안된 단일 스위치 배전압 방식의 단상 PFC 컨버터의 성능을 평가하였다.

## 2. 회로 구성 및 동작 특성

### 2.1 회로 구성

그림 1은 단일 스위치 배전압 방식의 단상 PFC 회

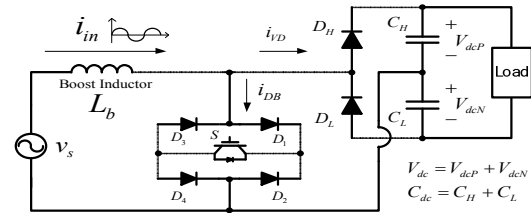


그림 1 단일 스위치 배전압 방식 단상 PFC 컨버터  
Fig. 1 Single-phase PFC converter with 1-switch voltage doubler strategy

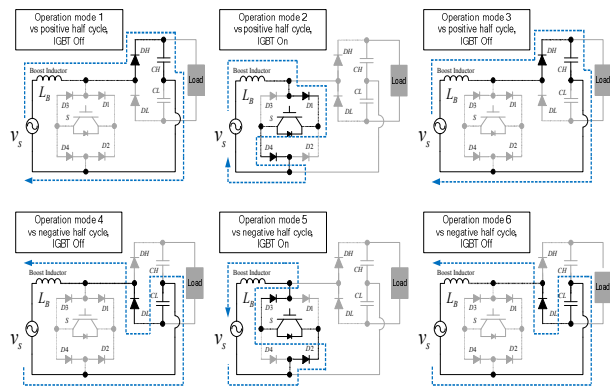


그림 2 각 모드의 등가 회로  
Fig. 2 Equivalent circuits for each mode

로이다. 그림에서 보는 바와 같이 기존의 배전압 회로에 부스트 인덕터, 브릿지 다이오드와 온오프 제어 가능한 소자 한 개만이 추가되기 때문에 재료비 절감이 가능하다. 부스트 인덕터는 에너지 저장과 방출 작용을 통해 직류단 캐패시터 전압을 상승시키는 역할을 한다.

### 2.2 동작 특성

그림 2를 통해서 단일 스위치 배전압 방식의 단상 PFC회로의 동작모드를 설명한다.

#### 동작모드 1

부스트 인덕터가 충전되지 않은 교류 전원의 양의 반주기를 가정한다. IGBT 스위치 S가 OFF 상태에서는 배전압 회로로 동작한다. 전류는 부스트 인덕터를 통과해 배전압 회로의 상단 다이오드 DH를 지나 직류단 상단 캐패시터 CH를 충전시킨다.

#### 동작모드 2

IGBT 스위치 S가 ON 되면 브릿지 다이오드의 DI,

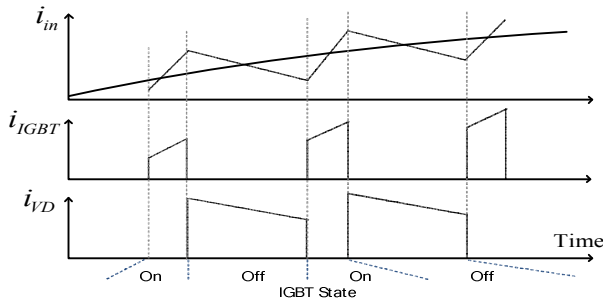


그림 3 입력전류의 이론적 동작 파형  
Fig. 3 Theoretical operation waveforms of input current

D4가 ON 되어서 교류 전원과 부스트 인덕터만 연결된 단락 회로로 동작한다. 이 모드에서는 인덕터에 에너지가 저장된다.

### 동작모드 3

IGBT 스위치 S가 OFF 되면 동작모드 1처럼 배전압 회로로 동작한다. 부스트 인덕터는 동작모드 2에서 충전된 에너지를 방출하여 전압원으로 동작하기 때문에 직류단 상단 캐패시터 CH의 전압이 승압된다.

### 동작모드 4

부스트 인덕터가 충전되지 않은 교류 전원의 음의 반주기를 가정한다. 전류는 배전압 회로의 하단 다이오드 DL과 하단 캐패시터 CL로 흐른다.

### 동작모드 5

IGBT 스위치 S가 ON 되면 브릿지 다이오드의 D2, D3가 ON 되어서 부스트 인덕터에 에너지가 저장된다.

### 동작모드 6

IGBT 스위치 S가 OFF 되면 동작모드 4처럼 부스트 인덕터와 함께 배전압 회로로 동작하여 직류단 하단 캐패시터 CL의 전압이 승압된다.

그림 2에서 보인 바와 같이 IGBT에는 항상 같은 방향의 전류가 흐른다. 다음 그림 3에 교류 전원의 양의 반주기를 가정한 상황에서 IGBT 온오프에 따른 입력 전류의 이론적 동작 파형을 보인다. 파형은 각각 입력 전류, IGBT 전류, 배전압회로의 입력전류를 나타낸다.

## 3. 제어기 설계

### 3.1 전압 제어기 설계

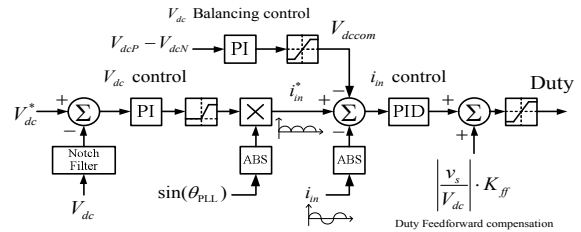


그림 4 제어기 블록 다이어그램  
Fig. 4 Block diagram of controller

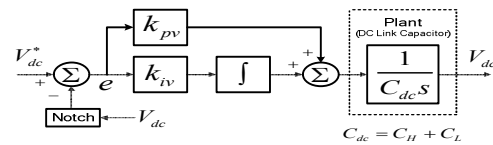


그림 5 PI 전압 제어기의 블록 다이어그램  
Fig. 5 Block diagram of PI voltage controller

그림 4는 제안된 전체적인 제어기들의 블록다이어그램이다. 이중변환 UPS의 AC-DC 컨버터는 인버터의 직류단 전압을 공급해주는 역할을 한다. 직류단 캐패시터 전압에는 120Hz 리플 성분이 있기 때문에 전압 제어기는 필터링된 전압을 이용해야 한다. 따라서 리플 성분을 제거하기 위해 노치(Notch) 필터를 이용한다<sup>[6]</sup>. 노치 필터의 차단 주파수 및 차단 대역을 120Hz와 20Hz로 설정하면 효과적으로 직류단 전압 리플을 제거시킬 수 있다. 노치 필터식은 다음과 같다.

$$G_{ntc} = \frac{s^2 + \omega_{ntc}^2}{s^2 + \omega_{band}s + \omega_{ntc}^2}, \quad \omega_{ntc} = 2\pi 120[\text{rad/sec}] \quad (1)$$

$$\omega_{band} = 2\pi 20[\text{rad/sec}]$$

직류단 전압 제어기 설계를 위한 전단계로 플랜트 모델을 다음과 같이 직류단 캐패시터로 설정할 수 있다.

$$G_{vp}(s) = 1/(C_{dc}s) \quad (2)$$

전압 제어기는 PI 제어기를 이용하며, 전류 제어기가 이상적으로 동작한다고 가정할 경우 플랜트 모델과 PI 제어기의 블록 다이어그램을 그림 5와 같이 표현할 수 있다.

그림 5의 페루프 전달 함수는 다음과 같다.

$$\frac{V_{dc}}{V_{dc}^*} = \frac{s(k_{pv}/C_{dc}) + (k_{iv}/C_{dc})}{s^2 + s(k_{pv}/C_{dc}) + (k_{iv}/C_{dc})} \quad (3)$$

위 식에서  $C_{dc}(= C_H + C_L)$ 는 직류단 캐패시터의 정수이다. 페루프 전달함수식 (3)을 원형 2차 시스템 (Prototype Second Order System)으로 근사시키기 위해 비례이득  $k_{pv}$ , 적분이득  $k_{iv}$ 를 다음과 같이 설정할 수 있다.

$$k_{pv} = 2\zeta_v\omega_{nv}C_{dc}, \quad k_{iv} = \omega_{nv}^2C_{dc} \quad (4)$$

설정한  $k_{pc}$ ,  $k_{ic}$ 를 식 (3)에 대입하면 다음과 같이 정리된다.

$$\frac{V_{dc}}{V_{dc}^*} = \frac{2\zeta_v\omega_{nv}s + \omega_{nv}^2}{s^2 + 2\zeta_v\omega_{nv}s + \omega_{nv}^2} \quad (5)$$

결과식 (5)는 2차 시스템의 고유 주파수(Natural Frequency)  $f_{nv}$ 와 감쇠비(Damping Ratio)  $\zeta_v$ 를 조절하여서 PI 전압 제어기를 설계할 수 있음을 알려준다. 이에 더해 전압 제어기의 출력이 전류제어 지령의 크기가 되기 때문에 120Hz 리플 성분이 포함되지 않도록  $f_{nv}$ 를 10~20Hz 정도로 충분히 낮춰서 선정해야 한다<sup>[17,18]</sup>. 추가적으로, 직류단 캐패시터 전압의 불평형을 보상하기 위해 캐패시터 전압의 차이에 대해서도 PI 제어기를 이용하여 전류 지령에 보상하였다. 따라서 전류 오차는 다음과 같이 계산된다.

$$i_{err} = i_{in}^* - |i_{in}| - \underbrace{(V_{dcP} - V_{dcN})}_{\text{Voltage imbalance compensation } V_{dcomm}} (k_p + k_i/s) \quad (6)$$

위 식 (6)의 DC 오프셋 전류 성분  $V_{dcomm}$ 이 PFC 컨버터 출력단의 상하단 캐패시터의 전압 불평형을 보상해주는 역할을 하게 된다.  $V_{dc}$  밸런싱 제어기를 적용할 경우 적용하지 않은 경우와 비교하여 안정도에 변함이 없다는 것을 시뮬레이션으로 확인하였다.

그림 5에서 나타난 직류단 전압제어 루프의 개루프 근계적, 보드선도 및 페루프 보드선도를 그림 6에 보인다. 앞서 언급한 설계 기준에 의해  $f_{nv}$ 를 10Hz로 결정하였으며, 오버슈트를 피하기 위해  $\zeta_v$ 를 2.0으로 결정하였다.

### 3.2 전류 제어기 설계

PFC의 제어에서 전류 제어 성능은 입력역률 보상과 입력전류의 THD 억제 성능을 결정하기 때문에 중요하다. 설계할 전류 제어기는 절대값 전류 제어를 이용

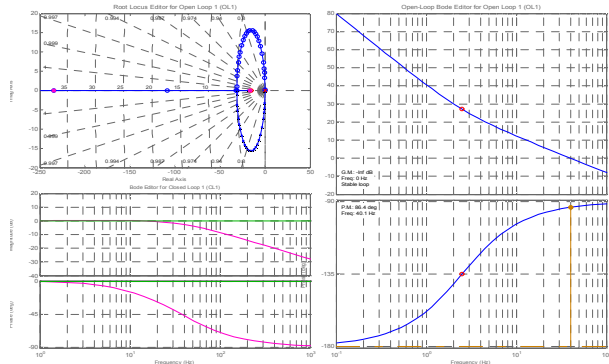


그림 6 설계된 PI 전압 제어기의 안정도 분석  
Fig. 6 Stability analysis of designed PI voltage controller

한다. 부스트 인덕터에 흐르는 전류는 교류이지만, 절대값 전류 제어를 하면 입력전류의 영교차 왜곡 (Zero-crossing Distortion) 현상의 감소를 기대할 수도 있다. 절대값 전류 제어의 지령은 전원전압의 각 정보의 사인값에 절대치를 취한 값과 전압 제어기의 출력을 곱하여 구한다.

전류 제어기를 설계하기 위해서, 소신호 해석법을 이용하여 전류 제어기의 플랜트 모델을 연속 시간영역에서 다음과 같이 간단히 나타낼 수 있다<sup>[17,19,20]</sup>.

$$G_i(s) = (V_{dc}/2)/(L_b s) \quad (7)$$

$L_b$ 는 부스트 인덕터 값이다. 위 모델을 A/D 변환의 샘플/홀드(Sample and Hold)동작으로 인한 시지연을 고려해 샘플링 주기가  $T_s$ 일때 Zero order hold 방법으로 이산 시간영역 모델로 변환하면 다음과 같다<sup>[19,20]</sup>.

$$G_{iz}(z) = \frac{(V_{dc}/2)}{L_b} \frac{T_s}{z-1} \quad (8)$$

위의 방법으로 구한 이산 시간 영역의  $G_{iz}(z)$  모델을 플랜트로 하여 주파수 영역 해석방법으로 PID 전류 제어기를 설계한다. 전류 제어기와 플랜트 모델의 블록다이어그램은 그림 7과 같다.

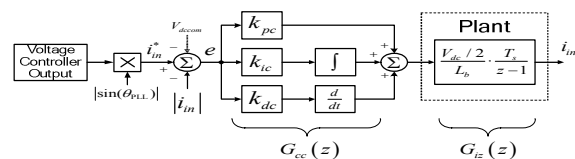


그림 7 PID 전류 제어기의 블록 다이어그램  
Fig. 7 Block diagram of PID current controller

MATLAB/SIMULINK의 SISOTOOL을 이용하여 플랜트를 이산 시간 영역 모델  $G_{iz}(z)$ 로 설정하고, 우수한 전류지령 추종 성능 달성과 샘플/홀드에 의한 시지연의 영향을 피하기 위해 개루프(Open Loop) 전달함수의 대역폭을 3.2kHz, 위상여유(Phase Margin)를 60도로 정해 PID 전류 제어기를 설계하였다<sup>[21]</sup>. 그림 7에서 나타난 전류제어 루프의 개루프 근궤적, 보드선도 및 폐루프 보드선도를 그림 8에 보인다.

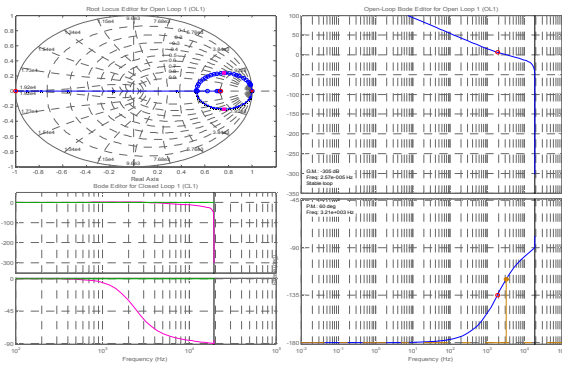


그림 8 설계된 PID 전류 제어기의 안정도 분석  
Fig. 8 Stability analysis of designed PID current controller

### 3.3 듀티 전향보상기 설계

디지털 PFC 제어는 제어기의 대역폭을 높이기 어렵기 때문에 입력전류의 진상 현상(Leading Phase Effect)을 막기가 쉽지 않다. 이 문제를 극복하기 위해 전류 제어기 출력에 식 (9)와 같은 듀티 전향보상을 이용한다.

PFC 제어에서 듀티 전향보상은 PFC 컨버터의 입력 임피던스를 저항으로 만들어 줌으로써 앞에서 언급한 진상 현상을 막아 입력 역률 향상에 기여하고, 입력 전류의 THD 억제에도 도움을 준다<sup>[22,23]</sup>.

$$|v_s / V_{dc}| * K_{ff} \tag{9}$$

$K_{ff}$ 는 전향보상 이득으로 경험적으로 설정할 수 있다. 입력 전압 측정에 노이즈 성분이 많을 경우 제한 경로에 저역 통과 필터 또는 대역 통과 필터를 걸거나, PLL의 사인 출력에 교류 전원 전압의 최대값을 곱하여 이용할 수 있다.

## 4. 시뮬레이션 결과

PFC 컨버터의 동작특성을 알아보기 위해서, 3절에

표 1 시스템 정수

Table 1 System parameters

Rated output power	3kVA
AC Voltage source	220Vrms/60Hz
Boost inductor $L_b$	430uH
DC-Link capacitor	680uF
Switching device, $f_{sw}$	IGBT, 40kHz
$V_{dc}$ Reference voltage	760V
Load type	Inverter & R-L Load(1.1kVA)
Voltage PI controller	$f_{nv} = 10, \zeta_v = 2.0$
Current PID controller	BW = 3.2kHz, PM = 60°
Duty feedforward gain	$K_{ff} = -2.0$

서 기술한 제어기 설계법으로 전압 제어기와 전류 제어기를 설계하여 PSIM DLL 시뮬레이션을 수행하였다. 시뮬레이션에 사용된 시스템은 정격 3kVA 단상 이중변환 UPS로 PFC 컨버터가 하프브릿지 인버터와 DC Link로 연결된 AC-DC-AC 구조를 가진다. 단, PFC 시뮬레이션과 실험에는  $V_{dc}$  밸런싱 제어기를 적용하지 않았다. 그 이유는 전류 제어기의 지령에 DC 오프셋을 더함으로써 입력역률에 악영향을 주어서 성능평가에 영향을 미칠 수 있기 때문이다<sup>[24]</sup>. 다음 표 1은 시뮬레이션과 실험에 사용된 시스템 정수이다.

그림 9과 10을 통하여 시뮬레이션 결과를 나타낸다. 그림 9는 직류단 전압과 입력전류를 나타내는 파형들이다. 파형 (a)는 직류단 전압 지령과 실제 출력전압이다. 출력전압이 전압 지령을 중심으로 120Hz의 리플을 가지고 있는 것을 볼 수 있다. 파형 (b)는 직류단의 상하단 캐패시터 전압의 리플을 보여준다. 파형 (a)와 (b)를 통하여 직류단 전압이 우수하게 제어되고 있다는 것을 알 수 있다.

파형 (c)는 교류 입력 전원과 20배를 확대하여 표시된 입력전류이고, 파형 (d)는 입력전류, 절대값 입력전류 지령, 입력전류의 샘플링된 평균전류 파형을 나타낸다. 평균전류를 알기위해 PFC 제어용 PWM 반송파의 피크점에서 입력전류를 싱글 샘플링하였다. 파형 (c), (d)를 통하여 PFC 컨버터가 우수한 성능으로 입력전류 제어가 가능함을 알 수 있었다.

그림 10은 PFC 입력단의 전류 파형들을 나타낸다. 파형 (a)는 입력전류, 파형 (b)는 IGBT 전류를 나타낸다. 동작특성에서 설명한 바와 같이 IGBT에는 교류 전원의 한 주기에서 같은 방향의 전류가 흐른다는 것을 알 수 있다. 파형 (c)는 브릿지 다이오드의 각 다이오드 쌍에 흐르는 전류이고, 파형 (d)는 브릿지 다이오



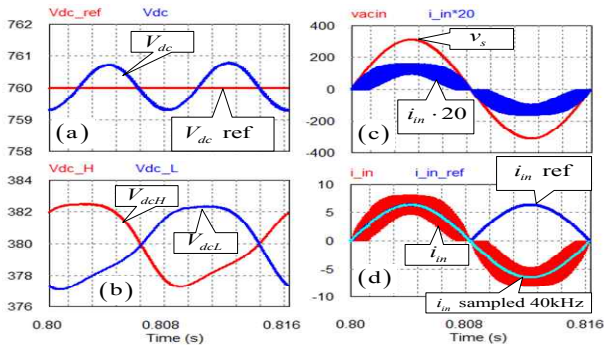


그림 9 시뮬레이션 결과 1  
Fig. 9 Simulation results 1

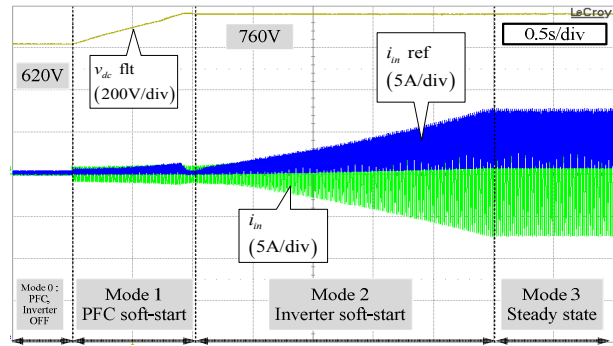


그림 11 PFC 기동시 과도응답  
Fig. 11 Transient response at PFC starting

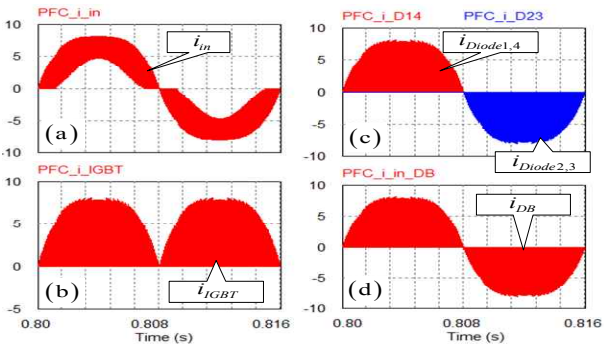


그림 10 시뮬레이션 결과 2  
Fig. 10 Simulation results 2

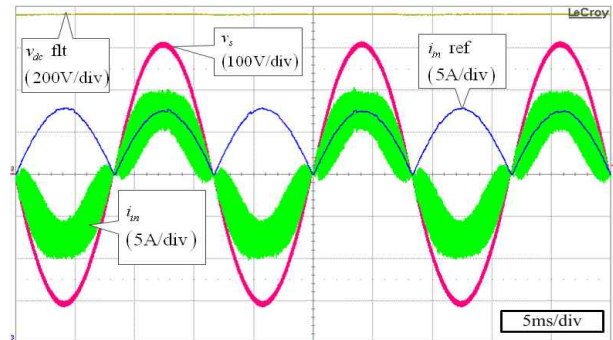


그림 12 정상상태 실험 결과 1  
Fig. 12 Experimental results 1 of steady-state

드의 입력전류이다. 입력 전원의 양의 반주기에서는 다이오드 1, 4가 켜지며 음의 반주기에서는 2, 3이 켜져 IGBT와 함께 단락회로로 동작한다는 것을 알 수 있다.

## 5. 실험 결과

3장 제어기 설계법과 4장의 시뮬레이션 결과를 바탕으로 실제 성능을 알아보기 위하여 실험을 수행하였다. 제어기는 TI DSP(TMS320F28335)를 사용한 디지털 제어기로 구현하였고 실험 환경은 4절 시뮬레이션과 같은 단상 이중변환 UPS이다. 시스템 정수는 시뮬레이션과 같다.

PFC 컨버터의 정상상태 및 과도응답 실험결과를 그림 11에서 그림 14까지 나타낸다. 다음 그림 11은 교류 입력 전원이 인가되어 PFC 컨버터의 직류단 캐패시터가 620V로 충전된 상태에서 PFC 컨버터와 인버터 운전 시작 후의 초기 과도응답이다. 파형은 노치 필터링된 직류단 전압과 입력전류, 입력전류 지령을 나타낸다. 인버터의 부하조건은 1kVA R-L 부하이다.

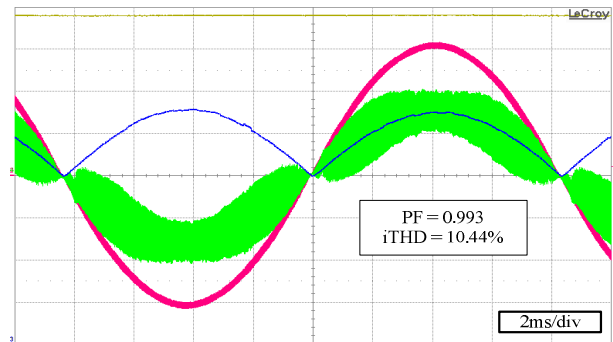


그림 13 정상상태 실험 결과 2  
Fig. 13 Experimental results 2 of steady-state

Mode 0는 PFC 컨버터, 인버터가 Off 상태이며, UPS 시스템 제어를 시작하면 Mode 1으로 진입하여 PFC 컨버터가 소프트-스타트(Soft-start)로 직류단 전압을 760V까지 승압시킨다. 그 다음 Mode 2로 진입하고 인버터 제어가 수행되어 소프트-스타트로 220Vrms 출력을 만든다. Mode 3는 정상상태이다.

그림 12와 13은 정상상태의 직류단 전압, 교류 입력

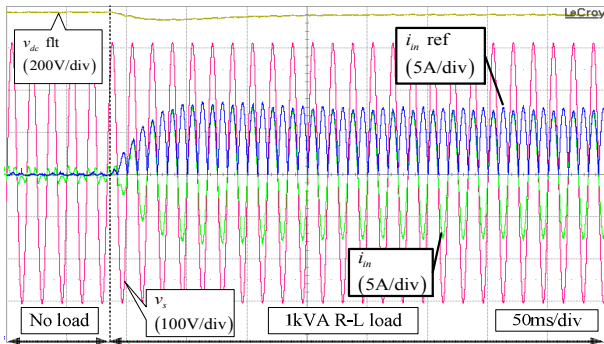


그림 14 부하 스텝변화시 과도응답(무부하 → 1kVA)  
 Fig. 14 Transient response for load step change  
 (No load → 1kVA)

전압, 입력전류, 입력전류 지령을 나타낸다. 직류단 전압은 760V를 유지하고 있다. 입력전류를 지령과 교류 입력전압과 비교하여 보면 우수한 지령 추종 성능을 보이는 것을 알 수 있다. 그림 13은 시간 축을 확대한 파형으로 입력전류의 파형이 앞쪽으로 쏠리는 진상 현상이 없다는 것을 알 수 있다. 측정된 입력역률은 0.993% 정도로 우수한 성능을 확인하였다.

그림 14는 부하인가시 직류단 전압, 교류 입력 전압, 입력전류, 입력전류 지령의 과도응답 파형이다. 무부하 상태의 인버터에 1kVA R-L 부하를 인가하였다. 부하인가 직후 직류단 전압이 약 30V 정도 감소하였지만 약 170ms 후에 760V를 회복하였고 입력전류는 약 1A 정도의 오버슈트(Overshoot)이 있었지만 약 170ms 후에 정상상태에 도달하였다.

진술한 실험결과로 단일 스위치 배전압 방식의 단상 PFC 컨버터가 우수한 성능의 입력역률 보상이 가능하다는 것을 알 수 있었다. 추가로 정상상태 전압제어 성능 및 전류제어 성능과 과도응답 성능도 우수하다는 것을 확인하였다.

## 6. 결 론

본 논문에서는 단일 스위치 배전압 방식의 단상 PFC 컨버터의 동작특성과 제어기 설계법에 대해 기술하고 설계된 전압 및 전류 제어기들을 이용하여 시뮬레이션을 수행하였다. 시뮬레이션으로 PFC 컨버터가 우수한 성능을 보여줌을 확인하였고 이를 바탕으로 단상 이중변환 UPS의 AC-DC 변환부에 적용해 실험을 수행하였다. 실험을 통해 PFC 컨버터가 정상상태에서 우수한 전압 및 전류 제어 성능을 보인다는 것과 높은 역률 보상 성능을 확인하였고 과도응답에서도 우수한 성능을 보여주었다.

## 참 고 문 헌

- [1] W. Solter, "A new international UPS classification by IEC 62040-3", *INTELEC 2002*, pp. 541-545, 2002.
- [2] S.B. Bekiarov, A. Emadi, "Uninterruptible power supplies: classification, operation, dynamics, and control", *APEC 2002*, Vol. 1, pp. 597-604, 2002.
- [3] IEC standard 61000-3-2, Limits for Harmonic Current Emissions (Equipment Input Current up to and Including 16A Per Phase), 2009.
- [4] IEEE standard 519, IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, 1992.
- [5] Park Gwi-Geun, Kwon Kee-Yong, Kim Tae-Woong, "PFC Dual Boost Converter Based on Input Voltage Estimation for DC Inverter Air Conditioner", *JOURNAL OF POWER ELECTRONICS*, Vol. 10, No. 3, pp. 293-299, 2010.
- [6] K. Hirachi, M. Kurokawa, M. Nakaoka, "Feasible compact UPS incorporating current-mode controlled two-quadrant chopper-fed battery link", *PEDS 1997*, Vol. 1, pp. 418-424, 1997.
- [7] T. Uematsu, T. Ikeda, N. Hirao, S. Totsuka, T. Ninomiya, H. Kawamoto, "A study of the high performance single-phase UPS", *PESC 1998*, Vol. 2, pp. 17-22, 1998.
- [8] Park Han-Woong, Park Sung-Jun, Park Jin-Gil, Kim Cheul-U, "A novel high-performance voltage regulator for single-phase AC sources", *IEEE Trans. on Industrial Electronics*, Vol. 48, No. 3, pp. 554-562, 2001, Jun.
- [9] S.B. Bekiarov, A. asiri, A. Emadi, "A new reduced parts on-line single-phase UPS system", *IECON 2003*, Vol. 1, pp. 688-693, 2003.
- [10] Choi Jin-Ha, Kwon Jung-Min, Jung Jee-Hoon, Kwon Bong-Hwan, "High-performance online UPS using three-leg-type converter", *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 3, pp. 889-897, 2005.
- [11] J.R. Rodriguez, J.W. Dixon, J.R. Espinoza, J. Pontt, P. Lezana, "PWM regenerative rectifiers: state of the art", *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 1, pp. 5-22, 2005, Feb.
- [12] Park Jae-Kyu, Kwon Jung-Min, Kim Eung-Ho, Kwon Bong-Hwan, "High-Performance Transformerless Online UPS", *IEEE Trans. on Industrial Electronics*, Vol. 55, No. 8, pp. 2943-2953, 2008, Aug.
- [13] J.C. Salmon, "Circuit topologies for single-phase voltage-doubler boost rectifiers", *IEEE Trans. on*

*Power Electronics*, Vol. 8, No. 4, pp. 521-529, 2004, Oct.

- [14] Wen-Jung Ho, Mu-Shen Lin, Wu-Shiung Feng, "Common-neutral-type AC/DC/AC topologies with PFC pre-regulator", *PEDS 1997*, Vol. 1, pp. 53-58, 1997.
- [15] Gui-Jia Su, D.J. Adams, L.M. Tolbert, "Comparative study of power factor correction converters for single phase half-bridge inverters", *PESC 2001*, Vol. 2, pp. 995-1000, 2001.
- [16] V.M. Rao, A.K. Jain, K.K. Reddy, A. Behal, "Experimental Comparison of Digital Implementations of Single-Phase PFC Controllers", *IEEE Trans. on Industrial Electronics*, Vol. 55, No. 1, pp. 67-78, 2008, Jan.
- [17] C. Zhou, M. Jovanovic, "Design Trade-offs in Continuous Current-mode Controlled Boost Power-Factor Correction Circuits", *HFPC 1992*, pp. 209-220, 1992.
- [18] D.M. Van de Sype, K. De Gussemme, A.P. Van den Bossche, J.A.A. Melkebeek, "A sampling algorithm for digitally controlled boost PFC converters", *IEEE Trans. on Power Electronics*, Vol. 19, No. 3, pp. 649-657, 2004, May.
- [19] Xie Manjing, Lu Bing, Dong Wei, F.C. Lee, "Novel current-loop feed-forward compensation for boost PFC converter", *APEC 2004*, Vol. 2, pp. 750-755, 2004.
- [20] Chen Fu-Zen, D. Maksimovic, "Digital Control for Improved Efficiency and Reduced Harmonic Distortion Over Wide Load Range in Boost PFC Rectifiers", *IEEE Trans. on Power Electronics*, Vol. 25, No. 10, pp. 2683-2692, 2010, Oct.
- [21] S. Buso, P. Mattavelli, L. Rossetto, G. Spiazzi, "Simple digital control improving dynamic performance of power factor preregulators", *IEEE Trans. on Power Electronics*, Vol. 13, No. 5, pp. 814-823, 1998, Sep.
- [22] D.M. Van de Sype, K. De Gussemme, A.P.M. Van den Bossche, J.A.A. Melkebeek, "Duty-ratio feedforward for digitally controlled boost PFC converters", *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 1, pp. 108-115, 2005, Feb.
- [23] Lin Yu-Tzung, Tzou Ying-Yu, "Digital control of boost PFC AC/DC converters with low THD and fast dynamic response", *IPEMC 2009*, pp. 1672-1677, 2009.
- [24] Lo Yu-Kang, Song Tzu-Herng, Chiu Huang-Jen, "Analysis and elimination of voltage imbalance

between the split capacitors in half-bridge boost rectifiers", *IEEE Trans. on Industrial Electronics*, Vol. 5, No. 5, pp. 1175-1177, 2002, Oct.

## 저 자 소 개



### 구대관(具大官)

1986년 2월 5일생. 2010년 순천향대 정보기술공학부 졸업. 현재 동 대학원 전기통신시스템공학과 석사과정.



### 지준근(池俊根)

1986년 서울대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공학박사). 현재 순천향대 전기통신공학과 교수. 현재 당 학회 평의원 및 JPE Associate Editor.



### 차귀수(車貴守)

1978년 서울대 공대 공업교육과 졸업. 1987년 동 대학원 전기공학과 졸업(공학박사). 현재 순천향대 전기통신공학과 교수 및 Post B.K. 전기통신인력양성사업단장.



### 임승범(林承範)

1979년 2월 11일생. 2004년 단국대 공대 전기공학과 졸업. 2006년 동 대학원 전기공학과 졸업(석사). 2006년~현재 동 대학원 전기공학과 박사과정. 2007년~현재 (주)이온 연구소 연구1팀 과장.



### 홍순찬(洪淳瓚)

1950년 2월 24일생. 1973년 서울대 전기공학과 졸업. 1975년 동 대학원 전기공학과 졸업(석사). 1985년 동 대학원 전기공학과 졸업(공학박사). 1975년~1978년 해군사관학교 교수부 전기공학실 전임강사. 1978년~현재 단국대 전자전기공학부 교수. 1986년~1987년 미국 텍사스 A&M 대학교 방문교수. 1997년~2000년 대한전기학회 이사. 2002년 당 학회 회장. 2002년~2005년 단국대 공과대학 학장.