

무선센서노드를 위한 CMOS ULP Radio 회로 설계 기술 동향

김현 | 신현철
광운대학교

요 약

무선센서네트워크를 위한 무선센서노드는 한정된 전력원을 이용하여 수천에서 수만시간의 동작을 가능하게 해야 하므로 초저전력(Ultra Low Power : ULP) 소모가 매우 중요한 설계 요구조건이 된다. 이를 위해 센서노드의 동작 주기(Duty Cycling)를 제어하는 기법이 전체 전력소모를 줄이는 매우 중요한 기술로 사용되고 있다. 회로의 전력 소모 감소를 위한 몇 가지 중요한 기술에는 회로적으로는 전류 재사용기술과 송수신기 구조로는 Super-regenerative 구조와 On-Off Keying 송수신기 구조가 있다. 또한 ULP Radio가 휴면모드에도 Wake-up을 가능하게 하기 위해서는 초저전력 클락 발생기 회로가 $1\mu W$ 이하의 전력소모로 구현할 수 있어야 한다. 이러한 사항들을 적절히 고려함으로써 초저전력 CMOS Radio를 구현할 수 있다.

I. 서 론

무선센서네트워크(Wireless Sensor Network)는 주변상황을 인지하고 데이터를 수집, 가공하여 주변과 무선 네트워킹 할 수 있게 함으로써, 환경감시, 안전진단, 무선헬스케어 등 미래의 유비쿼터스 센서네트워크(Ubiquitous Sensor Network)를 구현하는 핵심 기술이다. 무선센서네트워크를 위한 무선센서노드는 한정된 전력원을 이용하여 1-10년의 동작시간을 확보해야 하므로 초저전력(Ultra Low Power :

ULP) 소모가 매우 중요한 설계요구조건이 된다. ULP 센서노드 구현을 위해서는 CMOS 반도체 기술이 가장 적합하다. 이는 CMOS 기술이 다른 반도체 기술에 비해, 저전력 회로 구현에 적합하며, 디지털과 아날로그 회로를 한 칩에 집적하는 SoC(System-on-a-Chip)화에 유리하고, 공정비용이 저렴하여 저비용의 센서노드 구현이 가능하기 때문이다.

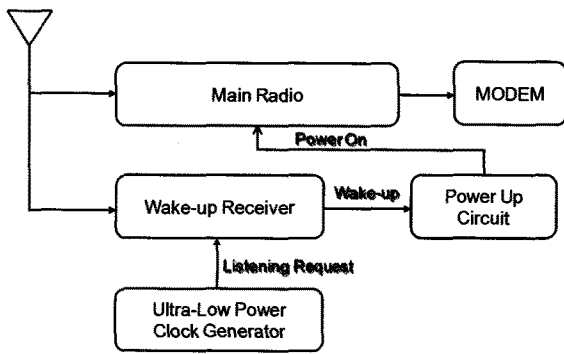
본 논문에서는 센서노드에 적합한 CMOS ULP 무선송수신기 구조에 대해 알아보고, 이를 구현하기 위한 회로 설계의 주요 핵심 기술을 살펴보고자 한다. 또한, 이와 관련한 최근 연구동향을 살펴보고 앞으로의 발전 방향을 고찰해보고자 한다.

II. ULP Radio 구조

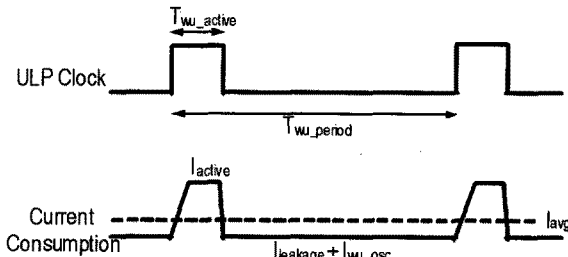
대개의 무선 Radio는 대기모드(idle mode)에서 가장 많은 전력을 소모한다. 이렇게 낭비되는 에너지를 줄이기 위해서 센서노드의 동작 주기(Duty Cycling)를 제어하는 방식이 가장 유리하다 [1]. 즉 데이터의 송수신이 필요 없을 때는 센서노드가 휴면모드(sleep mode)에 들어가서 대부분 구성회로의 전력이 차단되며, 정해진 시간에 대기모드로 전환해서 최소한의 전력 소모만으로 채널의 활성화 여부를 판단하고, 이때 채널이 활성화 되면 주 송수신기를 켜서 통신을 시작하고 그렇지 않으면 다시 휴면모드와 대기모드를 반복하는 것이다.

(그림 1)은 ULP Radio의 구조이다. ULP Radio가 휴면모드

일때는 클락발생기만 활성화되고 나머지 회로의 전원은 모두 차단된다. 클락 발생기가 정해진 시간에 Wake-up Receiver를 활성화시켜 채널을 모니터링하게 된다. 이때 채널에 유효한 데이터가 감지되면 전원공급회로(Power-Up Circuit)을 통해 주송수신기(Main Radio)를 활성화해서 통신을 시작하게 된다. 그렇지 않으면 Wake-up Receiver는 다시 꺼지고 클락발생기에 의한 다음 번 Listening Request 신호를 기다리게 된다.



(그림 1) Ultra low-power radio architecture



(그림 2) ULP Radio의 평균소모전류

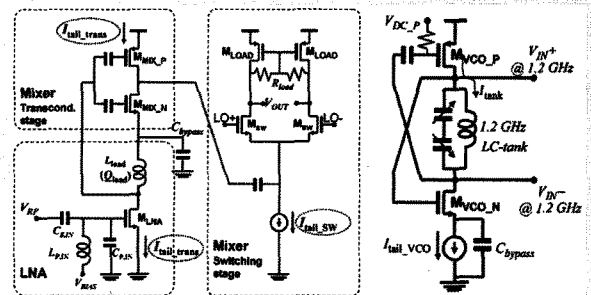
Wake-up 기반의 ULP Radio의 전력소모는 (그림 2)와 같다. (그림 2)에서 T_{wu_period} 는 Wake-up Receiver의 동작주기, T_{wu_active} 는 Wake-up Receiver의 활성화 시간, $I_{leakage}$ 는 Wake-up Receiver가 전원차단 됐을 때의 누설전류, I_{wu_osc} 는 클락발생기의 동작전류, I_{active} 는 Wake-up Receiver의 동작전류이다. 이때 ULP Radio의 평균 소모전류는 아래 식과 같이 계산된다.

$$I_{avg} = I_{leakage} + I_{wu_osc} + I_{active} \cdot \frac{T_{wu_active}}{T_{wu_period}} \quad (1)$$

예를들어, $I_{leakage} = 100nA$, $I_{wu_osc} = 400nA$, $I_{active} = 600 \mu A$, $T_{wu_active} = 280 \mu sec$, $T_{wu_period} = 1.14sec$ 일때, I_{avg} 는 $647nA$ 이 된다. 만약 Wake-up Receiver의 Duty Cycle을 10배 증가한다면 I_{avg} 는 $1.97 \mu A$ 이 될 것이다. 이와 같이 Duty Cycling 기법은 ULP Radio 구현에 매우 효과적인 기술이다. 한편, 식 (1)에서 $I_{leakage}$ 와 I_{wu_osc} 는 전체 전류 소모에 직접 비례하므로, 회로의 누설전류 감소와 초저전력 클락발생 회로 설계가 ULP Radio 구현을 위한 매우 중요한 회로 설계 기술임을 알 수 있다.

III. 저전력 CMOS RF 회로 설계 기술

ULP Radio 구현을 위해서는 II장에서 설명한 구조적 문제 외에 (그림 1)에 표시된 각각의 구성 회로들을 저전력으로 설계하는 것이 필수적이다. 본 장에서는 회로의 전력 소모 감소를 위한 몇 가지 중요한 기술에 대해 알아보려 한다. 우선 회로의 전력소모를 획기적으로 줄일 수 있는 전류 재사용기술에 대해 알아보고, 기존 Quadrature 변복조구조에 비해 저전력 소모에 적합한 Super-regenerative 구조와 On-Off Keying 송수신기 구조에 대해 알아본다. 마지막으로 II장에서 언급하였듯이 ULP Radio가 휴면모드에도 언제나 동작하여야 하는 초저전력 클락발생기 회로에 대해 알아보고자 한다.

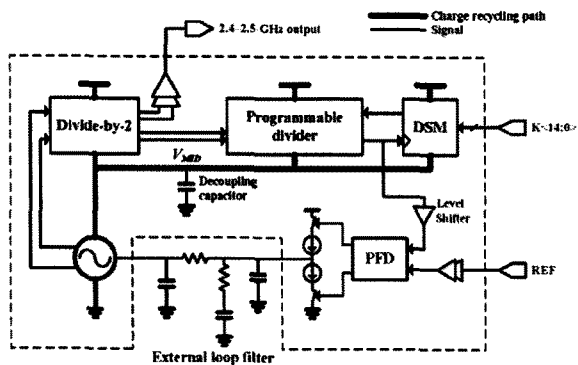


(그림 3) (a) 전류재사용 수신기 회로 (b) 전류재사용 VCO 회로

1. 전류 재사용 기술 (Current Reuse Technique)

센서노드용 CMOS Radio는 구현 비용을 낮추어야 하기 때

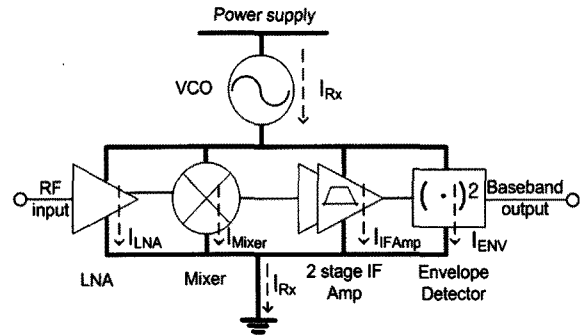
문에 공정 비용이 비교적 낮은 0.18 μm 이나 0.25 μm 선평의 CMOS 공정을 이용하는 것이 적합하다. 이때 전원전압은 최소한 1-2V 정도가 된다. 만약 65nm 등 최신의 sub-100nm 공정을 사용한다 하더라도 RF 및 아날로그 회로는 최소 1V 이상의 전원전압을 갖게 된다. 따라서, RF 아날로그 회로의 전력 소모를 줄이기 위해 개별회로의 필요전원전압을 낮추고, 이러한 다수의 구성회로를 Stacking하여 각각의 소모 전류를 공유함으로써 전체 회로의 전류소모를 줄이는 전류재사용기술이 매우 효과적이다. (그림 3(a))는 전류재사용기술을 적용한 LNA와 Mixer의 구현 예 인데, LNA의 전류를 Mixer의 입력단이 재사용하고 있음을 알 수 있다 [2]. 또한 (그림 3(b))는 전류재사용기술을 적용한 VCO 회로인데 일반적인 Cross-coupled negative g_m differential pair에서 differential pair를 stacking함으로써 전류를 재사용하고 있다. 이렇게 함으로써 수신기 전체 회로의 전류를 840 μA 로 낮출 수 있었다 [2]. (그림 4)는 PLL 주파수 합성기에서 전류소모가 가장 많은 VCO의 전류를 Divide-by-2, Programmable Divider, Delta-Sigma Modulator와 공유하도록 하여 소모전류를 720 μA 로 줄일 수 있도록 한 결과이다 [3]. (그림 5)는 수신기에서 전류소모가 가장 많은 VCO의 전류를 그 외 다른 블락에 재사용하는 OOK 수신기 회로이다.



(그림 4) 전류재사용 주파수 합성기

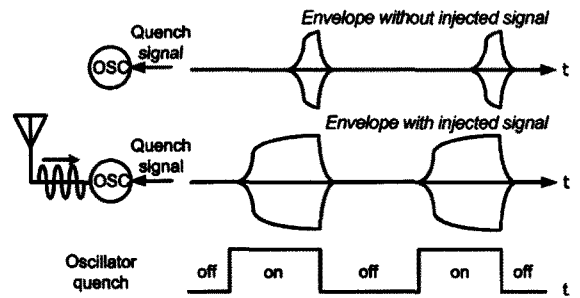
2. Super-Regenerative 송수신기

일반적으로 Non-coherent 통신 방식은 Coherent 방식에 비해 전력 소모 면에서 유리하다. Super-Regenerative 수신기는 송신기의 RF 주파수와 정확히 동기하지 않아도 수신단

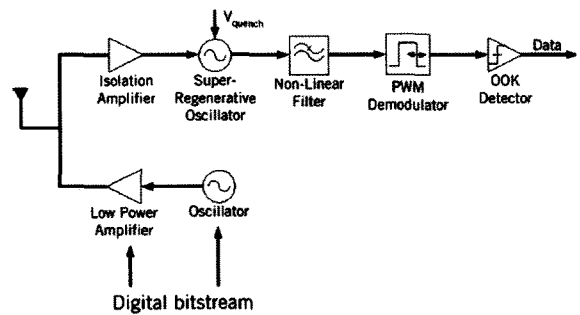


(그림 5) 전류재사용 OOK 수신기

에서 신호를 검출할 수 있는 저전력에 유리한 송수신기 구조이다. (그림 6(a))는 Super-Regenerative 수신기의 동작원리를 보이고 있다. 발진기로 외부 입력신호가 들어오지 않을 때 발진이 늦게 시작하여 발진기 출력신호의 Envelope 폭이 작으나, 외부에서 발진주파수와 비슷한 주파수의 신호가 입력될 경우 일종의 Injection Locking 현상으로 인해 발진이 빠르게 시작되고 따라서 발진기 출력신호의 Envelope



(a)



(b)

(그림 6) Super-Regenerative 수신기 : (a) 동작원리, (b) 송수신기 구조

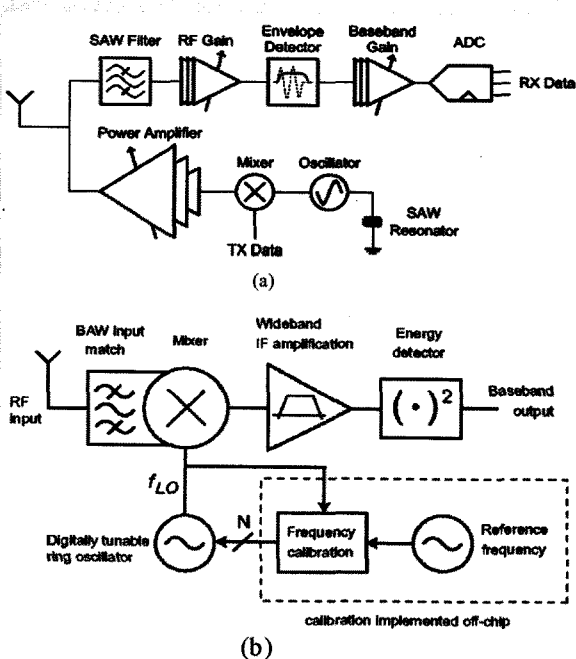
의 폭이 커지게 된다 [4]. 이러한 차이를 검출함으로써 데이터의 검출이 가능하다. (그림 6(b))는 Super-Regenerative 송수신기를 구현한 예를 보이고 있는데, 수신기는 $400\mu\text{W}$, 송신기는 1.6mW 의 전력소모를 하는 단일칩 결과가 발표된 바 있다 [5]. 한편, Super-Regenerative 구조는 ISM 대역과 같이 다수의 원하지 않는 신호가 비선택적으로 주입될 경우 원하는 채널의 선택도가 나빠지는 문제점이 있다. 또한 발진기의 발진시작시간이 수신신호 뿐 아니라 잡음 등의 외부 환경에 의해서도 변화될 수 있기 때문에 수신기의 민감도가 나빠지는 단점이 있다.

3. OOK 송수신기

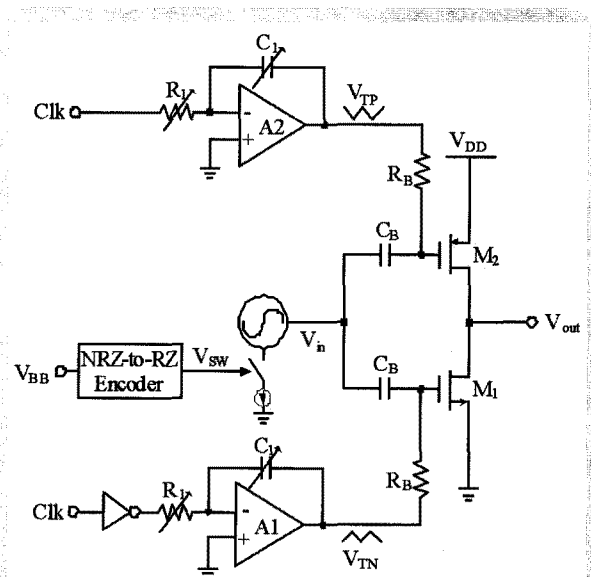
Non-coherent 통신방식의 하나로서 저전력 송수신기 구조에 적합한 또 하나의 구조는 On-Off Keying(OOK) 변조 방식의 송수신기이다. 이는 RF 반송신호의 진폭을 On/Off 상태로 변조함으로써 디지털 데이터를 송수신하는 구조이다. (그림 7(a))는 OOK 송수신기의 구현 예를 보이고 있다 [6]. 송신기는 발진기의 진폭을 On-Off 변조 할 수 있도록 하는 Mixer와 원하는 출력전력을 발생 시킬 수 있는 전력증폭기로 구성되었고, 수신기는 수신된 RF 신호의 진폭을 검출할

수 있는 Envelope Detector를 기반으로 구성 되었다. 수신기 전단의 SAW 필터는 수신채널의 선택도 향상을 위해 사용되었고, RF Variable Gain Amplifier는 수신기의 Dynamic Range 확장을 위해 사용되었다. 이 구조에서 Envelope Detector는 RF 신호를 직접 검출하는데, 따라서 전력소모에 불리 할 수 있다. 이를 해결하고자 수신신호를 수 MHz 대역의 IF신호로 떨어뜨려서 Envelope Detector를 사용한 (그림 7(b))의 구조도 발표되었다 [7]. 이를 통해 전체 전력소모가 $52\mu\text{W}$ 로 매우 낮출 수 있었다. 이러한 OOK Receiver는 저전력 저전송속도의 수신기 구현에 가장 적합하며, 따라서 (그림 1)의 ULP Radio에서 Wake-up 수신기의 최적 구조로 많이 사용된다.

OOK 변조된 펄스의 Envelope이 Rectangular 형상일 경우 출력스펙트럼의 Side-Lobe가 크게 발생하여 스펙트럼 방사 조건을 만족하지 못하게 된다. 따라서, OOK 송수신기는 펄스 Envelope을 Gaussian 형태나 삼각파 등의 형태로 조절하는 회로가 반드시 필요하다. 이를 펄스 형상 조절(Pulse Shaping)이라 한다. 펄스형상조절을 위한 기존의 기술은 VCO의 발진시작상태에 발진기를 On-Off 시키는 방식 [8] 또는 선형적 Mixer를 사용하는 방식 [9,10] 등이 제안되었다. 하지만 이러한 방식은 펄스폭의 정확한 제어가 어렵거나 전력소모가 큰 단점을 가진다. 이러한 문제점을 해결하기 위



(그림 7) OOK 송수신기 : (a) RF Envelope Detector기반의 OOK 송수신기, (b) IF Envelope Detector기반의 OOK 수신기



(그림 8) 삼각파 펄스형상조절회로를 포함한 저전력 CMOS

해 CMOS Inverter기반의 Variable- G_m 변조기를 사용하여 삼각파형태의 펄스형상 조절회로가 제안되었다. (그림 8)은 이의 회로도이다 [11]. 또 다른 형태의 펄스형상 조절 회로로는 디지털 구조가 있다 [12]. 디지털 펄스형상 조절 방식은 안정적 형상구현이 가능하지만 데이터 전송률보다 빠른 클락이 필요한 단점을 갖는다.

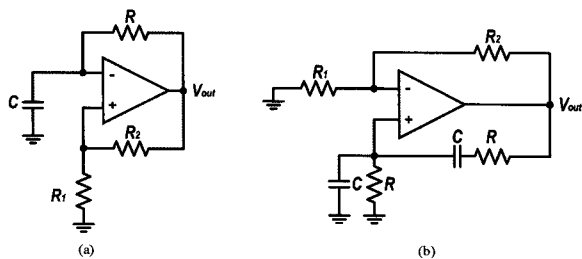
4. 초저전력 시스템 클락 발생회로

ULP Radio 에서 휴면모드에서도 언제나 동작하는 유일한 회로는 클락발생기이다. 따라서 클락발생기의 전력소모를 최소화하는 것은 전체 CMOS Radio의 전력소모를 최소화하는데 매우 중요하다. 이는 식 (1)에서도 설명하였다. 클락발생기의 주파수는 ULP Radio의 동작 Duty Cycle에 의해 결정되는데 대개 수십-수백 kHz 면 충분하다. 이 정도 저주파에서 $1\mu W$ 이하의 전력소모로 구현할 수 있는 발진기 구조로는 Relaxation 발진기와 Wien-Bridge 발진기가 있다.

(그림 9(a))은 Relaxation 발진기의 구조이다. 이 발진기의 출력신호의 주기는 다음 식 (2)로 주어진다.

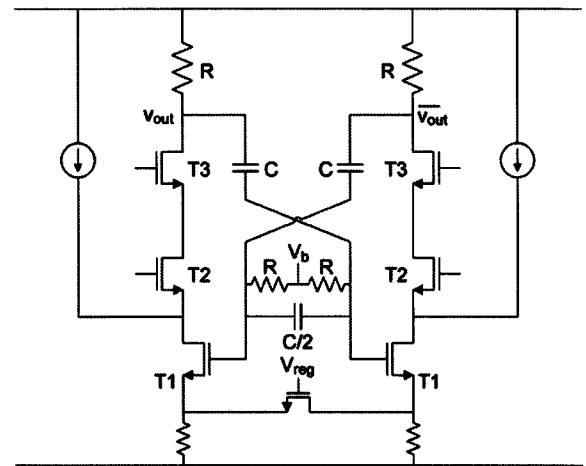
$$T_{osc} = 2\tau \ln \frac{1+\beta}{1-\beta} \text{ where } \tau = RC, \beta = \frac{R_1}{R_1 + R_2} \quad (2)$$

Relaxation 발진기는 저전력 구현에 적합하나 출력신호의 위상잡음이 비교적 나쁘다는 단점이 있다. 이에 비해 Wien-Bridge 발진기는 비교적 위상잡음이 좋은 결과를 보이고 있다.



(그림 9) 저주파 클락발생회로: (a) Relaxation 발진기, (b) Wien-Bridge 발진기

(그림 9(b))는 Wien-Bridge 발진기의 구조인데 이의 Loop Gain은 아래 식 (3)로 표현된다.

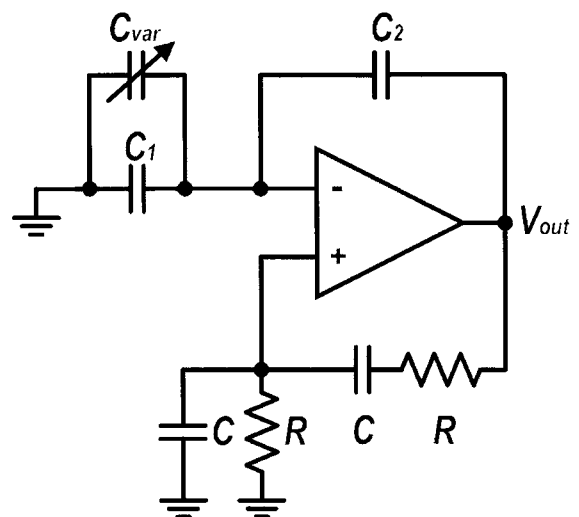


(그림 10) 공통소스증폭기 기반 CMOS Wien-Bridge 발진회로

$$L(s) = \frac{1 + R_2 / R_1}{3 + j(\omega_0 CR - 1 / \omega_0 CR)} \text{ where } \omega_0 = 1 / CR \quad (3)$$

여기서 발진주파수 ω_0 에서 R_2/R_1 이 2이면 Barkhausen 발진 조건을 만족하게 된다. 최근 (그림 10)은 최근 발표된 6MHz Wien-Bridge 발진기를 보이고 있다 [13]. 이는 공통소스증폭기를 증폭기부로 이용하고 자동진폭조절회로를 내장하며 온도에 따른 발진주파수 변화가 86ppm/°C로 매우 우수한 성능을 보였다.

그러나 기존의 발진기의 경우에서처럼 귀환 경로에 저항



(그림 11) 제안된 커패시터 부귀환 CMOS Wien-Bridge 발진회로

을 사용하면 실제 칩 제작시 면적의 증가를 가져오고 공정 변화에 취약한 모습을 보인다. 이를 해결하기 위해 루프이득조정을 위해 일반적으로 사용하는 가변저항대신, MIM 커패시터와 MOS 버랙터를 조합한 가변 커패시터를 사용하여 발진기의 루프 이득을 적절히 조절하는 방식을 제안하고 이를 구현하였다 [14]. 0.18 μm CMOS 공정을 이용해 구현된 발진기는 22kHz 출력주파수에서 560nA의 전류를 소모한다. (그림 11)은 제안된 커패시터 귀환 CMOS Wien-Bridge 발진회로를 나타낸 것이다.

IV. 결론

본 논문에서는 무선센서노드를 위한 ULP CMOS 송수신기 회로 설계기술에 대해 살펴보았다. Wake-up 기반의 ULP Radio에서 Duty-Cycling기법이 전체 전력소모를 줄이는 매우 중요한 기술이다. 초저전력 송수신회로설계를 위해 전류 재사용기법이 적절히 사용되어야 한다. Super-Regenerative 및 OOK 송수신기 구조는 저전력 송수신기에 적합한 구조이다. 저주파의 저전력 클락발생회로의 설계는 전체 전력소모를 낮추는데 매우 중요하다. 이러한 사항들을 적절히 고려함으로써 초저전력 CMOS Radio를 구현할 수 있다.

감사의 글

본 연구는 지식경제부 및 정보통신산업진흥원의 대학 IT 연구센터 지원 사업의 연구결과로 수행되었음(NIPA-2011-(C1090-1111-0006)

참고 문헌

- [1] S. Drago *et al.*, "Impulse-based scheme for crystal-less ULP radios," *IEEE Tran. Circuits and Systems-I: Regular Papers*, vol. 56, no. 5, pp. 1041-1052, May 2009.
- [2] T. Song *et al.*, "A low-power 2.4-GHz current-reused receiver front-end and frequency source for wireless sensor network," *IEEE J. Solid-State Circuits*, vol. 42, no. 5, pp. 1012-1022, May 2007.
- [3] D. Park *et al.*, "A 2.5-GHz 860 μW charge-recycling fractional-N frequency synthesizer in 130nm CMOS," in *IEEE VLSI Circuits Symposium Dig. Tech. Pap.* Jun. 2008, pp. 88-89.
- [4] J.-Y. Chen *et al.*, "A fully integrated auto-calibrated super-regenerative receiver in 0.13 μm CMOS," *IEEE J. Solid-State Circuits*, vol. 42, no. 9, pp. 1976-1985, Sep. 2007.
- [5] B. Otis *et al.*, "A 400 μW -Rx 1.6mW-Tx super-regenerative transceiver for wireless sensor networks," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Pap.* Feb. 2005, pp. 396-397.
- [6] D. C. Daly *et al.*, "An energy-efficient OOK transceiver for wireless sensor networks," *IEEE J. Solid-State Circuits*, vol. 42, no. 5, pp. 1003-1011, May 2007.
- [7] N. M. Pletcher *et al.*, "A 2GHz 52 μW wake-up receiver with-72dBm sensitivity using uncertain-IF architecture," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Pap.* Feb. 2008, pp. 524-525
- [8] A. T. Phan *et al.*, "Energy-efficient low-complexity CMOS pulse generator for multiband UWB impulse radio," *IEEE Trans. Circuits Syst.-I : Reg. Papers*, vol. 55, no. 11, pp. 3552-3563, Dec. 2008.
- [9] D. D. Wentzloff *et al.*, "Gaussian pulse generator for subband ultra-wideband transmitters," *IEEE Tran. Microw. Theory and Tech.*, vol. 54, no. 4, pp. 1647-1655, Jun. 2006.
- [10] Y. Zheng *et al.*, "A low power noncoherent CMOS UWB transceiver ICs," in Proc. *IEEE RFIC Symp.*, Jun. 2005, pp. 347-350.
- [11] H. Kim *et al.*, "Design of a 3.5-GHz OOK CMOS transmitter with triangular pulse shaping," in Proc. *Int. SoC Conf.*, Nov. 2009.
- [12] X. Huang *et al.*, "A 0dBm 10Mbps 2.4GHz ultra low power ASK/OOK transmitter with digital pulse-

shaping,” in *IEEE RFIC Symposium*, May 2010, pp263-266

- [13] V. De Smedt et al., “A $66 \mu\text{W}$ 86ppm/C fully-integrated 6MHz Wienbridge oscillator with a 172dB phase noise FOM,” *IEEE J. Solid-State Circuits*, vol. 44, no. 7, pp. 1990-2001, Jul. 2009.
- [14] 나영호, 김종식, 김현, 신현철, “극저전력 무선통신을 위한 Sub- μW 22-kHz CMOS 발진기,” 대한전자공학회 논문지, 제47권 SD편 제12호, pp68-74, Dec. 2010

약 력



김 현

2004년 중부대학교 정보통신 공학사
 2006년 광운대학교 전자공학과 공학석사
 2006년 ~ 현재 광운대학교 전자공학과 박사과정 재학중
 관심분야: RF/Analog Integrated Circuits and Systems



신 현 철

1991년 KAIST 전기 및 전자공학과 공학사
 1993년 KAIST 전기 및 전자공학과 공학석사
 1998년 KAIST 전기 및 전자공학과 공학박사
 1997년 독일 DaimlerBenz Research Center 연구원
 1998년 ~ 2000년 삼성전자 System LS 선임연구원
 2000년 ~ 2002년 미국 UCLA 박사 후 연구원
 2002년 ~ 2003년 미국 Qualcomm RFIC Design 선임연구원
 2010년 ~ 2011년 미국 Qualcomm Corporate R&D Visiting Faculty
 2003년 ~ 현재 광운대학교 전자융합공학과 부교수
 관심분야: RF/Analog/Microwave Integrated Circuits and Systems