

포락선 추적 WCDMA 기지국 응용을 위한 전력증폭기 모듈

장 병 준*, 문 준 호** 정희원

Power Amplifier Module for Envelope Tracking WCDMA Base-Station Applications

Byung-Jun Jang*, Junho Moon** *Regular Members*

요 약

본 논문에서는 포락선추적 기능을 갖는 WCDMA 기지국에 사용될 수 있는 GaN FET를 이용한 전력증폭기 모듈을 설계하고, 제작 및 측정결과를 제시하였다. 개발된 전력증폭기 모듈은 소신호 RF 신호를 입력받아 고이득 MMIC 증폭기, 구동 증폭기 및 전력 증폭기 등을 거쳐 10W 이상의 출력을 생성할 수 있다. 또한, Envelope Tracking 응용을 위해서 최종 전력증폭기의 Drain 전압이 가변되어도 전체 모듈이 안정적으로 동작할 수 있도록 발진방지회로, Isolator, 음전압 우선인가 바이어스 회로가 설계되었다. 모든 바이어스 회로와 RF회로를 17.8× 9.8× 2.0 cm³ 크기의 하우징 안에 집적화하여 소형화시켰다. 측정결과와 바이어스 전압이 4V에서 28V까지 가변할 경우 30dBm에서 40dBm까지 출력이 가변되면서도 35%이상의 일정한 효율 특성을 나타내어 포락선 추적 기능을 수행할 수 있음을 확인하였다.

Key Words : power amplifier, WCDMA, base station, GaN, Envelope tracking, high efficiency

ABSTRACT

In this paper, a power amplifier module for WCDMA base-station applications is designed and implemented using GaN field-effect transistors (FETs), which uses an envelope tracking bias system. The designed module consists of an high gain MMIC amplifier, a driver amplifier, a power amplifier, and bias circuits for envelope tracking applications. Especially, a FET bias sequencing circuit and two isolators are integrated for stable RF operations. All circuits are assembled within a single housing, so its dimension is just 17.8× 9.8× 2.0 cm³. Measured results show that the developed power amplifier module has good envelope tracking capability: the power-added efficiency of 35% at the output power range from 30dBm to 40dBm over a wide range of drain bias.

I. 서 론

최근 무선통신 기술의 발달과 더불어 고속의 멀티미디어 정보에 대한 요구가 증가함에 따라 WCDMA (Wideband Code Division Multiple Access)나 OFDM (Orthogonal Frequency Division Multiplexing)가 같이 신호의 대역폭 및 PAPR (Peak to Average Power Ratio)이 큰 모뎀 방식의 사용이 일반화되고 있다. 이에 따라 이동통신 기지국에서는 PAPR이 높은 모뎀을 지원하기 위하여 선형성이 우수한 전력증폭기가 요구된다. 한편,

전력증폭기의 경우 열 문제와 제작 비용, 그리고 안정성 측면에서 높은 전력효율 (Power Efficiency) 특성 또한 요구하고 있다. 이러한 두 가지 요구조건은 일반적으로 상충관계(trade-off)가 있어 선형성이 높으면 효율이 낮고, 효율이 높으면 선형성이 낮게 된다. 따라서 미래의 기지국용 전력증폭기는 PAPR이 큰 변조 신호를 증폭하기 위해 선형성이 높으면서도 전력효율 역시 높은 특성을 갖는 구조가 요구되어진다.

보통 전력증폭기는 고정된 바이어스를 사용하며, 최대 출력의 경우에 최적의 효율을 갖도록 설계되는 것이 일반적이다. 따라서 입력신호의 PAPR이 클수록 평균효율이

*국민대학교 전자공학부 무선통신시스템연구실 (bjjang@kookmin.ac.kr), **주필택(mjh@philechnology.com)

※ 본 연구는 2010년도 교육과학기술부의 재원으로 한국연구재단의 지원(No. 2010-0015435)으로 수행하였음.

접수일자 : 2010년 10월 8일, 수정완료일자 : 2010년 10월 20일, 최종 게재확정일자 : 2010년 11월 2일

급격히 떨어지게 된다. 이에 대한 해결책으로 평균적으로 높은 전력증폭기의 효율을 얻기 위해서는 back-off된 넓은 출력 전력 구간에 대해서도 높은 효율을 유지해야만 한다. 이러한 요구 조건에 가장 부합하는 구조로 포락선 제거 및 복원 (Envelope Elimination and restoration : EER) 기법과 포락선 추적 (Envelope Tracking : ET) 기법이 제안되어 관심을 끌고 있다. 이 중에서 Envelope Tracking 기법이 광대역화가 가능하여 현재 활발한 연구가 진행되고 있다[1].

Envelope Tracking 전력증폭기의 일반적인 원리는 그림 1과 같다. 그림과 같이 입력 신호가 작을 때는 드레인 바이어스 전압을 낮추고, 입력 신호가 클 때는 바이어스 전압을 높여 평균 효율을 증가시키는 방법이다. 그림에서 처럼 RF 입력신호에서 신호의 크기, 즉 envelope 신호를 RF 주파수에서 동작하는 방향성 결합기와 다이오드를 이용한 포락선 검파기를 이용하여 검출하거나, 디지털 영역에서는 I, Q 신호로부터 직접 FPGA 회로를 통해 추출한 후 이를 Envelope modulator를 통해 적절한 DC 전압으로 증폭한 다음, RF 전력증폭기의 Drain 바이어스 전압 ($V_D(t)$)을 조절하게 된다. 여기서 RF 전력증폭기는 선형성 특성이 우수한 AB급 전력증폭기를 사용하는 것이 일반적이다. 이러한 envelope tracking 전력증폭기를 WCDMA 신호에 대해 적용하면 일반적인 AB급 증폭기에 비해 1.5배 이상 우수한 평균 효율 특성을 보이는 것으로 보고되고 있다[2].

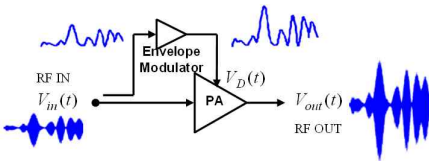


그림 1. Envelope Tracking 전력증폭기의 원리

본 논문에서는 이러한 Envelope Tracking 응용을 위한 WCDMA 기지국 전력증폭기 모듈을 설계, 구현하고자 한다. 여기서 전력증폭기 모듈이란 전력증폭기를 포함한 여러 종류의 RF회로가 포함된 회로를 의미한다. 일반적으로 전력증폭기 모듈에는 RF회로로서 소신호 이득증폭기, 구동 증폭기, 전력증폭기, Isolator 등을 포함하며, 이러한 RF회로를 구동하기 위한 바이어스 회로가 포함된다. 특히, Envelope Tracking 응용을 위한 W-CDMA 기지국 전력증폭기의 요구사항은 Drain 바이어스가 가변되어도 발전하지 않으면서도 일정한 효율 및 이득 특성을 갖도록 안정되게 동작하여야 한다. 또한, 전력증폭기 이외의 회로에는 안정된 바이어스를 공급하여야 한다.

현재까지 연구된 대부분의 Envelope Tracking 응용을 위한 WCDMA 기지국 전력증폭기의 경우는 전력증폭기

단독의 연구결과만이 제시되고 있다. 하지만 실제 Envelope Tracking 응용을 위해서는 WCDMA 기지국용 전력증폭기 모듈을 개발하고 여기에 Envelope Tracking 기능을 적절히 포함시키는 것이 상용화를 위해서 매우 중요하다. 특히, 전력증폭기 모듈은 다양한 RF회로가 혼합되어 있으므로 각 회로들이 상호 연결되었을 때 안정되게 동작하는 것이 중요하다. 특히, 전력증폭기의 경우 소신호 증폭기와는 달리 심각한 발전 문제가 발생할 수 있기 때문에 설계에 있어서 반드시 고려되어야 한다. 또한, Envelope Tracking 기능은 최종 전력증폭기단의 Drain 전압만이 가변되므로 GaN과 같이 Gate에 음전압을 요구하는 트랜지스터의 경우 바이어스 회로의 인가 순서에 유의하여 Gate 단자에 음전압이 우선 인가되어야 한다. 만약 바이어스회로의 인가 순서가 잘 못 인가될 경우 Drain 에 과전류가 흘러 소자의 수명이 줄어들 수 있다[3].

따라서 본 논문에서는 GaN과 같이 음전압 우선 인가회로를 필요로 하는 FET 및 다른 증폭소자들이 혼합되어 있는 전력증폭기 모듈에서 안정적으로 동작하면서도 Envelope Tracking 기능이 적절히 포함될 수 있는 WCDMA 기지국용 전력증폭기 모듈을 설계하는 것을 목표로 한다.

II. 전력증폭기 모듈의 설계

1. 전력증폭기 설계

본 논문에서 설계된 Envelope Tracking 전력증폭기 모듈의 구성은 그림 2와 같다. 동작주파수는 WCDMA 기지국 송신 대역인 2110MHz에서 2170MHz에서 동작하고 P1dB는 10W 이상, 이득은 44dB 이상을 갖도록 설계하였다. 모듈의 구성은 증폭기를 3단으로 구성하였으며, 입력단에 감쇄기를 두어 이득을 정확하게 조절할 수 있도록 하였다. 전력증폭기의 입력력단에 Isolator (ADMOTECH의 ADI214CET)를 삽입하여 최종 전력증폭기가 OFF 상태일 경우에도 구동증폭기의 출력신호가 반사되지 않도록 하였다. 바이어스 회로는 28V 입력으로 최종 전력증폭기의 Drain 전압을 제외한 모든 회로에 전원을 공급하고, ET 기능을 위해서 전력증폭기의 Drain 전압은 별도로 5V에서 30V까지 가변될 수 있도록 하였다.

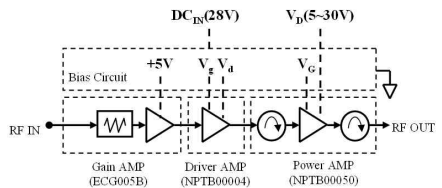


그림 2. 전력증폭기 모듈의 구성

사용된 주요 소자는 다음과 같다. 수신회 증폭기로는 Watkins-Johnson사의 InGaP HBT MMIC 증폭기인 ECG005B를 사용하였다. ECG005B는 DC에서 4GHz까지 동작하며 일반적으로 2.14GHz에서 21dB의 이득과 +19dBm의 출력 P1dB를 갖는다. 구동증폭기로는 Nitronex사의 5W급 GaN 트랜지스터인 NPTB00004를 사용하였고, 전력증폭기로는 Nitronex사의 50W급 GaN 트랜지스터인 NPTB00050 트랜지스터를 사용하였다.

이 중 가장 중요한 전력증폭기의 회로도도 그림 3과 같다. WCDMA 응용을 위하여 중심 주파수는 2.14GHz로 결정하였으며, 선형성 특성이 우수하도록 AB급으로 설계하였다. AB급 동작을 위하여 Gate 바이어스 전압을 조정하여 28V의 Drain전압에서 IDQ가 460mA가 되도록 선택하였다. 트랜지스터의 데이터시트를 참고하여 설계되었으며 유전상수 3.5, 두께 30mil 기판을 사용하여 마이크로 스트립 선로로 정합회로를 구현하였다. 정합회로 구현 시 Drain 바이어스 회로에 저주파 안정화 Capacitor를 달지 않은 상태에서 전주파수 대역에서 무조건 안정되도록 설계하였다. 시뮬레이션은 ADS 시뮬레이터를 사용하였으며, Nitronex사에서 제공한 트랜지스터 모델을 사용하였다[4]. 2.1GHz CW (Continuous Wave) 입력에 대해 설계된 전력 증폭기의 시뮬레이션 특성이 그림 4에 나타나 있다. 출력전력이 40dBm 일 경우 30% 정도의 전력부가 효율(Power Added Efficiency: PAE)이 측정되었다. GaN FET 소자의 경우 다른 FET 소자와는 다르게 입력 전력을 계속 올리면 효율은 지속적으로 증가하게 된다. 하지만, 선형성과 효율을 고려하고, 제작 시 출력단에 Isolator와 컨넥터 손실을 고려하여 40dBm (~10W) 정도를 최대 출력으로 고려하였다.

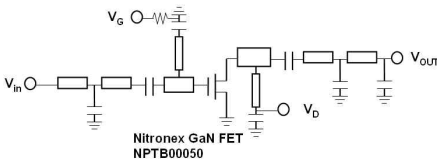


그림 3. 설계된 2.14GHz AB급 전력증폭기 회로

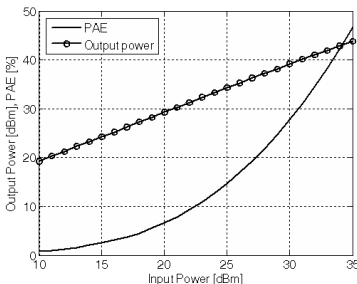


그림 4. 2.14GHz CW입력에 대한 전력증폭기 특성

2. 바이어스 회로 설계

Envelope Tracking 전력증폭기 모듈의 바이어스를 제공하는 바이어스 회로의 동작원리는 다음과 같다. 바이어스로는 +28V의 고정된 DC 전압과 5~30V까지 가변되는 최종 전력증폭기의 Drain전압이 입력으로 들어가게 된다. +28V의 고정전압으로부터 +5V Regulator (7805)를 통해 +5V가 생성된다. 이 전압은 이득 증폭기의 바이어스로 공급된다. 구동증폭기와 전력증폭기의 Gate 음전압을 위해서 +5V 전압이 DC-DC 변환기(LMC7260)를 거쳐 -5V가 생성되고 적절한 가변 전압 분배기를 거쳐 구동증폭기와 전력증폭기의 Gate로 인가된다. 앞서 생성된 +5V와 -5V 회로는 2단 OP AMP로 구성된 비교기를 거쳐 Drain 바이어스를 제공하는 FET의 gate를 ON/OFF 스위칭 함으로써 Drain전압이 Gate 음전압보다 먼저 인가되는 것을 방지하게 된다. 설계된 바이어스 회로의 구성은 그림 5와 같다.

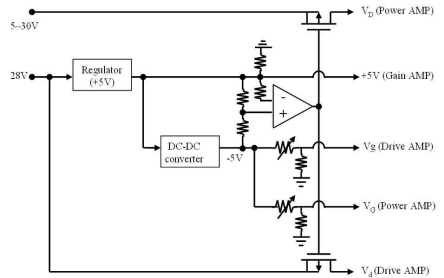


그림 5. 바이어스 회로의 구성

3. 전력증폭기 모듈의 제작

전력증폭기 모듈은 고출력 신호를 생성하므로 방열 구조를 제공하면서도 소형으로 제작하는 것이 중요하다. 이에 설계된 전력증폭기의 RF회로와 바이어스 회로 모두를 하나의 PCB 상에 구현되어 제작되었다. 그림 6은 제작된 전력증폭기 모듈의 사진을 보여준다. 모듈의 상단부에는 바이어스 회로를 위치시키고 하단부에는 RF회로를 위치시키고 둘 사이에는 적절한 차폐 구조를 통해 고출력 RF 신호가 수신회 회로나 바이어스 회로로 인가되는 것을 방지하였다. 또한 RF회로에서도 이득증폭기, 구동증폭기 및 전력증폭기 사이에 feedback 신호를 최소화하기 위하여 금속 벽으로 차폐를 시켰다. 전력증폭기의 앞 뒤에는 Isolator를 달아서 최종 전력증폭기가 OFF 상태일 때 구동증폭기의 출력에서 반사된 신호가 구동증폭기에 되돌아가서 생길 수 있는 발진을 원천적으로 차단하였다. 전력증폭기 Drain 전압의 경우 RF short를 위한 별도의 5.6pF의 Bypass capacitor를 제외하고는 DC 안정화를 위한 저주파용 Capacitor를 Envelope Tracking 기능을

위하여 연결하지 않았다.

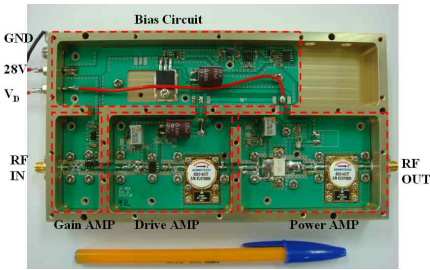


그림 6. 제작된 전력증폭기 모듈 사진

III. 실험 및 결과 고찰

II장의 설계 방법에 따라 제작된 전력증폭기 모듈의 RF 특성을 신호발생기 (Signal Generator), 스펙트럼 분석기 (Spectrum Analyzer), RF 전력계 (power meter)를 이용하여 측정하였다. 10W 이상의 출력을 계측기에서 측정하기 위하여 40dB의 감쇄량을 갖는 고출력 감쇄기를 전력증폭기 모듈의 출력에 위치시키고, 케이블 손실 및 감쇄기의 감쇄량 등을 모두 교정한 후 실험 장치를 구성하였다. 먼저, 바이어스 회로의 동작 확인, 소신호 증폭기, 구동 증폭기, 전력증폭기 순으로 제작된 회로의 성능이 설계한 결과와 같은지 확인하였다. 각 구성 블록의 동작 확인이 끝난 후 Drain 전압을 28V로 고정할 경우 44dB 이상의 이득과 10W 이상의 출력전력이 나오도록 입력 감쇄기를 최종 조정하였다. 최종 제작한 전력증폭기 모듈의 Drain 바이어스 변화에 따른 입출력 특성 측정 결과는 그림 7과 같다. 최대 10W 이상이 출력되며 선형적인 동작을 함을 알 수 있었다. 단, Drain 바이어스가 16V로 감소될 경우 이득이 1.7dB 떨어지며, 8V로 감소될 경우 5.7dB 감소됨을 확인하였다.

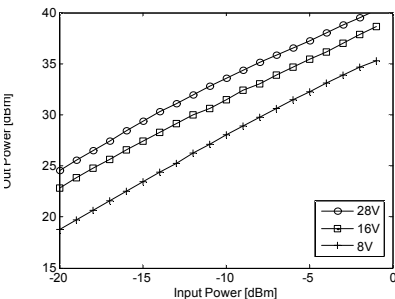


그림 7. 바이어스에 따른 입출력 특성 및 효율 측정 결과

다음으로 Drain 전압을 4V에서 28V 까지 가변하면서 효율을 측정된 결과 그림 8과 같이 10dB의 출력 전력의 변화를 가지며 이 때 효율이 35% 이상임을 확인하였다.

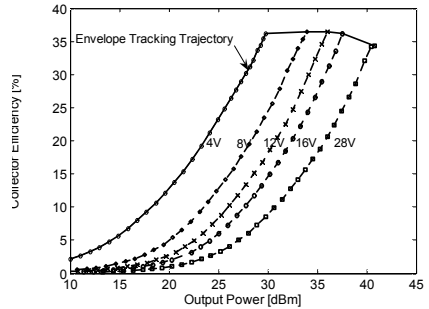


그림 8. 바이어스 변화에 따른 전력증폭기 모듈의 출력전력에 대한 효율 측정 결과

그림 7과 그림 8의 연구결과로부터 본 논문에서 제작한 전력증폭기 모듈이 최대 10W 이상의 고출력을 생성하면서도 Drain 바이어스 변화에 따라 10dB 이상의 출력 변화에 대해서 35% 이상의 효율을 나타낼을 확인하였다. 이를 통해 10dB 정도의 출력 변화가 있는 변조신호에 대해서 Envelope Tracking 기능을 통해 효율을 개선할 수 있음을 확인하였다. 하지만, 바이어스가 감소함에 따라 효율은 개선되지만 증폭기의 이득이 감소하여 AM-AM 특성이 발생함을 확인할 수 있었다. 이는 Envelope Tracking 동작 시 선형성을 나쁘게 한다. 따라서 바이어스가 큰 쪽으로 변화더라도 증폭기의 이득의 변화를 최소화하도록 증폭기를 설계하거나, 참고문헌 [5]에서 시뮬레이션으로 확인한 바와 같이 바이어스 변화를 급격히 적게 하도록 Envelope Tracking 기능을 설계해야 함을 확인할 수 있었다. 본 연구에서 제작된 전력증폭기 모듈의 특성은 Envelope Tracking 기능을 위한 FPGA와 Envelope Modulator의 설계 시 참고될 수 있다. 향후 FPGA와 Envelope Modulator의 상호 연동을 통해 Envelope Tracking 기능을 갖는 전력증폭기를 구성할 예정이다.

IV. 결론

본 논문에서는 Envelope Tracking 기능을 갖는 WCDMA 기지국에 사용될 수 있는 GaN FET를 이용한 전력증폭기 모듈의 설계 방안을 제안하고, 제작 및 측정결과를 제시하였다. 먼저, Envelope Tracking 기능을 갖는 전력증폭기 모듈의 요구사항을 파악하여 주요 규격을 정한 후 ADS 시뮬레이션을 거쳐 설계되었다. 제작된 전력증폭기 모듈은 고이득 MMIC 증폭기, 구동 증폭기 및 전력 증폭기로 구성되어 44dB 이상의 최대 이득과 10W 이

상의 최대출력을 생성할 수 있다. 또한, Envelope Tracking 응용을 위해서 최종 전력증폭기의 Drain 전압이 큰 폭으로 가변되어도 전체 모듈이 안정적으로 동작할 수 있도록 RF회로 및 바이어스 회로가 설계되었다. 측정 결과 Envelope Tracking 기능을 수행할 수 있음을 확인 하였으며, 제작된 모듈이 Envelope Tracking 전력증폭기로 사용될 경우 필요한 개선 사항을 파악할 수 있었다. 이러한 결과는 향후 Envelope Tracking 기능을 위한 FPGA 및 Envelope Modulator의 설계 및 연동 시험에 사용될 수 있을 것으로 사료된다.

문 준 호 (Junho Moon)

정회원



1994년 2월 : 연세대학교 전자공학과
학사졸업
1996년 2월 : 연세대학교 전자공학과
석사졸업
1999년 4월 : 현대전자산업(주)
2000년 7월 : Agilent Technologies
2003년 3월 : (주)VSWR
2007년 10월 : (주)Pantech
2007년 11월~현재 : (주)필텍

참 고 문 헌

[1] Bumman Kim, Jungwan Moon, and Ilje Kim, "Efficiently Amplified", IEEE microwave magazine, vol. 11, No. 5, pp. 87-100, Aug., 2010.
[2] D. Kimball, J. Jeong, C. Hsia, P. Draxler, S. Lanfranco, W. Nagy, K. Linthicum, L. Larson, and P. Asbeck, "High Efficiency Envelope Tracking W-CDMA Base Station Amplifier using GaN HFETs," IEEE Trans. on Microwave Theory Tech. vol. 54, no. 11, pp. 3848-3856, Nov., 2006.
[3] 장병준, 염인복, 이성팔, "위성중계기용 Ku-대역 증폭기의 온도보상회로 설계", 한국전자파학회논문지, 제 13권 제10호, pp. 1025-1033, Dec., 2002.
[4] Advansed Design System Documentation 2006A, Agilent Technologies.
[5] 정진호, "Envelope Tracking 전력 증폭기의 선형성 개선을 위한 새로운 드레인 바이어스 기법", 전자공학회 논문지, 제 46권 TC편 제3호, pp. 333-340, Mar., 2009.

<관심분야> RF회로 및 시스템, 무선통신

저 자

장 병 준 (Byung-Ju Jang)

정회원



1990년 2월 : 연세대학교 전자공학과
학사졸업
1992년 2월 : 연세대학교 전자공학과
석사졸업
1997년 2월 : 연세대학교 전자공학과
박사졸업

1999년 1월 : LG전자 미디어통신(연)
2003년 8월 : 한국전자통신연구원
2005년 9월 : 정보통신연구진흥원
2005년 9월~현재 : 국민대학교 전자공학부 부교수

<관심분야> RF회로 및 시스템, 무선통신