

논문 2010-47TC-8-4

IEEE 802.15.4a Chirp SpreadSpectrum을 위한 저복잡도 수신기 구조

(A Receiver Architecture with Low Complexity for Chirp Spread
Spectrum in IEEE 802.15.4a)

김 영 삼*, 정 정 화**

(Yeong-Sam Kim and Jong-Wha Chong)

요 약

본 논문에서는 IEEE 802.15.4a chirp spread spectrum (CSS) 를 위한 저복잡도 수신기 구조를 제안한다. 무선 통신 시스템에서는 일반적으로 수신기의 신호 수신시 최대 SNR (Signal to Noise power Ratio) 을 보장하는 정합필터를 사용하여 신호를 복조를 하는 것이 일반적이다. 하지만, 정합필터는 하드웨어 복잡도가 높아 저복잡도, 저가격의 센서 네트워크를 목적으로 하는 CSS에서는 적합하지 않다. 따라서 본 논문에서는 정합필터를 사용하지 않고 인접 심볼 간 차등 곱셈과 누적을 통하여 chirp 신호를 복조하는 새로운 수신기 구조를 제안한다. 또한, CSS에 사용되는 이원 직교 코드의 특성을 이용하여 곱셈기를 사용하지 않은 이원 직교 디코더 구조를 제안한다. 제안하는 수신기 구조는 정합필터 기반 구조에 비하여 BER (Bit Error Rate) 성능은 떨어지지만 하드웨어 구현을 위한 곱셈기, 가/감산기, 레지스터 등의 자원의 수를 절감하였다.

Abstract

A receiver architecture with low complexity for chirp spread spectrum (CSS) of IEEE 802.15.4a is proposed. To demodulate the received signal at the highest signal to noise power ratio, matched filter is generally adopted for the receiver of wireless communication systems. It is, however, not reasonable to adjust the matched filter to the receiver of CSS whose objectives are low complexity, low cost and low power consumption since complexity of the matched filter is high. In this paper, we propose a new receiver architecture using differential multiplication and accumulator not matched filter for demodulation. Also, bi-orthogonal decoder implemented by only adder/subtractor is proposed. The hardware resources for implementation are reduced in the proposed receiver architecture, although bit error rate performance is low compared with the receiver architecture based on the matched filter.

Keywords : Chirp spread spectrum, 수신기 구조, 이원 직교 코드, 저 복잡도, 정합필터

I. 서 론

최근 응급구조, 홈 오토메이션, 물류 등의 분야에서 무선 개인용 네트워크를 기반으로 하는 거리측정 기술에 대한 수요가 높아지고 있다^{1~2)}. 이에 IEEE 802.15.4a 위원회는 데이터 전송률은 낮지만 높은 정확도를 가지는 거리측정을 할 수 있고, 하드웨어 복잡도가 낮아 저가격으로 구현이 가능한 새로운 새로운 물리

* 정희원, 한양대학교 전자컴퓨터공학과
(Department of Electronics and Computer
Engineering, Hanyang University)

** 평생회원-교신저자, 한양대학교 전자컴퓨터공학과
(Department of Electronics and Computer
Engineering, Hanyang University)

※ 본 연구는 지식경제부 및 정보통신산업진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음
(NIPA-2010-C1090-1011-0007)

접수일자: 2010년3월2일, 수정완료일: 2010년8월13일

계층 기술에 대한 표준을 제정하였다^[3]. 여러 제안 중 초 광대역을 기반으로 한 IR-UWB (Impulse Radio-Ultra Wide Band) 와 2.4 GHz 공용 밴드의 CSS (Chirp Spread Spectrum) 가 표준으로 선정되었다. 그 중, CSS 는 기존 안테나 분야에서 많이 사용되던 chirp 을 사용하여 신호를 송수신 하는 특징을 가지고 있다. 특히, chirp 은 상관 (correlaiton) 특성이 좋아 시간 지연 추정 (time delay estimation) 을 통한 거리측정에서 뛰어난 성능을 보이고 있다^[4~6].

기존 무선 통신 시스템에서는 최대 SNR (Signal to Noise power Ratio) 상황에서 신호를 복조 (demodulation) 하기 위하여 정합필터 (matched filter) 를 사용하는 것이 일반적이었다^[7~9]. 하지만, 정합필터 는 뛰어난 신호 수신 성능을 보여주지만 송신신호의 켈레 (conjugate) 값을 필터의 계수로 가지고 있어야 하므로 하드웨어 복잡도가 높다^[7~9].

앞서 언급하였듯이, CSS 는 높은 정확도의 데이터 송수신 보다 하드웨어 복잡도를 낮추며 높은 수준의 거리측정을 하는 것이 목적이므로 본 논문에서는 하드웨어 복잡도를 증가시키는 정합필터를 사용하지 않고 CSS 의 신호를 복조 및 복호화 할 수 있는 새로운 수신기 구조를 제안한다.

본 논문의 구성은 다음과 같다. II장에서는 CSS에 대한 소개를 하고 III장에서 기존의 정합필터 기반의 수신기 구조에 대해 설명한다. IV장에서는 제안하는 수신기의 구조에 대해 설명하고 V장에서 제안하는 수신기와 정합필터 기반 구조의 BER (Bit Error Rate) 성능과 하드웨어 자원 비교를 한다. 마지막으로 VI장에서 본 논문의 결론을 맺는다.

II. CSS 소개

본 장에서는 IEEE 802.15.4a 의 표준 기술인 CSS 의 신호 모델과 피코넷 (piconet), 송신기 구조에 관하여 설명하겠다. 본 논문에서는 설명의 편의를 위해 CSS 의 데이터 통신 의무 표준 (mandatory standard) 인 1 Mbps 모드에 기반하여 송신기와 수신기를 설명하겠다.

1. 신호 모델

CSS 는 확산 대역 (spread spectrum) 신호에 포함되는 chirp을 이용하여 데이터를 송수신한다. CSS의 한 심볼은 총 4개의 sub-chirp으로 구성되며 2개의 밴드에

각 2개의 sub-chirp이 서로 다른 스위핑 방향 (sweeping direction)을 가지며 존재한다^[3]. 4개의 sub-chirp으로 이루어진 심볼을 full-chirp 이라 한다. 4개의 sub-chirp 을 수학적으로 모델링 하면 다음과 같다.

$$s_k(t) = e^{j\left(\omega_k t + \frac{\mu_k}{2} t^2\right)} p(t) \tag{1}$$

(1)에서 시간 t 는 $-T_{sub-chirp}/2$ 부터 $T_{sub-chirp}/2$ 까지 정의된다. $T_{sub-chirp}$ 은 sub-chirp 의 시간 구간을 의미한다. k 는 sub-chirp 색인을 의미하며 ω_k 는 k 번째 sub-chirp 의 중심 주파수를 의미한다. μ 는 sub-chirp 의 기울기를 의미하며 μ 의 부호가 양수일 때는 스위핑 방향이 양으로 향하는 up-chirp 을 의미하고 음수일 때는 스위핑 방향이 음으로 향하는 down-chirp 을 의미한다. $p(t)$ 는 raised cosine 시간 윈도우 (time window) 를 의미한다.

2. 피코넷

CSS는 동시에 발생하는 다중 사용자를 위해 총 4개의 피코넷 (piconet) 을 지원한다^[3]. 4개의 피코넷은 하나의 심볼을 구성하는 4개의 sub-chirp 의 순서를 달리 하여 피코넷 간 직교성을 구현하였고, 또한 각 piconet 마다 심볼간에 서로 다른 가드 구간 (guard time)을 삽입하여 피코넷 간 직교 특성을 높였다. 그림

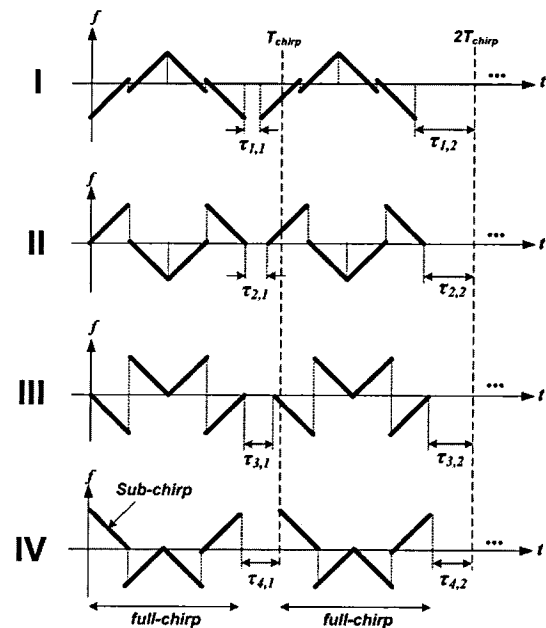


그림 1. 피코넷 별 sub-chirp 조합 및 가드 구간
Fig. 1. Different sub-chirp combinations and guard times of the four piconets.

표 1. 피코넷 별 가드 구간

Table 1. Different guard times of the four piconets.

가드 구간	시간 (μsec)
$\tau_{1,1}$	0.3125
$\tau_{1,2}$	2.1875
$\tau_{2,1}$	0.625
$\tau_{2,2}$	1.875
$\tau_{3,1}$	0.9375
$\tau_{3,2}$	1.5625
$\tau_{4,1}$	1.25
$\tau_{4,2}$	1.25

1은 CSS 의 4개 피코넷의 sub-chirp 조합과 가드 구간을 나타낸다.

$\tau_{a,b}$ 는 a 번째 피코넷의 b 번째 가드 구간을 의미하고 T_{chirp} 은 1개의 full-chirp 과 평균 가드 구간을 더한 시간 구간을 의미한다.

그림 1에서 볼 수 있듯이 CSS는 피코넷에 따라 한 심볼을 구성하는 4개의 sub-chirp의 순서가 다를 수 있다. chirp 은 밴드나 스위핑 방향이 다르면 직교에 가까운 상관 특성을 보이므로 sub-chirp의 순서를 바꿈으로써 서로 다른 피코넷의 심볼 사이에는 직교성이 보장 된다. 또한, 피코넷 마다 다른 가드 구간을 삽입함으로써 직교성을 높인다.

표 1은 피코넷 별 가드 구간을 나타낸다^[3].

3. 송신기

CSS 는 기존의 chirp 기반 통신과 달리 위상 (phase) 에 정보를 실어 데이터를 전송한다. 2 개의 비트 (bit) 를 하나의 심볼로 표현하는 QPSK (Quadrature Phase Shift Keying) 방식을 사용하며 수신기 구조를 간단하게 하기 위해 차등 변조 (differential modulation) 을 사용한다. 또한, 3/4 이원 직교 코드를 사용하여 신호의

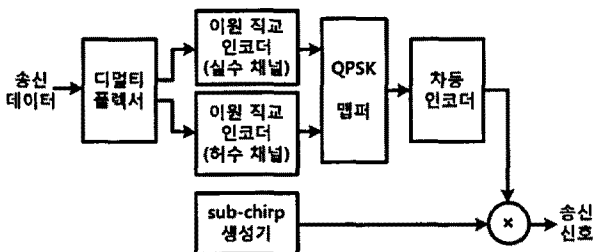


그림 2. CSS 송신기 블록 다이어그램
Fig. 2. Block diagram of the transmitter of CSS.

표 2. 이원 직교 코드 변환 표

Table 2. Bi-orthogonal code for CSS.

데이터 심볼 (십진수)	데이터 심볼 (이진수)	코드 워드 (code word)
0	000	1 1 1 1
1	001	1 -1 1 -1
2	010	1 1 -1 -1
3	011	1 -1 -1 1
4	100	-1 -1 -1 -1
5	101	-1 1 -1 1
6	110	-1 -1 1 1
7	111	-1 1 1 -1

표 3. QPSK 심볼 매핑 표

Table 3. QPSK symbol mapping table.

입력 비트 (실수채널, 허수채널)	크기	출력 위상 [rad]
1, 1	1	0
-1, 1	1	$\pi/2$
1, -1	1	$-\pi/2$
-1, -1	1	π

오류 확률을 줄인다^[3].

CSS 송신기는 그림 2와 같이 크게 3 부분으로 분류해 볼 수 있다. 송신 데이터를 이원 직교 코드 (bi-orthogonal code) 를 이용하여 인코딩 하는 이원 직교 인코더, QPSK 심볼에 매핑시키고 차등 인코딩을 수행하는 QPSK 매퍼 (mapper)와 차등 인코더 (differential encoder), 그리고 차등 인코딩 된 심볼을 chirp에 실어주는 spreader 부분이다.

1 Mbps 모드에서 이원 직교 코드는 총 8 개의 코드 워드로 이루어져 있으며 3 개의 비트를 4 개의 비트로 변환한다. 실수 채널과 허수 채널로 나뉜 비트들은 3 비트씩 각 실수, 허수 채널의 이원 직교 인코더의 입력으로 들어간다. 표 2는 이원 직교 코드 변환 표를 나타낸다^[2].

이원 직교 코드로 변환 된 비트들은 QPSK 매퍼에서 심볼로 변환 된다. 즉, 4개의 비트로 이루어진 실수채널 코드워드와 허수채널 코드워드는 순서별로 sub-chirp 1, 2, 3, 4 의 실수, 허수 채널 값을 의미하게 되고 표 3의 QPSK 매퍼 표를 통해 QPSK 위상으로 맵핑된다.

Sub-chirp 단위로 QPSK 심볼이 맵핑 되면 차등 인코더를 통해 인접 심볼의 sub-chirp 간 QPSK 위상이

차등 인코딩 된다. 초기 시작 위상은 4개의 sub-chirp 모두 $\pi/4$ 이고, 차등 인코딩 된 위상결과는 $\pi/4, 3\pi/4, -3\pi/4, -\pi/4$ [rad] 의 값을 갖게 된다^[3].

마지막으로 차등 인코딩 된 0 [rad] 의 위상을 가지고 있는 참조 sub-chirp에 곱해주게 되면 최종 송신 신호가 완성된다. 실제 하드웨어 구현 시 참조 sub-chirp의 샘플을 Read Only Memory에 저장 후 차등 인코딩 된 위상을 각 sub-chirp의 샘플마다 곱해주게 되면 최종 송신 신호가 된다.

III. 기존의 수신기 구조

무선통신 시스템의 수신기에는 최대 SNR 상황에서 수신 신호를 복조하기 위해 정합필터가 일반적으로 사용된다^[7-9]. CSS 역시 최대 SNR 상태에서 수신 신호를 복조하기 위해서는 정합필터를 통하여 chirp을 despreading 한 후 차등 디코딩과 QPSK 심볼 디맵핑, 이원 직교 디코딩을 수행하면 최대의 데이터 수신 성능을 얻을 수 있다. 그림 3은 정합필터에 기반한 CSS 수신기의 블록 다이어그램을 표현하고 있다.

앞장에서 설명하였듯이 CSS의 한 심볼은 총 4개의 sub-chirp으로 구성되므로 CSS는 총 4개의 sub-chirp의 결레 샘플값을 계수로 갖는 4개의 정합필터가 필요하다. 수신 신호는 정합필터를 통과하며 sub-chirp이 despreading되며 sub-chirp 마다의 대표 위상 값으로 표현된다. 이 대표 위상 값은 인접 심볼 내의 sub-chirp 간 차등 인코딩이 되어 있으므로 차등 곱셈을 통해 차등 디코딩을 수행하면 QPSK 심볼을 얻을 수 있다. sub-chirp 별로 QPSK 심볼 디맵핑을 수행한 후 실수, 허수 채널 각각을 이원 직교 디코딩 하면 수신기 작업이 끝나게 된다.

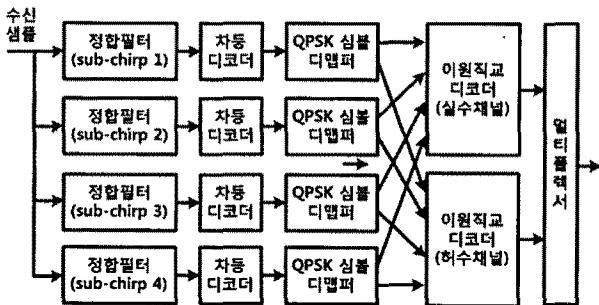


그림 3. 정합필터 기반 CSS 수신기 블록 다이어그램
Fig. 3. Block diagram of the receiver using matched filter in CSS.

정합필터는 CSS의 복호 성능을 높일 수 있지만 하드웨어 복잡도 면에서 문제를 가지고 있다. 특히, CSS는 4개의 sub-chirp의 계수로 이루어진 정합필터를 모두 필요로 하므로 실수, 허수 채널을 고려한다면 총 8개의 실수 계수 필터가 필요하게 된다. 만약 CSS 한 심볼을 32 MHz로 샘플링 하면 한 sub-chirp은 38개의 샘플로 구성되므로 각 정합필터를 위 샘플의 결레값을 기반으로 구현하였을 시 8개의 38 탭 필터가 필요로 하다.

따라서 본 논문에서는 정합필터를 사용하지 않고 1개의 차등 곱셈기와 누적기를 공유하여 chirp 신호의 despreading과 차등 디코딩을 동시에 수행하고 sub-chirp의 QPSK 심볼 대푯값을 구하는 새로운 수신기 구조를 제안한다. 또한, 하드웨어 크기를 줄이기 위해 곱셈기를 사용하지 않고 가/감산기만으로 상판기를 구현하는 새로운 이원 직교 디코더를 제안한다.

IV. 제안하는 수신기 구조

본 장에서는 수신기의 하드웨어 복잡도를 낮추기 위해 정합필터를 사용하지 않는 새로운 CSS 수신기 구조에 대해 설명한다. 또한, 곱셈기를 사용하지 않는 이원 직교 디코더의 구조에 대해 설명한다.

제안하는 수신기 구조를 블록 다이어그램으로 표현하면 그림 4와 같다.

제안하는 구조는 정합필터를 사용하여 chirp 신호를 despreading 한 후 sub-chirp의 대표 위상 값간에 차등 디코딩을 수행하였던 기존의 구조와 달리 차등 곱셈기를 통하여 인접 심볼의 샘플간에 차등 디코딩을 먼저 수행하고 누적기를 이용하여 sub-chirp 별로 샘플간의 에너지를 모은다. 즉, 4개의 정합필터와 4개의 차등 곱셈기가 필요했던 기존의 수신기와 달리 1개의 차등 곱셈기와 3개의 가산기로 구성된 누적기를 통하여 chirp despreading과 차등 디코딩을 수행한다. 따라서 기존

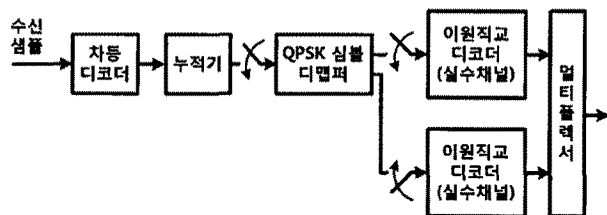


그림 4. 제안하는 수신기 블록 다이어그램
Fig. 4. Block diagram of the proposed receiver of CSS.

의 구조와 비교하여 하드웨어 복잡도를 낮출 수 있다.

차등 디코더는 sub-chirp 순서를 고려하지 않고 피코넷 별 가드 구간만을 고려하여 인접 심볼 간에 차등 곱셈을 수행한다. 만약 잡음이 없다고 가정하면 차등 곱셈을 수행한 결과는 sub-chirp 샘플 별로 동일한 QPSK 심볼 값을 가지게 된다. 이때, 누적기는 sub-chirp 구간 동안 누적을 통하여 샘플별로 나뉘어 있던 spreading 에너지를 모으게 된다. 이 때 누적기는 하나의 sub-chirp 에너지를 모두 모은 후 리셋 (reset)을 통하여 연속되는 다음 순서의 sub-chirp 에너지를 모아야 한다.

그림 5는 제안하는 수신기 구조의 차등 곱셈기와 누적기를 나타낸다. D_{sym} 은 가드 구간을 포함한 심볼 구간 동안 샘플을 저장할 수 있는 쉬프트 레지스터 (shift register) 를 의미하고 $D_{sub-chirp}$ 은 sub-chirp 구간 동안 샘플을 저장하는 쉬프트 레지스터를 의미한다. D_{-1} 은 한 샘플을 저장하는 레지스터이다.

그림 5와 같이 차등 곱셈기는 쉬프트 레지스터에 저장된 값을 켈레값으로 변환 후 수신되는 샘플과 곱하게 된다. 또한 누적기는 sub-chirp 구간 동안 누적을 하게 되며 피드백 (feedback) 구조를 통해 가산기 2개와 쉬프트 레지스터만으로 구현하였다.

그림 1의 QPSK 심볼 디맵핑은 표 1의 QPSK 맵핑 표에 따라 실수채널과 허수채널의 데이터로 심볼을 디맵핑한다. 잡음이 없다면 표 1의 출력 위상처럼 0, $\pi/2$, $-\pi/2$, π 네가지 값을 가지게 되는데 디맵핑 시 $\pi/4$ 를 곱해준 후 실수와 허수 채널을 각각 나누게 되면 QPSK 심볼 디맵핑이 완료 된다.

차등 디코딩과 QPSK 심볼 디맵핑이 끝나면 4 개 sub-chirp에서 실수, 허수 채널 값이 4 개씩 얻어지게 되고, 이 4 개의 실수, 허수 채널 값들은 각각 실수, 허수 채널의 이원 직교 디코더의 입력으로 들어간다. CSS 이원 직교 코드는 8 개의 코드 워드가 존재하므로 8개의 상관기를 결과를 비교하여 최대값을 찾은 후 그

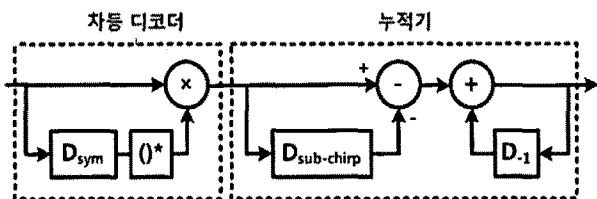


그림 5. 차등 디코더와 누적기의 하드웨어 구조도
Fig. 5. Hardware architecture of the differential decoder and accumulator.

최대값을 나타낸 상관기의 참조 코드 워드가 최종 디코딩되게 된다. 제안하는 구조는 기존의 8개 상관기를 통한 최대값 비교 방법 대신 4개의 상관기 만을 사용하여 8개의 이원 직교 코드셋을 구분하는 구조를 제안한다. 제안하는 구조는 CSS 의 이원 직교 코드가 코드셋 0부터 3과 4부터 7 이 서로 부호만 반대인 특성을 이용하였다. 즉, 코드셋 0과 4를 참조하는 상관기의 결과를 살펴보면 동일한 입력이 들어왔을 경우 부호만 반대인 상관 결과값이 출력된다. 마찬가지로 1과 5, 2와 6, 3과 7의 경우도 같은 특성을 보이므로 4개의 상관기 결과의 절대값을 비교하여 최대값을 찾은 후 상관기 결과값의 부호를 통해 최종 코드셋을 결정하는 구조를 제안한다.

CSS 의 이원 직교 코드는 1 과 -1 의 값만을 가지므로 곱셈기가 아닌 가산기와 감산기만을 이용하여 상관기 구현이 가능하다. 그림 1은 가산기와 감산기만을 이용한 4개 (코드셋 0부터 3) 의 이원 직교 코드를 참조하는 상관기를 구현한 것이다.

그림 6에서와 마찬가지로 코드셋 0 부터 3 까지의 상관기만을 통하여 상관을 수행한 후, 그 결과의 절대값을 비교하여 최대값을 찾는다. 0 부터 3까지의 참조 코드셋 선택이 완료되면 상관 결과의 부호를 통하여 0부터 3 까지의 코드셋인지 또는 4 부터 7까지의 코드셋인지를 결정하게 된다.

실수, 허수채널의 이원 직교 코드 디코딩이 완료되면 실수 채널과 허수채널의 데이터들을 멀티플렉서를 통해 비트 스트림으로 변환하여 수신신호의 복조 및 디코딩 작업이 완료된다.

그림 7은 제안하는 수신기의 전체 구조도를 표현하고 있다.

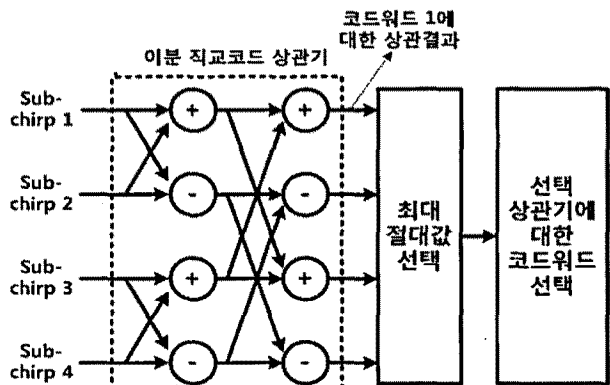


그림 6. 이원 직교코드 디코더 하드웨어 구조도
Fig. 6. Hardware architecture of the differential decoder and accumulator.

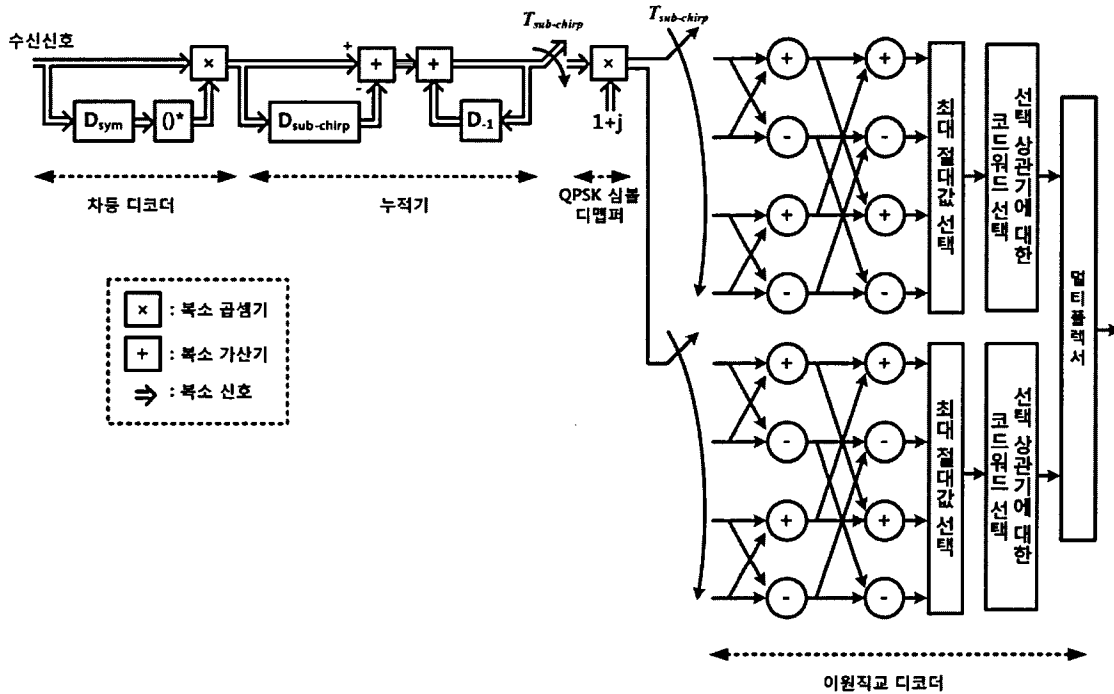


그림 7. 제안하는 수신기의 하드웨어 구조도
 Fig. 7. Hardware architecture of the proposed receiver.

V. 하드웨어 복잡도 비교 및 BER 성능

본 장에서는 시뮬레이션을 통하여 제안하는 수신기 구조의 하드웨어 복잡도와 BER 성능을 정합필터 기반의 구조와 비교한다. 본 장에서는 편의를 위해 샘플링 주파수를 32 MHz 를 사용하여 수신기의 하드웨어 복잡도와 BER 을 비교한다. 32 MHz 의 샘플링을 사용하였을 경우 sub-chirp 은 총 38 개의 샘플로 구성된다.

1. 하드웨어 복잡도 비교

본 절에서는 제안하는 CSS 의 구조와 정합필터 기반의 구조의 하드웨어 복잡도를 비교한다. 이원 직교 디코더의 경우 가/감산기 만을 사용하는 새로운 구조가 제안 되었지만 기존의 구조에 그대로 적용 될 수 있으므로 하드웨어 복잡도 비교에서 제외 한다. 또한, QPSK 심볼 디맵퍼 또한 같은 구조가 사용되므로 하드웨어 복잡도 비교에서 제외한다. QPSK 심볼 디맵퍼는 맵핑 테이블을 이용하여 입력 실수, 허수 채널에 $1+j$ ($\pi/4$) 를 곱해주면 실수, 허수채널 맵핑이 끝나 2개의 가/감산기로 구현이 가능하다. 본 절에서는 chirp despreader 와 차등 디코더에 대한 복잡도 만을 비교한다.

제안하는 구조의 차등 디코더에서 1개의 복소 곱셈기와 실수, 허수 채널의 데이터를 저장하는 384 (= 192 × 2) 개의 레지스터, 그리고 켈레 변환기로 구현된다. 복소 곱셈기의 경우 4개의 실수 곱셈기와 2개의 가/감산기로 구현될 수 있고 켈레 변환기는 허수 채널에서 complement 연산과 가산기로 구현 될 수 있다. 누적기의 경우 실수, 허수 채널 각 2개의 가/감산기와 39 (= 38 + 1) 개의 레지스터로 구현된다.

정합필터 기반의 구조에서는 8개의 실수 필터가 필요하고, 각 실수 필터 당 38 개의 실수 곱셈기, 38개의 가산기, 37 개의 레지스터가 필요하다. 또한, 4 개의 차등 디코더는 4개의 복소 곱셈기로 구현되므로 16 개의 실수 곱셈기와 8 개의 가/감산기가 필요하고, 4 개의 차

표 4. chirp desreader 와 차등 디코더 구현을 위한 하드웨어 자원 비교

Table 4. Comparison of hardware resource for chirp desreader and differential decoder.

	제안하는 구조	정합필터 기반 구조
곱셈기	4	320
가/감산기	7	312
레지스터	462	1832

등 디코더에서 실수, 허수채널 각 D_{sym} 구간 동안 샘플을 저장해야 하므로 $1536 (= 192 \times 2 \times 4)$ 의 레지스터가 필요하다.

complement 연산은 간단한 하드웨어 회로로 구현이 가능하므로 곱셈기, 가/감산기, 레지스터를 중심으로 구현시 필요한 하드웨어 자원을 비교를 하면 표 4와 같다.

표 4와 같이 제안하는 구조는 정합필터 기반의 구조에 비하여 구현 시 필요한 자원을 줄일 수 있다.

2. BER 비교

본 절에서는 제안하는 시뮬레이션을 통하여 수신기 구조와 정합필터 기반의 수신기 구조의 BER 성능을 비교한다. 시뮬레이션은 32 MHz 샘플링을 가정하였으며 500 만개의 데이터를 표준에 의거하여 송, 수신 하였다.

제안하는 구조는 하드웨어 복잡도가 기존의 정합필터 기반 구조보다 낮지만 BER 성능 측면에서는 그림 8 과 같이 약 2.5에서 3 dB 정도의 성능이 떨어짐을 알 수 있다.

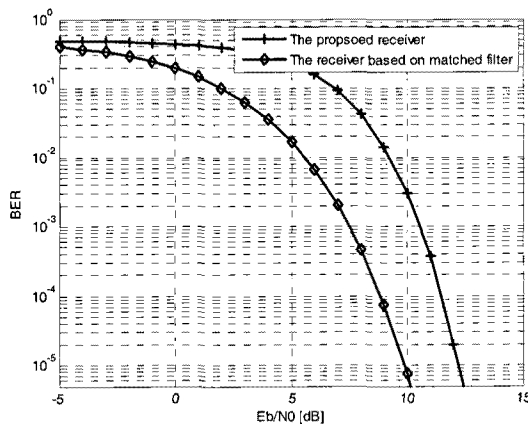


그림 8. 제안하는 수신기와 정합필터 기반 수신기의 BER 성능 비교

Fig. 8. Comparison of BER performance between the proposed receiver and the receiver based on matched filter.

VI. 결 론

본 논문에서는 CSS를 위해 하드웨어 복잡도가 낮은 새로운 수신기 구조를 제안하였다. 제안하는 수신기 구조는 하드웨어 복잡도가 높은 정합필터를 사용하지 않고 차등 곱셈기와 누적기를 통하여 chirp 을 despreading하고 가/감산기 만을 이용하여 이원 직교

디코더를 설계하였다. 정합필터에 기반 한 CSS 수신기 구조와 비교하여 BER 성능이 약간 떨어지지만 구현을 위한 하드웨어 자원을 크게 줄였다.

제안하는 구조는 저복잡도, 저가격을 목적으로 하는 무선 개인용 네트워크에 적합하며 향후 CSS에 적용 될 수 있을 것으로 예상된다.

참 고 문 헌

- [1] Eirini Karapistoli and Fotini-Niovi Pavlidou, "An Overview of the IEEE 802.15.4a Standard," *IEEE Communication Magazine*, Jan. 2010.
- [2] Bernhard Geiger, "Ranging in the IEEE 802.15.4a Standard using Energy Detectors", *EUROCON*, 2009.
- [3] IEEE P802.15.4aTM/D7, Jan. 2007.
- [4] Dag-Gun Oh, Sang-Hun Yoon, and Jong-Wha Chong, "A New Subspace-Based Time Delay Estimation of Chirp Spread Spectrum," *IEICE Transactions on Communications*, Vol. E92.B, No. 4, pp.1418-1421, 2009.
- [5] Dae-Gun Oh, Seong-Hyun Jang, Jong-Wha Chong, and Shouyin Liu, "High Resolution TOA Estimation Algorithm using IEEE 802.15.4a CSS signal," *The 4th International Conference on Wireless Communications, Networking and Mobile Computing*, 2008.
- [6] 권대길, 조진웅, 임승욱, 이장연, 이현석, 원운재, "개인 무선네트워크에서 CSS 방식과 RSSI 를 이용한 거리측정에 관한 연구", *대한전자공학회 하계 종합학술대회*, pp. 321-322, 2008.
- [7] Nan-Yang Yen and Szu-Lin Su, "Robust Matched-Filter Acquisition for Direct-Sequence Ultrawideband Systems," *IEEE Transactions on Vehicular Technology*, Vol. 58, No. 8, Oct. 2009.
- [8] 임명섭, "CDMA 고속 초기동기획득을 위한 HW 재사용에 의한 정합필터의 설계," *대한전자공학회 논문지*, 제 35권 S편, 제 11호, pp. 1409-1498, 1998.
- [9] Jaime Adeane, Zhuquan Zang, and Sven Nordholm, "Design of Digital Waveform Set for Multiuser CDMA Communications with Matched Filter Receivers," *International Conference on Information, Communications and Signal Processing*, 2003.

— 저 자 소 개 —



김 영 삼(학생회원)
2005년 한양대학교 미디어통신
공학과 학사 졸업.
2007년 한양대학교 전자컴퓨터
공학과 석사 졸업.
2004년 모대학교 전자공학과
박사 졸업.

<주관심분야 : 통신, 신호처리, 반도체>



정 정 화(평생회원)-교신저자
1975년 한양대학교 전자공학과
학사 졸업.
1977년 한양대학교 전자공학과
석사 졸업.
1981년 와세다대학교 전자통신
공학과 박사 졸업.

<주관심분야 : 통신, CAD, 영상처리, 반도체>