

## 고속데이터 전송을 위한 개선된 Binary CDMA 모뎀 구현

이장연 · 조진웅 · 홍대기<sup>†</sup>  
전자부품연구원, <sup>†</sup>상명대학교

### Improved Binary CDMA Modem Design for High-Speed Wireless Communications

Jang-Youn Lee, Jin-Woong Cho and Dae-Ki Hong<sup>†</sup>

KETI  
<sup>†</sup>SangMyung Univ.

#### ABSTRACT

In this paper, an improved binary-CDMA (Code Division Multiple Access) system for high speed multimedia data transmission will be presented. The improved binary CDMA technology will be used in municipal wireless network. The new name of the system is the Guardian system using a binary CDMA technology. The Guardian system can provide high data rate, and improve its throughput by minimizing latency from the limitation of resources of system bus during multimedia data transmission. Finally, we analyze the performance of Guardian modem according to the report of wireless data transmission test.

**Key Words** : Binary CDMA, Municipal Wireless Network, Guardian system, high data rate, throughput

## 1. 서 론

Binary CDMA 기술은 디지털 기기들을 무선으로 연결하여 음성, 영상, 데이터 등을 자유롭게 주고받을 수 있는 무선 기술로 시큐리티 카메라, 무선 영상 전송기, 무선 제어기기 등 무선기술이 필요한 산업 분야 및 무선 네트워킹을 위한 홈네트워크, 홈시큐리티 등의 정보 가전 분야에도 적용이 가능한 근거리 무선 통신 기술이다. 이러한 시장의 요구에 대응하여 바이너리 CDMA 기술이 적용된 코이노이아 모뎀칩이 개발된 바 있다[1-3].

최근 지자체나 행정복합도시, 그리고 신규 추진중인 수도권도시는 유비쿼터스 네트워크 기술을 이용한 U-City를 지향하고 있다.

또한 유비쿼터스 흐름에 부합하도록 다양한 무선 공공서비스를 편리하게 제공하고자 하는 국민들의 서비스 요구가 증가하고 있다. 그러나, 현재 상용화된 무선

네트워크 기술인 Zigbee, WLAN(Wireless Local Area Network), Bluetooth 등의 기술은 공공서비스 특성상 필수적으로 갖추어야 할 보안 기능에 대한 요구 조건을 충족하지 못한 실정이며, 이러한 문제점을 해결하기 위해 Binary CDMA 기술을 기반으로 하는 Guardian 시스템이 개발 되었다.

본 논문에서는 현재 활발히 연구 개발 중인 Binary CDMA[1,2] 기반 Guardian 시스템에 대하여 살펴보고 Guardian Modem의 설계방법을 제시한 후 구현된 모뎀과 2.4GHz RF 블록을 연동시험을 바탕으로 Guardian 모뎀의 성능을 평가해 본다. 또한 기존의 모뎀 칩의 시스템 구조를 개선하여 데이터 Throughput을 향상시키는 구조를 제안한다.

## 2. 본 론

### 2.1. Guardian SoC 시스템

그림 1은 Guardian SoC 시스템 블록도를 나타내며, 보는 바와 같이 ARM/AMBA 기반으로 구성된다[4].

<sup>†</sup>E-mail : hongdk@smu.ac.kr

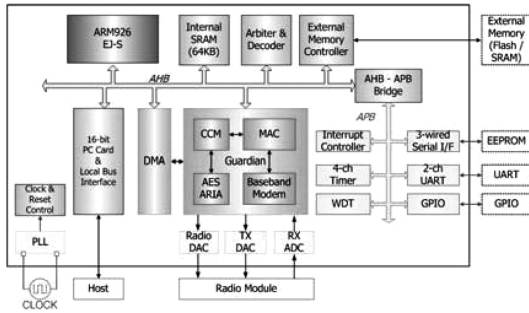


Fig. 1. Block Diagram of Guardian SoC.

ARM/AMBA 플랫폼의 프로세서로는 저전력 내장형 RISC ARM926EJ-S 코어를 사용하였으며, AHB 시스템 버스와 APB 주변 장치 버스를 적용하였다. AHB 버스는 AHB 버스의 마스터를 결정하는 Arbiter, 메모리영역을 디코딩하기 위한 어드레스 디코더, 프로그램 코드와 데이터를 저장하기 위한 내부 메모리, 외부 메모리의 내용을 내부 메모리에 매핑하기 위한 EMI (External Memory Interface) 등으로 구성된다.

시스템 클럭은 칩 내부 PLL이 22MHz 신호를 입력으로 받아서 시스템 클럭모드에 따라 132MHz로 증배하여 사용한다. Guardian PHY(Physical Layer) 블록에는 44MHz/22MHz 클럭을 입력해 줘야 하므로 132MHz를 3분주/6분주 하여 44MHz/22MHz를 발생시킨다. 시스템 동작 중에도 필요에 따라 PLL(Phase Locked Loop)의 클럭 증배율을 재설정 할 수 있으며, 소비전력을 최소화하기 위해 3가지 동작 모드 (RUN, HALT, SLEEP)를 제공한다.

Guardian SoC 시스템이 Host의 서브시스템으로 사용될 수 있도록 16-bit PCMCIA 슬레이브와 Local Bus 인터페이스를 지원한다. APB 버스에는 Timer와 Watch-Dog Timer(WDT)의 인터럽트 신호 발생 간격은 ARM 프로세서가 설정할 수 있게 하여 활용성을 높였다.

2.2. Guardian 모뎀

Guardian 모뎀은 송신부와 수신부로 구분 되는데, 그림 2와 같이 송신부는 프리앰블과 헤더, 페이로드 생성하는 프레임 생성블럭과 헤더체크섬, 페이로드 체크섬, 데이터 랜덤화를 위한 프로그래머블 랜덤화기, 그리고 Binary CDMA 부호화기 및 QPSK(Quadrature Phase Shift Keying) 변조기, DQPSK(Differential QPSK), 16/32/64QAM(Quadrature Amplitude Modulation) +TCM (Trellis Coded Modulation) 변조기 등으로 구성된다. 특히 프로그래머블 랜덤화기는 데이터의 암호화를 강화시

키기 위해 사용되며, Binary CDMA 기반 Guardian 부호기 록업 테이블은 Binary CDMA 부호화 방식을 간단한 록업 테이블로 변환하여 부호화 되는 블록이다.

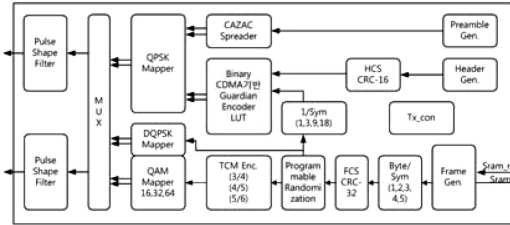


Fig. 2. Transmitter Block Diagram of Guardian Modem.

그림 3의 수신부는 DC(Direct Current) 오프셋 제거기, AGC(Automatic Gain Control), 주파수 오프셋 제거기, 위상 오프셋 제거기, 타이밍 동기, 프리앰블 상관기, Binary CDMA 기반 Guardian 복호화기, DFE(Decision Feedback Equalizer), TCM 복호화기, 프로그래머블 역 랜덤화기 등으로 구성된다. 프로그래머블 역 랜덤화기는 상위 MAC(Media Access Control) 계층을 통해 다항식정보를 입력 받아야만 동작이 되기 때문에 데이터를 암호화할 수 있는 블록이다.

Guardian 시스템의 사용 주파수대역을 살펴보면 2.4-2.4835 GHz대역을 사용하는데, 응용서비스에 따라 전체 10개의 대역과 5개 대역으로 구분되어 사용되며, 각각의 주파수 대역폭은 8MHz 또는 16MHz이다.

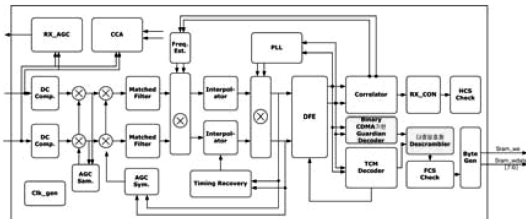


Fig. 3. Receiver Block Diagram of Guardian Modem.

2.3. Multi-layer AHB 구조 및 구현된 데이터 전송 플로우

본 설계에서 제안하는 시스템을 구현하기 위하여 그림 4의 다이어그램과 같이 AHB 버스동작을 예측하여 두 개의 독립적인 버스구조를 분류하여 구현하였다. AHB1은 CPU 및 바이너리 CDMA모뎀이 버스 마스터로서 버스를 점유하고, AHB2는 Host 인터페이스가 버스 마스터로서 AHB2의 버스를 점유하도록 한다. 시스템 버스 리소스를 독립적으로 운영토록 구현함으로써 마스터로 하여금 버스 점유를 위한 불필요한 대기 시간을 최소화 할 수 있다. 즉, 바이너리 CDMA 모뎀의

전송구간에서 Host는 AHB2 버스를 점유하여 Data Queue에 Access하고 동시에 모뎀은 AHB1 버스를 이용하여 Data Queue에 Access 하여 시간적으로 동시에 발생 가능한 마스터들의 버스 점유의 충돌을 피한다.

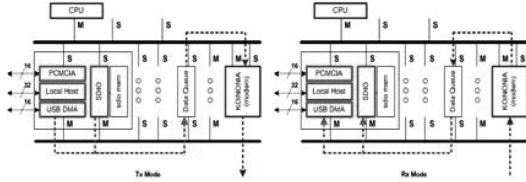


Fig. 4. Data Path Examples.

그림 5는 수신(Rx) 모드 및 송신(Tx) 모드에서 기존의 시스템과 개선된 시스템의 패킷 전송 방식을 각각 비교한 그림이다. 그림에서 나타나는 방식과 같이 개선된 구조의 시스템은 Dual Buffering 방식을 쓰고 있다.

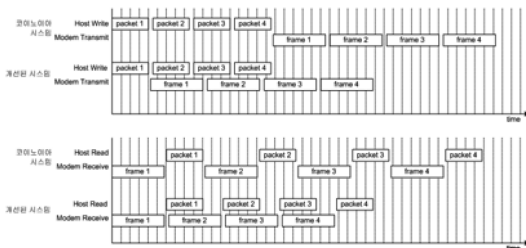


Fig. 5. Comparisons of Packet Transmission Schemes.

### 3. 결 과

#### 3.1. RF/기저대역 연동시험

Guardian Modem을 FPGA(Field-Programmable Gate Array)에 타겟팅하여 DAC/ADC(Digital to Analog Converter/Analog to Digital Converter) 보드와 2.4GHz RF(Radio Frequency) 보드를 연결한 후 Master와 Slave 간의 데이터 전송을 시험하였다. Guardian 모뎀은 RATE1부터 RATE8까지 총 8가지 전송속도를 지원한다. 연동시험의 조건을 살펴보면 패킷 길이는 1024Byte, 기준 PER(Packet Error Rate)이 8%이하이며 이때 각 RATE별로 필요한 최소 SNR(Signal-to-Noise Ratio)이 얼마인지를 아래 표 1과 같이 측정하였다. RATE8의 경우에는 64QAM +TCM 방식의 변조기를 사용하나, FPGA보드의 전원 노이즈가 매우 크게 발생하여 SNR이 22dB 이상 측정되지 않았다.

이로 인해 모든 패킷의 페이로드 부분에서 에러가 발생하였다.

Table 1. Minimum SNR According to RATE

RATE	최소 SNR	측정 PER	변조방식
RATE1,2	5dB	1%이하	BCDMA1,2+QPSK
RATE3	8dB	1.5 %이하	BCDMA3+QPSK
RATE4	11dB	1%이하	BCDMA4+QPSK
RATE5	14dB	5%이하	DQPSK
RATE6	16dB	1%이하	16QAM+TCM
RATE7	21dB	2%이하	32QAM+TCM
RATE8	측정불가	측정불가	64QAM+TCM

#### 3.2. 전송률 측정 결과

마스터의 버스 마스터쉽을 점유하기 위한 Latency를 최소화하기 위하여 본 구조에서는 전송 모드에 따라 데이터 플로우를 구분하여 Multi Layer 시스템 버스로 구현하였다. 특히 기존의 코이노니아 시스템을 개선하여 최대 132MHz 시스템 동작주파수에서 66MHz 모뎀 주파수로 동작 가능하도록 시스템을 설계하였다. 표 2는 코이노니아 시스템과 본 논문에서 적용한 시스템의 성능비교를 나타낸다. 표 2에서 제시하는 데이터는 개선된 시스템에서의 시스템 클럭은 132MHz, 모뎀 클럭은 66MHz에서 동작하고 코이노니아는 44MHz에서의 시스템 및 모뎀 동작시 4개의 1280 packet 블록 유닛을 120ns의 호스트 접속 시간을 가지고 수신 하였을 시 측정된 전송시간 비교이다.

Table 2. Comparisons of Transmission Time

	Rate 4	Rate 5	Rate 6
코이노니아 시스템	7.41ms	4.33ms	3.37ms
개선된 시스템	2.31ms	1.4ms	0.97ms

그림 5는 전송 Rate에 따라 TCP/IP (Transmission Control Protocol/Internet Protocol) Stack을 적용한 어플리케이션에서의 측정된 전송률을 나타낸다. 코이노니아는 전송 Rate, 요구되는 QoS(Quality of Service), 그리고 현재 채널 상태에 따라 최대 10Mbps까지 지원한다. 그림 5에서 알 수 있는 것처럼 코이노니아는 PHY(Physical Layer) 단의 전송Rate를 시스템의 구조적 한계에 따라 따라가지 못한다. 그러나 개선된 시스템 구조에서는 Rate 6에서 17Mbps의 측정치를 보여준다.

### 4. 결 론

본 논문에서는 Binary CDMA 기반 Guardian 시스템 및 모뎀에 대하여 살펴보았다. 높은 데이터

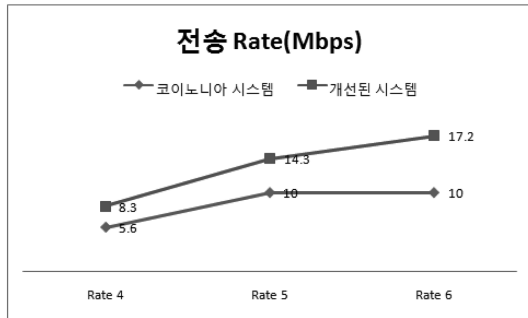


Fig. 6. Data Rate Comparisons in Application Layer.

Throughput을 갖는 바이너리 CDMA 모뎀칩을 구현하기 위해서는 시스템 설계 단계에서의 고려와 시스템 운용의 방법이 핵심이다. 본 논문에서는 시스템 레벨에서 운용 시 호스트 인터페이스 및 모뎀의 전송모드의 특성을 고려하여 시스템 버스 리소스의 제한에서 오는 대기시간을 최대한 줄임으로서 성능저하를 막고 30% 전송률 개선효과를 얻을 수 있었다.

결과에서와 같이 Guardian 모뎀은 비록 프로토타입의 시험보드임에도 불구하고 우수한 성능을 보여주고 있으며, 향후 다중경로환경이나 산업현장처럼 열악한 환경하에 RF 연동시험을 수행하여 Guardian 모뎀이 공공분야 무선망 서비스가 가능한지를 검증해 볼 예정이다. 또한 수신부의 성능을 개선하여 고속의 이동환경

에서도 원활한 통신이 가능토록 모뎀 구조 설계가 갱신될 예정이다.

## 감사의 글

이 과제는 '서울시 산학연 협력사업090739'의 연구결과물입니다.

## 참고문헌

1. T. Wada, T. Yamazato, M. Katayama and A. Ogawa, "A constant amplitude coding for orthogonal multi-code CDMA systems," IEICE Trans. on Fundamentals, vol. E80-A, no. 12, pp.2477-2484, Dec. 1997.
2. 안호성, 류승문, 나성웅, "Binary CDMA 소개", JCCI, VI-A.1.1-4, April 2002.
3. 김선희, 김용성, 이현석, 홍대기, 김도훈, 강성진, "홈네트워크를 위한 Binary CDMA SoC설계", 한국통신학회논문집, 2006.
4. 장준영, 김원중, 조한진, 김종대. "무선 멀티미디어 응용을 위한 ARM 기반 SoC 플랫폼 설계", 전자공학회지 제 30권 제 9호 pp.36-50, 2003.

접수일: 2010년 4월 29일, 심사일: 2010년 5월 13일  
 게재확정일: 2010년 5월 31일