

논문 2010-47SP-3-9

OFDM 수신기의 CORDIC 기반 주파수 동기를 위한 선형적인 위상 표현 방법

(Phase Representation with Linearity for CORDIC based Frequency
Synchronization in OFDM Receivers)

김 시 현*

(Seehyun Kim)

요 약

CORDIC (COordinate Rotation DIgital Computer) 은 간단한 하드웨어로 벡터의 위상으로의 변환이나 회전 등의 위상 연산을 할 수 있으므로 OFDM 수신 시스템에서의 주파수 동기부를 설계할 때 효과적으로 사용될 수 있다. 그러나 CORDIC 알고리즘에서 위상을 표현하는 방향 시퀀스 (direction sequence, DS) 가 선형적이지 않기 때문에 사용상의 많은 제약이 존재한다. 본 논문에서는 근사적 선형성을 지닌 LBDS (linearized binary direction sequence) 표현 방법을 제안하고, LBDS의 최대 위상 오차에 대해 분석한다. 또한 DS로부터 LBDS로 변환하는 하드웨어와 그 역변환 하드웨어의 구조를 제안한다. LBDS를 채택하면 위상 추정, 주파수 오차 루프 필터링, 위상 보정 역회전 등 주파수 동기의 전 과정에 CORDIC과 일반적인 산술 연산기를 사용할 수 있다. T-DMB 복조기에 사용될 수 있는 22비트 LBDS에 대한 예도 기술된다.

Abstract

Since CORDIC (COordinate Rotation DIgital Computer) is able to carry out the phase operation, such as vector to phase conversion or rotation of vectors, with adders and shifters, it is well suited for the design of the frequency synchronization unit in OFDM receivers. It is not easy, however, to fully utilize the CORDIC in the OFDM demodulator because of the non-linear characteristics of the direction sequence (DS), which is the representation of the phase in CORDIC. In this paper a new representation method is proposed to linearize the direction sequence approximately. The maximum phase error of the linearized binary direction sequence (LBDS) is also discussed. For the purpose of designing the hardware, the architectures for the binary DS (BDS) to LBDS converter and the LBDS to BDS inverse converter are illustrated. Adopting LBDS, the overall frequency synchronization hardware for OFDM receivers can be implemented fully utilizing CORDIC and general arithmetic operators, such as adders and multipliers, for the phase estimation, loop filtering of the frequency offset, derotation for the frequency offset correction. An example of the design of 22 bit LBDS for the T-DMB demodulator is also presented.

Keywords : OFDM 복조기, 주파수 동기 하드웨어 설계, CORDIC, 방향 시퀀스.

I. 서 론

OFDM 은 주파수 선택적 페이딩 채널에 강인하기 때문에 방송 및 통신의 여러 분야에서 널리 쓰이고 있

으며, 특히 현재 진행되고 있는 차세대 무선통신 및 고품질 방송의 거의 모든 논의에서 채택되어 있다. 반도체 기술의 진보로 인해 32K 포인트 이상의 FFT 하드웨어도 어렵지 않게 구현할 수 있으므로 복조기 생산의 경제성도 담보되어 있는 실정이다.

도플러 천이 및 발진기의 주파수 오차 등으로 인해 수신기에서는 주어진 반송파 주파수와 다른 반송파 주파수를 경험하게 된다. 따라서 수신기에서는 송신 신호

* 정희원, 수원대학교 정보통신공학과
(Dept. Information and Telecommunication
Engineering, The University of Suwon)
접수일자: 2009년10월7일, 수정완료일: 2010년4월2일

를 복조하기 전에 주파수 영역에서 동기를 맞추어야 한다. 특히 OFDM 시스템은 부반송파의 직교성에 매우 민감하기 때문에 주파수 동기의 정밀도를 충분히 확보하여야 한다.^[1]

OFDM 수신기에 있어서 반송파 주파수 동기는 획득(acquisition) 과 추적(tracking) 단계로 나눌 수 있고, 획득 과정은 부반송파 단위로 가장 적은 주파수 오차를 찾는 정수 반송파 주파수 동기(integer carrier frequency synchronization, IFS) 와 부반송파의 간격 내에서 주어진 주파수 오차를 찾는 소수 반송파 주파수 동기(fractional carrier frequency synchronization, FFS) 로 나눌 수 있다.^[2]

정수 반송파 주파수 오차(integer carrier frequency offset, IFO) 는 파일럿을 이용하여 추정할 수 있고, 소수 반송파 주파수 오차(fractional carrier frequency offset, FFO) 는 cyclic prefix (CP) 를 이용하여 구할 수 있다. 반송파 주파수 오차(carrier frequency offset, FO) 는 다음과 같이 계산된다.

$$FO = IFO \times 2\pi + FFO \quad (1)$$

계산된 FO를 FFT 크기로 나누면 한 샘플 당 위상 오차, ϕ_d 를 얻을 수 있고, 그 위상 오차만큼 수신 신호를 역회전(derotation) 시키면 송신 신호와 주파수 영역에서 동기된 신호를 얻을 수 있다.

FFO 벡터를 위상으로 변환하거나 주어진 위상 만큼 수신신호를 역회전시키기 위해 CORDIC 이 널리 사용되고 있다.^[3-5] CORDIC 은 덧셈기만으로 벡터에 대한 위상 연산을 할 수 있으므로 반도체로 복조기를 구현할 때 적은 게이트 수를 필요로 한다는 장점이 있다. CORDIC을 이용하면 입력 벡터의 위상에 해당하는 방향 시퀀스(direction sequence, DS)를 얻을 수 있다. 그러나 DS는 $\arctan(2^{-n})$ 의 합으로 위상을 표현하므로 선형적이지 않은 단점이 있다.^[6-7]

식 (1)에 의해 FO를 계산하거나, FO로부터 역회전 위상(ϕ_d)을 구할 때, 또는 주파수 오차 추적을 위한 루프 필터링 등 주파수 동기의 전반에 걸쳐 검출된 위상 값에 대한 산술 연산이 필요하다. DS로는 위와 같은 연산을 수행할 수 없으므로 선형성을 갖는 새로운 위상 표현 방법이 요구된다. 또한 선형 위상 표현 방법으로 표현된 주파수 오차를 derotator 내의 CORDIC 에 적용하기 위해서는 다시 DS로 변환하여야 한다.

본 논문에서는 OFDM 수신기의 반송파 주파수 오차

검출과 보정에 사용되는 CORDIC 의 DS를 선형적으로 근사시키는 방법과 DS로 역변환하는 방법을 제안한다. 또한 이 방법을 이용한 OFDM 수신기의 주파수 동기 하드웨어 구조를 제시한다.

II. 방향 시퀀스의 선형 근사화

1. CORDIC의 동작 원리

단위 위상 θ_i 를 다음과 같이 정의하면 임의의 위상 ϕ 는 θ_i 들의 합차로 근사시킬 수 있다.

$$\theta_i = \begin{cases} \pi/2, & i = 0 \\ \arctan(2^{1-i}), & i = 1, 2, \dots, N-1 \end{cases} \quad (2)$$

따라서 회전행렬 $R(\phi)$ 는 $R(\pm\theta_i)$ 들의 곱으로 표현될 수 있다. 고정소수점 연산을 가정하면 $R(\pm\theta_i)$ 는 단순한 쉬프트와 덧셈으로 구현된다.

2차원 벡터 $[X \ Y]^T$ 의 위상을 구하는 경우에 대해 살펴보면 다음과 같다. 먼저 다음과 같이 초기화한다.

$$s[0] = (Y \geq 0) ? -1 : 1 \quad (3)$$

$$x[0] = -s[0] Y \quad (4)$$

$$y[0] = s[0] X \quad (5)$$

이어서 $i = 1, 2, \dots, N-1$ 에 대하여 구한다.

$$s[i] = (y[i-1] \geq 0) ? -1 : +1 \quad (6)$$

$$x[i] = x[i-1] - s[i] 2^{1-i} y[i-1] \quad (7)$$

$$y[i] = y[i-1] + s[i] 2^{1-i} x[i-1] \quad (8)$$

$s[i]$ 는 단위위상회전의 방향을 나타내며, $\{s[i], i = 0, 1, \dots, N-1\}$ 은 방향 시퀀스, 즉 DS이다. ϕ 를 CORDIC 알고리즘으로 계산한 $\tilde{\phi}$ 은

$$\tilde{\phi} = \sum_{i=0}^{N-1} s[i] \theta_i \quad (9)$$

이며, 오차는 다음과 같다.

$$\phi_e = |\phi - \tilde{\phi}| < \theta_{N-1} \quad (10)$$

2. 선형화된 방향 시퀀스

매개변수 $d_i = (1 - s[i])/2$ 를 이용하여

$$B = \sum_{i=0}^{N-1} d_i 2^{N-i-1} \quad (11)$$

라고 정의하면 B는 방향 시퀀스의 2진수 표현 (binary direction sequence, BDS) 이 된다. \arctan 함수는 입력 위상이 작은 영역에서만 근사적으로 선형적이므로, \arctan 의 합인 B도 부분적으로 선형성을 가지게 된다.

그림 1은 위상과 2진 방향 시퀀스의 관계를 보여준다. $-\pi$ 와 π 사이의 위상을 갖는 벡터를 CORDIC 알고리즘을 사용하여 10 비트의 BDS로 변환하였다 ($N=10$). 그림에서 보는 바와 같이 방향 시퀀스 축에는 사용되지 않는 데드존 (dead zone) 들이 존재하며, 데드존 사이에서는 근사적으로 선형적이다. 따라서 데드존을 보상하면 방향 시퀀스로부터 근사적으로 선형적인 위상 표현값을 얻을 수 있다. 보상된 방향 시퀀스의 예는 제4절에서 다루어진다.

그림 2는 방향 시퀀스와 위상 변화량의 관계를 나타내며, 데드존이 발생하는 원인을 보여준다. 방향 시퀀스의 특정 위치의 비트가 하위 비트로부터 캐리 (carry) 가 발생하여 0 에서 1로 변하는 지점에서 많은 위상 변화가 생긴다. i 번째 비트에서 발생하는 위상변화는 다음과 같다.

$$\Delta\phi_i = 2 \left\{ \arctan(2^{1-i}) - \sum_{j=i+1}^{N-1} \arctan(2^{1-j}) \right\} \quad (12)$$

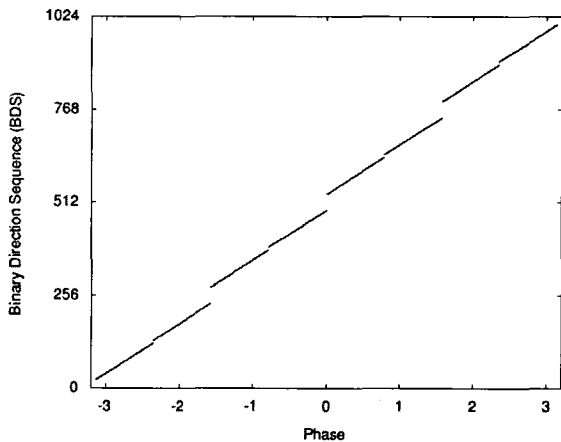
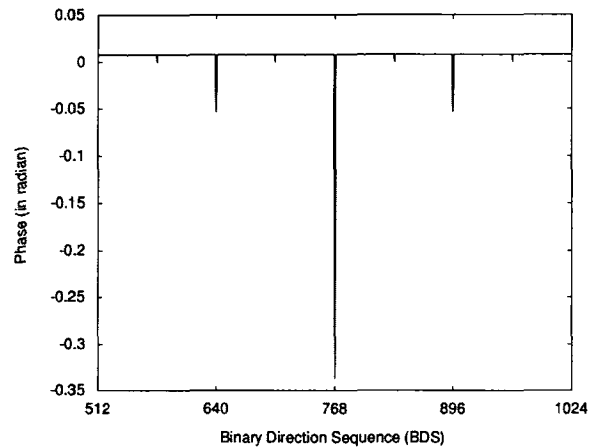
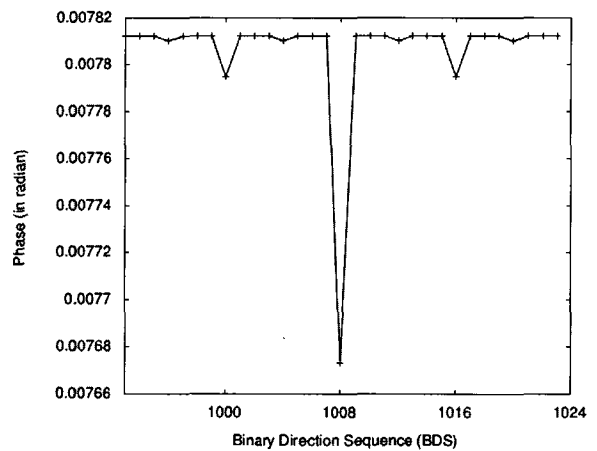


그림 1. 위상과 2진 방향 시퀀스의 관계
Fig. 1. Phase vs. binary direction sequence.

비트의 변화가 msb 에 가까울수록 위상 변화량은 커지고 lsb 에 가까울 수록 위상 변화량은 작아진다. 그림 2-(a) 에서는 $\Delta\phi_1$ ($BDS=768$) 를 중심으로 좌우에 $\Delta\phi_2$ 가 대칭적으로 존재함을 볼 수 있다 ($BDS=640$ 또는 $BDS=896$). $\Delta\phi_5 \sim \Delta\phi_8$ 는 그림 2-(b)에서 찾을 수 있다. $\Delta\phi_8 = 2(\arctan(2^{-7}) - \arctan(2^{-8})) \approx 0.007812$ 이다. 방향 시퀀스에서 이 위상 변화를 보정해주면 근사적으로 선형적인 위상 표현값 (linear binary direction sequence, LBDS) 을 얻을 수 있다. 0 부터 i 번째 비트까지의 위상 변화를 보정하게 되면 최대 위상 오차는 $(i+1)$ 번째 비트의 위상 변화량, $\Delta\phi_{i+1}$ 으로 제한된다. 최대 위상 오차를 줄이기 위해 위상을 보정하는 비트 위치를 증가할 때마다 보정을 위한 테이블 크기는 지수적으로 증가하므로 최대 위상 오



(a) $512 < BDS \leq 1024$



(b) $992 < BDS \leq 1024$

그림 2. 2진 방향 시퀀스와 위상 변화량
Fig. 2. Binary direction sequence vs. phase difference.

차와 하드웨어 크기를 고려하여 위상 보정 비트 위치를 결정하여야 한다.

N 비트로 표현된 BDS에서 m 비트 위치에서 보정하여 구한 LBDS (L) 는 다음과 같다.

$$L = C \left(\sum_{i=0}^m d_i 2^{m-i} \right) + \sum_{i=m+1}^{N-1} d_i 2^{N-i-1} \quad (13)$$

단 $C(\cdot)$ 는 보정값으로 LBDS의 전 영역에서 최대 위상 오차를 최소화하는 값으로 결정한다. 0에서 π 까지의 위상은 0에서 L_{\max} 까지의 LBDS로 변환된다.

3. LBDS로부터 BDS로의 역변환

OFDM 수신기의 주파수 동기 추적 과정에서는 검출된 위상 오차를 루프필터를 거쳐 주파수 보정 하드웨어 즉, 역회전기 (derotator) 의 입력으로 사용한다. LBDS로 변환된 위상 오차는 선형성을 가지므로 일반적인 산술 연산기로 루프 필터를 구현할 수 있다.

CORDIC을 이용하여 역회전기를 구현할 경우에는 LBDS로 표현된 위상을 다시 방향 시퀀스 (BDS) 로 변환하여야 한다.

BDS의 상위 $(m+1)$ 비트의 이진수 값이 k 일 때 하위 $(N-m-1)$ 비트에 의해 정의되는 영역을 R_k 라고 하면, LBDS는 R_k , $0 \leq k \leq (2^{m-1} - 1)$, 가 부분적으로 중첩된 형태가 된다. 따라서 LBDS의 상위 $(m+1)$ 비트로 보정 테이블을 참조하여 BDS를 계산할 수 있다.

$$T = D \left(\sum_{i=0}^m l_i 2^{m-i} \right) + \sum_{i=m+1}^{N-1} l_i 2^{N-i-1} \quad (14)$$

단 $D(\cdot)$ 는 1차 보정값으로 $C(\cdot)$ 로부터 얻는다. LBDS로부터 위와 같이 T 를 구하고, T 와 $D(\cdot)$ 의 상위 $(m+1)$ 비트를 비교하여 2차 보정값 $E(\cdot)$ 결정하고 이를 T 에 더함으로써 BDS를 복원할 수 있다.

$$\tilde{B} = T + E(T, D) \quad (15)$$

III. 하드웨어 구조

1. LBDS 변환기

식 (13)에 따라 BDS로부터 LBDS를 구하는 변환기는 보정 테이블을 갖는 ROM과 덧셈기로 구현할 수 있다. 그림 3에서 보는 바와 같이 CORDIC으로부터 BDS

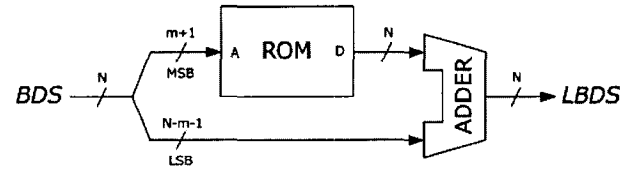


그림 3. BDS로부터 LBDS를 얻는 변환기
Fig. 3. BDS to LBDS converter.

가 생성되면, BDS의 MSB 부분을 ROM의 주소로 입력하여 보정값을 얻고, 그 보정값을 BDS의 LSB 부분과 더해서 LBDS를 얻는다.

2. BDS 역변환기

식 (15)와 같이 LBDS로부터 BDS를 구하는 역변환기의 앞부분은 LBDS 변환기와 유사하며, 뒷부분에 2차 보정부가 필요하다. 그림 4에서 보는 바와 같이 2차 보정부는 1차 보정 ROM의 값과 1차 보정 결과의 MSB를 비교하여 2차 보정값을 출력한다. 비교 연산은 XOR 게이트로 구현할 수 있다. 그 보정값을 1차 보정 결과와 더해서 BDS를 얻는다.

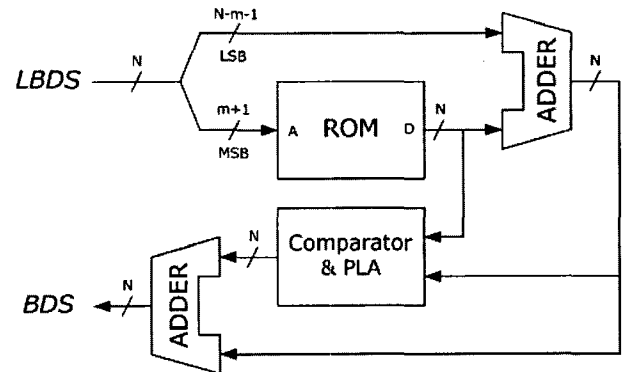


그림 4. LBDS로부터 BDS를 얻는 역변환기
Fig. 4. LBDS to BDS converter

IV. 구현 예

주어진 위상 벡터를 $N=22$ 인 CORDIC 알고리즘을 수행하여 LBDS를 얻는 경우를 예로 들어 구현하였다. 표 1에서는 BDS로부터 LBDS를 얻기 위해 보정할 MSB의 위치 (m) 를 변경하면서 각 경우의 최대 위상 오차를 표시한다. m 이 증가하면서 최대 위상 오차도 감소하나, 8을 넘어가면 위상 오차 개선량도 줄어들고, 보정 테이블을 위한 ROM의 크기가 두배씩 커지므로 $m=8$ 이 적당한 선택이 되겠다. 그림 5는 $N=22$,

표 1. $N=22$ 일 때 보정 비트 위치, m 에 따른 최대 위상 오차

Table 1. Maximum phase error according to the bit position of compensation, m when $N=22$

m	6	7	8	9
$\max(\phi_e)$	1.6414e-5	3.1883e-6	2.0495e-6	2.0067e-6

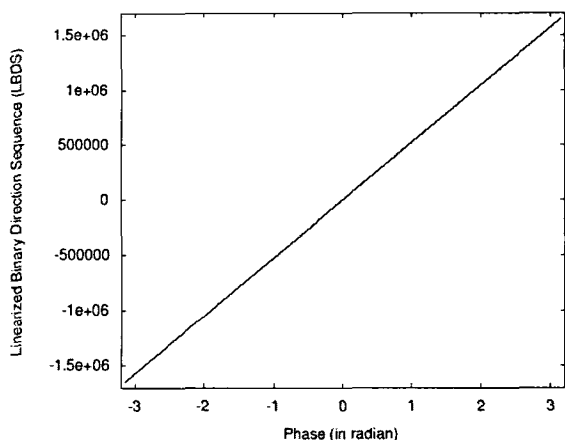


그림 5. $N=22$, $m=8$ 일 때 위상과 그에 해당하는 LBDS

Fig. 5. Phase vs. LBDS when $N=22$ and $m=8$

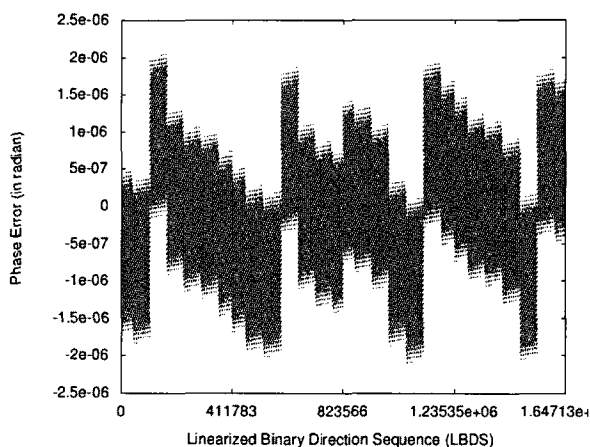


그림 6. $N=22$, $m=8$ 일 때 LBDS와 위상오차의 관계

Fig. 6. LBDS vs. the phase error when $N=22$ and $m=8$.

$m=8$ 일 때 주어진 위상에 대한 LBDS를 보여준다. $-\pi \sim \pi$ 의 위상은 $-1647131 \sim 1647131$ 의 값을 갖는 LBDS로 대응되며 근사적인 선형성을 지닌다. 그림 6은 이때의 LBDS와 위상오차의 관계를 보여준다.

그림 7은 CORDIC을 이용한 역회전기 (derotator) 의 블록도이다. 추정된 위상오차 (ϕ_d)는 누적되면서 매 베이스밴드 샘플 (B_I 및 B_Q) 에 대한 역회전 위상 (ψ_d)

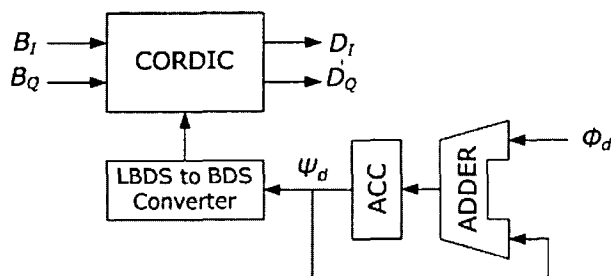


그림 7. LBDS 형식을 이용한 역회전기

Fig. 7. Derotator adopting LBDS.

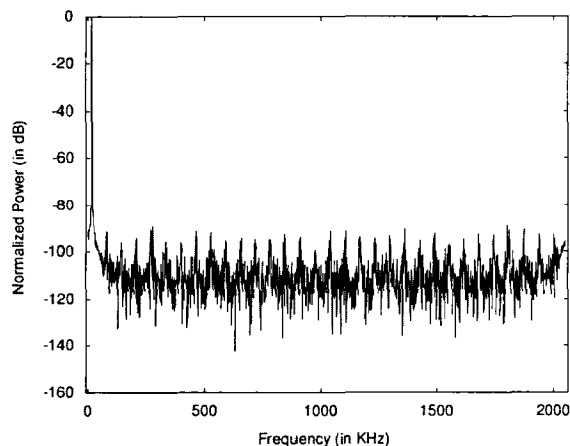


그림 8. 역회전기 출력의 전력 밀도

Fig. 8. Power spectral density of the derotator output.

을 계산한다. ϕ_d 는 LBDS 형식으로 표현되므로 누적연산을 위해 일반적인 덧셈기를 쓸 수 있다. ψ_d 는 변환기를 거쳐 방향 시퀀스로 변환되어 CORDIC을 제어한다. B_I 및 B_Q 는 ψ_d 만큼 역회전되어 주파수 오차가 보정된 D_I 및 D_Q 가 되고, 이들은 FFT 엔진으로 전달된다.

그림 8은 예로 구현한 $N=22$, $m=8$ 의 LBDS를 사용한 역회전기에서 B_I 및 B_Q 에 상수를 인가하고 ϕ_d 에 32KHz를 입력했을 때 D_I 및 D_Q 의 주파수 전력 밀도를 보여준다. 지상파 DMB (T-DMB) 복조기에서는 일반적으로 -80dB 이상의 스퍼 (spur) 수준을 요구하는데 이를 만족함을 알 수 있다.

IV. 결 론

OFDM 복조기의 주파수 동기 과정에는 다양한 위상 연산이 요구된다. 위상 오차 벡터가 표현된 직각좌표계로부터 그의 위상을 계산하거나, 그 위상에 대한 필터링, 그리고 추정된 주파수 오차만큼 입력 신호를 역회전시키는 등의 동작이 수행되어야 한다. CORDIC은 단

순한 덧셈기를 사용하여 주파수 동기에 필요한 연산을 수행할 수 있으므로 경제적인 반도체 구현에 적합하다. 그러나 CORDIC으로 계산된 방향 시퀀스 (direction sequence, DS) 는 선형적이지 않으므로 위상오차의 필터링이나 역회전 위상 계산 등의 연산에 직접 사용될 수 없다. 본 논문에서는 방향 시퀀스로부터 선형성을 갖는 표현 방법 (linearized binary direction sequence, LBDS) 을 제안하였고, 최대 위상 오차에 대해 분석하였다. 또한 DS로부터 LBDS를 얻는 변환기와 그 역변환기의 하드웨어 구조를 제시하였다. LBDS를 채용하면 CORDIC 과 일반 산술연산기로 OFDM 복조기의 주파수 동기 하드웨어를 설계할 수 있다.

참 고 문 헌

- [1] B. Floch, M. Alard, and C. Berrou, "Coded orthogonal frequency division multiplex," *Proc. of the IEEE*, vol. 83, no. 6, pp. 982-996, June 1995.
- [2] M. Speth, S. Fechtel, G. Fock, and H. Meyr, "Optimum receiver design for OFDM-base broadband transmission - Part II: A case study," *IEEE Trans., Communication*, vol. 49, no. 4, pp. 571-578, April 2001.
- [3] Y. H. Hu, "CORDIC-based VLSI architectures for digital signal processing," *IEEE Signal Processing Magazine*, pp. 16-35, July 1992.
- [4] G. Gielis, R. Plassche, and J. Valburg, "A 540-MHz 10-b polar-to-cartesian converter," *IEEE J. Solid State Circuits*, vol. 26, no. 11, pp. 1645-1650, Nov. 1991.
- [5] 장영범, 한재웅, 홍대기, "CORDIC을 이용한 OFDM 주파수 옵셋 동기부 설계 및 구현," 전자공학회논문지 제45권 SP편 제5호, pp. 118-125, 2008년 9월
- [6] A. Madisetti, A. Kwentus, and A. Willson, "A sine/cosine direct digital frequency synthesizer using an angle rotation algorithm," in *ISSCC 1995 Digest of Technical Papers*, Feb. 1995, pp. 262-263
- [7] S. Nahm and W. Sung, "A fast direction sequence generation method for CORDIC processors," in *Proc. of IEEE Conf. on Acoustics, Speech and Signal Processing*, pp. 635-638, April 1997.

저 자 소 개



김 시 현(정회원)

1990년 서울대학교 제어계측 공학과 학사 졸업.

1992년 서울대학교 제어계측 공학과 석사 졸업.

1996년 서울대학교 제어계측 공학과 박사 졸업.

1996년~1997년 University of California, Berkeley, Postdoctorate Researcher

1997년~2001년 LG전자

2001년~2010년 (주)넥셀리온

2010년~현재 수원대학교 정보통신공학과

<주관심분야 : 디지털통신, 멀티미디어 신호처리, 반도체 설계>