

LED Technology Key Issue 및 발전 방향

장자순 (영남대학교 LED-IT 융합산업화연구센터장 교수)

박일규 (LED 광원개발분과장 교수)

1. 서론

LED(Light-Emitting Diode)는 발광다이오드라고도 하며 전기에너지를 이용하여 빛 에너지를 만드는 소자로서, 친환경, 고효율, 높은 전력저감효과, 빛의 3원색을 이용한 총천연색 구현이 가능하며, 빛이 필요로 하는 모든 산업에 효과적으로 응용될 수 있으며 반도체 산업 이상의 높은 성장세가 예상되는 차세대 유망 광원이다.

LED 조명은 기존의 빛에 생명을 불어 넣어 21세기 생활 혁명을 주도할 수 있는 핵심 산업으로써, 빛을 활용하는 경제·사회적 공간에 감성·융합·친환경을 접목시켜 다양한 고부가가치 파생산업을 창출하는 등 新성장동력의 원천기능 수행하고 있으며, 기존 산업 전반에 폭넓게 응용되어 신산업 창출과 함께 한계 산업에 해결책을 제공할 수 있는 전략분야이다.

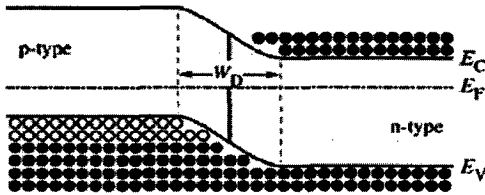
특히, 2015년 LED조명시대가 본격화될 것으로 예상되는 바, LED산업 Key Issue들에 관하여 정확한 이해를 통한 철저한 준비를 통하여 선진국들의 높은 기술 장벽(Technology-Barrier)을 극복하고 국가경쟁력을 확보하는 것은 전략적으로 매우 중요하다. 본 지에서는 LED산업 Key Issue를 정리하고 한국 LED산업이 나아가야 될 방향에 관하여 논하고자 한다.

2. 배경(Backgrounds)

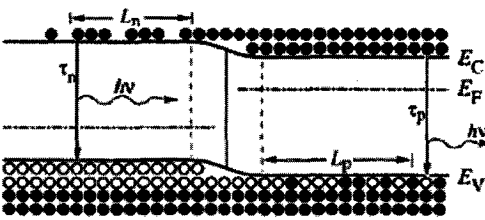
2.1 LED 원리

발광다이오드(LED) 동작원리는 그림 1에서 보는 바와 같이 P-N Junction 동작원리와 같으나, On/Off Switch 소자와의 차이점은 외부에서 전류를 LED소자내부로 넣어줄 때, 활성층(Active Layer)에서 전자와 hole이 재결합하여 포톤(Photon)을 생성시킨다는 것이다. 이때에 단위시간 동안에 주입된 전자와 정공들의 개수대비 얼마나 많은 포톤들이 생성되는가에 따라서 소자의 내부양자효율(Internal Quantum Efficiency, IQE)이 결정되고, 생성된 포톤이 소자 밖으로 얼마나 많이 나올 수 있는지에 따라서, 광출력(Output Power) 및 외부양자효율(External Quantum Efficiency, EQE)가 결정된다. 따라서, LED동작특성을 개선시키기 위해서는 기본적으로 n-형 반도체, p-형 반도체, 활성층의 구조적, 광학적, 전기적 특성이 우수해야 하며, 특히 포톤의 생성을 담당하는 활성층의 경우, 양자효율을 적극적으로 활용한 다층형양자우물구조(Multiple Quantum Wells, MQEs)가 널리 활용되고 있다. 이러한 LED는 사용되는 활성층 반도체의 밴드갭에 따라 발생하는 빛의 파장을 제어할 수 있으며, III-V,

III-Nitrides 계열의 반도체를 이용하여 Infrared (IR), Red~Violet(가시광영역), Ultraviolet(UV) 에 이르는 전 범위 파장을 갖는 발광다이오드 구현이 가능하다.



(a) 평형 상태 p-n junction



(b) Bias 인가 시

그림 1. 반도체 p-n junction의 band diagram

[출처 : E. F. Schubert, Light-emitting diodes, Cambridge University press, 2003]

보다 구체적으로, 위의 그림 1과 같이 p-형과 n-형의 반도체를 접합하면, electrical carrier의 diffusion에 의해 built-in potential이 형성되어 평형상태를 이루게 된다. 여기에 전압을 가하게 되면, 다음과 같은 p-n junction diode의 Shockley equation에 따라 전류가 exp 함수로 증가하게 되어 양쪽으로 electrical carrier인 electron과 hole이 유입된다.

$$I = eA \left[\sqrt{\frac{D_p}{\tau_p}} p_{n0} + \sqrt{\frac{D_n}{\tau_n}} n_{p0} \right] \cdot (e^{eV/kT} - 1)$$

n-형 반도체에서 p-형 반도체로 electron이 이동하고, 반대로 p-형 반도체에서는 n-형 반도체로 hole이 이동하여 각각의 영역에서 majority carrier인 hole과 electron과 재결합하여, 밴드갭에 해당하는 에너지만큼 광자에너지 즉, 빛에너지로 방출되게 된다. 빛의 파장과 반도체의 밴드갭 사이에는 다음과 같은 관계가 있다 ; $\lambda \text{ (nm)} = 1240/E_g \text{ (eV)}$

LED의 효율은 LED에 가해진 전기에너지의 입력 power와 방출된 빛에너지의 출력 power의 비로 나타낼 수 있으며, 이를 wall plug efficiency라 한다; $\text{Wall plug efficiency} = P_{out}/P_{input}$

LED에 전기를 가해주게 되면 아래의 그림 2와 같이 여러 단계를 거쳐 효율이 저하되는데, LED의 효율에 가장 큰 영향을 미치는 것은 소자의 제작단계에서 결정되는 electron-hole의 재결합효율인 내부양자효율과 광자의 탈출효율인 광추출효율에 가장 큰 영향을 받는다.

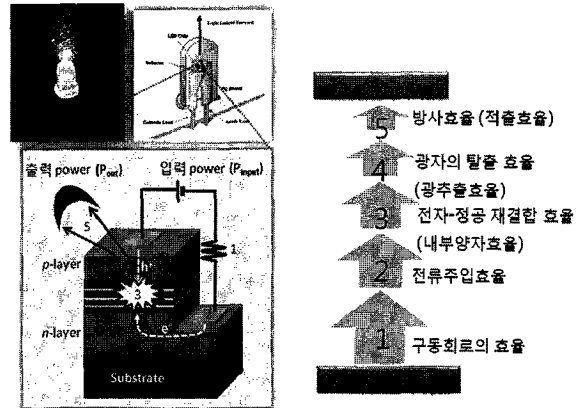


그림 2. LED의 단계별 효율

[출처 : LED-IT 융합산업화 연구센터 New Letter vol. 1, 2009]

2.2 LED공정 및 구성

LED 공정은 기판 위에 단결정의 얇은 막을 성장시키는 에피택시(Epitaxy) 웨이퍼제작공정, 에피웨이

특집 : LED 조명산업의 현황과 전망

피 위에 p형/n형 전극을 형성시키고 각각의 소자로 분리하는 칩공정(Chip Process), 습기·충격 등 외부로부터 소자를 보호하는 패키징 공정, 패키징된 LED, 광학렌즈, 열제어 기술 등을 활용하여 다양한 형태의 LED Array로 만드는 Module공정 등으로 나눌 수 있으며, 표 1은 각각의 공정에서 요구되는 세부기술들을 정리한 것이다. 에피성장, 칩공정, 패키징 공정은 LED 내·외부 양자효율, 광원분포, 신뢰성과 밀접한 관련이 있으며, 특히 소자 효율개선에 관한 Key Issue들에 관하여 논의하고 향후 진행방향에 관해서 소개하고자 한다.

이해를 돕기 위해서 위에서 열거된 공정들 중 요즘 많이 제작되고 있는 ITO(Indium Tin Oxide) LED Chip 공정에 관하여 그림3에서 설명하고자 한다.

그림 3에서 ITO는 투명전극 물질로 많은 각광을 받고 있는데, 그 이유는 높은 빛 투과도(90[%] @ 440~470[nm])와 우수한 열적안정성(Thermal Stability)에 기인한다. 증착방법으로는 Electron-beam evaporation(E-beam evaporation) 또는 Sputtering 증착방법에 의해서 이루어지며, 막질(Thin film quality)은 방법에 따라서 차이는 보이지만, 두 방법 모두 상용화되고 있는 방법이다. 메사

표 1. LED 세부공정 및 기술 Issue

구분	세부 공정	기술 Issue
Epi 성장 공정 (MOCVD공정)	<ul style="list-style-type: none"> • Buffer Layer 성장 공정 • Undoped Layer 성장 공정 • Si-doped Layer 성장 공정 • Active Layer 성장공정 • EBL(Electron Blocking Layer) 성장 공정 • Mg-doped Layer 성장공정 • Patterned Sapphire 형성 공정 • Defect억제 고품위 에피성장 공정(ELOG, LEO, etc) 	<ul style="list-style-type: none"> • High quality epitaxial growth 기술(Low defect density) • Nonpolar / Semipolar 에피성장 기술 • 고농도, 고품위 p형 반도체 성장 기술(Mg delta doping 포함) • 고효율, 고품위 AlGaN-based Layer 성장기술 • Superlattice 성장기술 • 고효율 active layer 성장기술 • 나노구조물 Embedded 기술
Chip 공정	<ul style="list-style-type: none"> • P형 반도체 Activation 공정 • Surface cleaning 공정 • Dry 에칭공정 • 투명전극/반사전극 공정 • 웨이퍼 분리공정 • 웨이퍼 본딩공정 • 플립칩 본딩공정 • P형, n형 본딩패드 공정 • Passivation 공정 • 나노구조 형성 공정 	<ul style="list-style-type: none"> • Low-resistance, thermally stable & Highly transparent Ohmic electrode 형성기술 • Low-resistance, thermally stable & Highly reflective Ohmic electrode 형성기술 • 광추출효율 강화를 위한 나노구조 형성기술 • Chemical Lift-Off, Laser Lift-Off • Integration 공정기술 • 신뢰성 강화기술 • AR(anti-reflecting) 코팅기술
Package 공정	<ul style="list-style-type: none"> • 다이 본딩, 와이어본딩 • Reflecting coating 공정 • Lead-Frame 가공/형성 공정 • Resin, Phosphor 형성공정 • 몰딩공정 	<ul style="list-style-type: none"> • Phosphor층 형성/프린팅 기술 • 광학설계/열설계 기술 • Thin PKG 설계/가공기술 • 수율개선 공정기술 • 신뢰성(ESD) 강화기술 • Phosphor, 봉지재, 고방열 소재 기술 • PKG Integration 기술

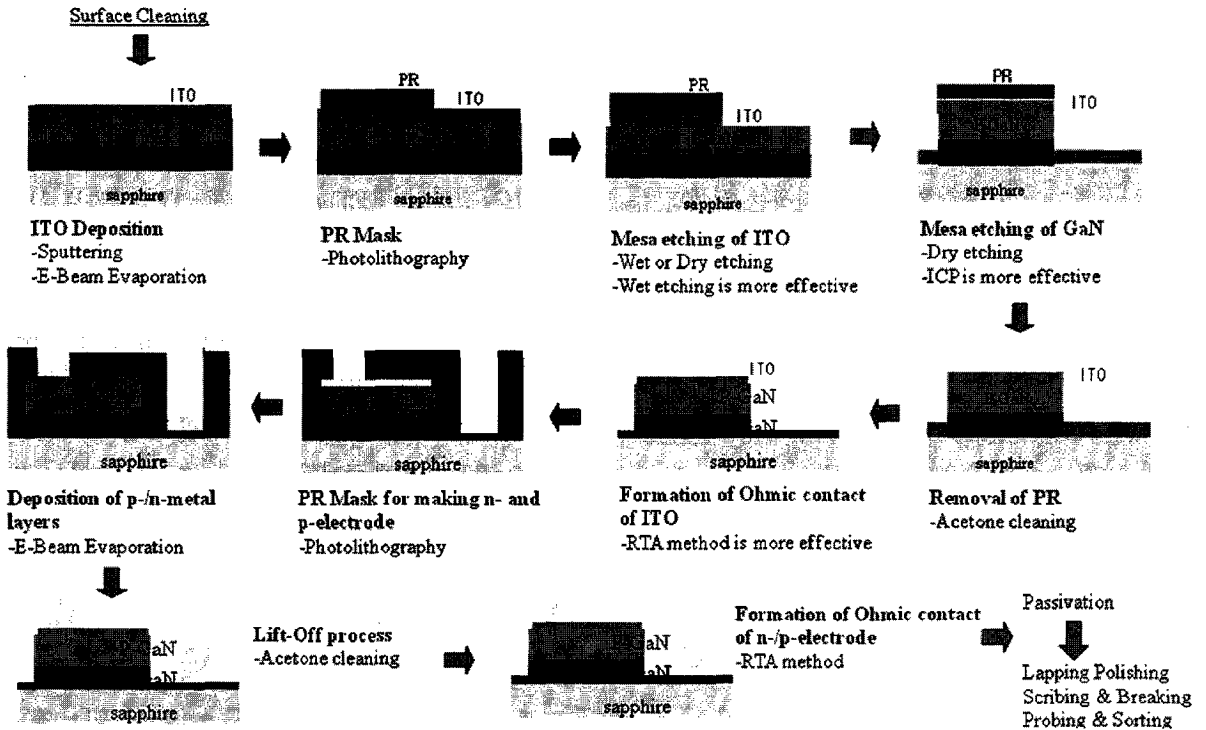


그림 3. 일반적인 ITO LED Chip 공정도

에칭은 높은 에칭 선택비와 에칭속도를 갖는 플라즈마 에칭방법(Dry etching)을 사용하며, 요즘엔 대부분의 LED Chip Maker에서 ICP(Inductive Coupled Plasma) 방식으로 메사에칭이 이루어지고 있다. P형 본딩패드 물질로는 Ni/Au, Pd/Au, Cr/Ni/Au가, N형 물질로는 Cr/Ni/Au, Cr/Al/Ni/Au, Ti/Al, Ti/Al/Ni/Au가 많이 쓰이고 있다.

최근에는 LED 응용산업이 휴대폰 중심에서 LED BLU(Back Light Unit) TV/Monitor, 자동차 LED조명, 일반 LED조명으로 급격히 확대되어 가면서, 이에 맞는 광량을 충족시키기 위해서 Chip면적, 동작전력(=전류 × 전압)이 커지면서 발생하는 열문제를 해결하기 위해서 Flip-Chip형 고출력 LED, 수직형 고출력 LED로 빠르게 전환되고 있다. Flip-Chip LED는 Sapphire 기판 LED 소자를 뒤집어서Conductive wafer(또는 Submount) 위에 UBM(Under Bump Material) 전극과 소자 본딩

패드 사이를 본딩한 구조로서 사파이어 기판 위에 형성된 질화갈륨LED소자 대비 열제어가 용이하고 우수한 광출력을 얻을 수 있어 많이 활용되고 있는 구조이다. 따라서, 이와 같은 구조에서는 투과형 오믹전극 대신 반사전극을 사용하며, Si, 세라믹 기판을 대표적인 Submount 재료로 많이 활용하고 있다. 하지만, 비록 Flip-chip방식 LED가 Sapphire 기판 LED 대비 우수한 특성을 갖긴 하지만, LED chip에서 발생하는 열을 전면에 걸쳐 열을 빼내지 못하는 문제로 인하여 1W급 이상의 고출력 LED에서 열적 안정성 확보가 용이하지 않다. 이러한 문제를 해결하기 위해서, Sapphire기판 위에서 성장된 에피와 Sapphire기판을 분리하여 Conductive Submount 위에 직접 다이본딩하는 형태의 수직형 LED가 최근에는 Flip-Chip방식 LED 대비 더욱 많이 활용되고 있다. 이 구조의 장점은 Top & Bottom 방식의 전극 형성이 가능하여 Two wire bonding을 쓰지 않고

One wire bonding을 할 수 있는 장점으로 인하여 광손실을 최소한으로 줄일 수 있으며, 열을 전면으로 빼낼 수 있는 이점으로 인하여 조명용 고출력 LED에 적합한 구조이다. 수직형 LED구조에서 중요한 핵심 사항은 사파이어 기판과 에피를 분리하는 웨이퍼 분리기술과 분리된 에피와 submount위에 wafer bonding하는 기술, 그리고 반사전극 형성기술이 가장 큰 이슈사항이다.

서, LED가 자동차, 의료, 조명, 농업, 조선, 해양, 어업 등등 향후 응용범위가 급격히 넓어져감에 따라 필연적으로 LED기술과 타산업 기술과의 융합형태로 진화해 나가는 방향에 대하여 설명하고 있다. LED융합기술 정의는 “LED기술과 NT, IT, 메카트로닉스 기술의 접목(경계)기술 또는 신개념·고효율·저가격 LED응용제품 개발을 위한 기술間 융합을 의미하는 차세대 新기술”이다. 특히, LED와 NT, IT기술과의 융합은 현재 LED BLU TV에서 먼저 적용되고 있으며, 향후 LED응용제품 개발과 관련하여 전방위로 그 필요성이 빠르게 확대되어 갈 것으로 예상되며, LED융합기술은 향후 LED응용시장의 성장세와 더불어 빠르게 새로운 원천기술로서 자리매김할 것으로 예상된다.

3. LED Technology 발전방향 및 Key Issue

3.1 LED Technology 발전방향

그림 4는 LED산업의 발전방향을 설명하는 자료로

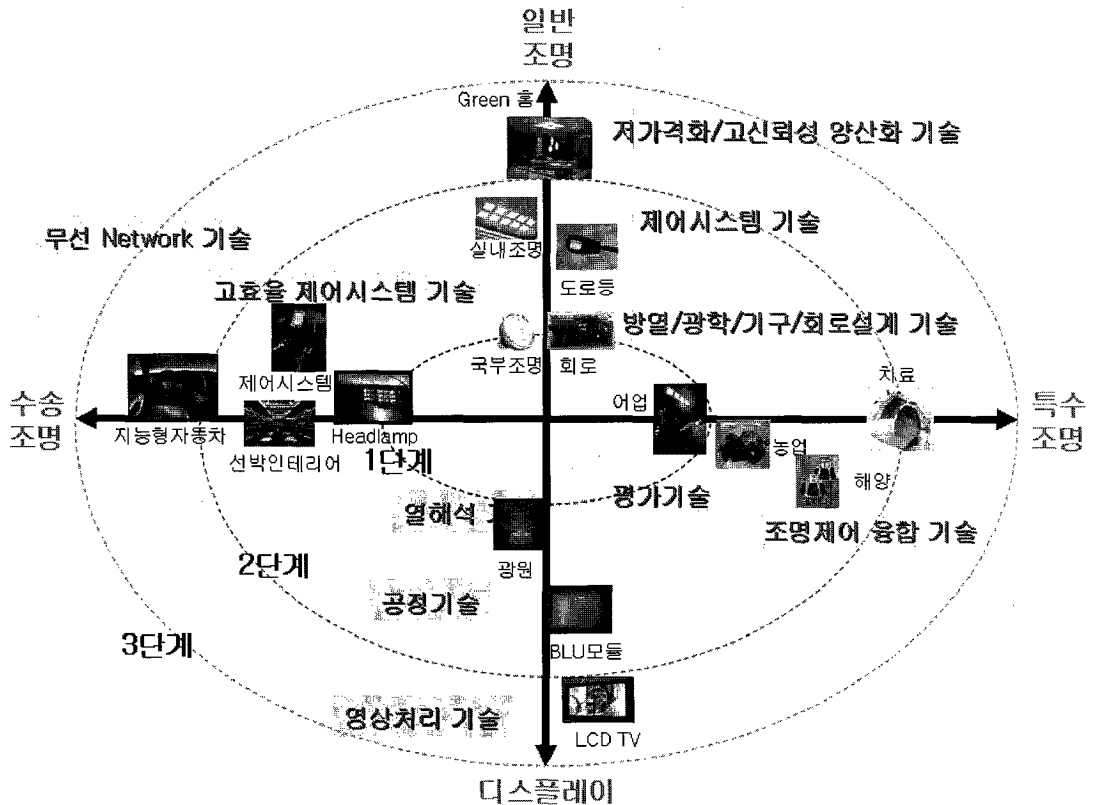


그림 4. LED 융합산업 및 기술 개념도

[출처 : 지식경제부 LED 신성장동력 기술보고서 2008]

3.2 LED Technology Key Issue

앞장에서는 전체 LED산업기술 측면에서 LED기술의 진화방향에 관해서 논의했고, 이 장에서는 관점을 축소하여 조명용 고효율 LED개발을 위해 필요한 기술과 각각을 위해 진행되는 세부 기술들에 대해 논의하고자 한다. 특히, 내외부 양자효율 강화를 위한 결정성 향상기술, nonpolar LED기술 및 surface plasmon기술과 광효율 및 신뢰성 Trade-Off개선을 위한 integration 기술, Droop 현상 개선 기술, module 및 PKG기술에 대해 소개하고 마지막으로 미래형 chip기술의 전망에 대해 논의하며 마무리하고자 한다.

4. 고효율 light-emitting diode(LED)기술 개발 동향

4.1 내부양자효율 개선 기술

LED의 효율향상을 위해서 가장 먼저 개선되어야 할 효율은 내부양자효율이다. LED의 내부양자효율이란 주입된 전기수송자(electrical carrier)의 수와 그들의 재결합에 의해 발생하는 광자(photon) 수의 비율이다. 그림 5는 III-nitride계 물질과 III-phosphate물질계의 가시광 영역에서의 발광파장에 따른 내부양자효율을 정리한 표이다. 그림에서 보는 바와 같이 두 가지 물질계 모두 청녹색계열과 황색계열의 파장대에서 효율이 매우 낮으며, III-nitride물질계의 경우, 전체적인 효율이 60[%] 미만인 것으로 나타나고 있다. III-phosphate물질계에서 점차 짧은 파장대로 오면서 내부양자효율이 낮아지는 이유는 활성층으로 사용되는 $(Al_xGa_{1-x})_{0.5}In_{0.5}P$ 물질에 밴드갭을 증가시키기 위해 Al의 함량을 첨가함에 따라 electrical carrier의 재결합 효율을 저하시키는 밴드구조인 간접전이형 밴드구조로 전환됨에 따라 나타난다. 또한, III-nitride

계 물질에서 내부양자효율이 전체적으로 낮은 주된 두 가지 원인은 dislocation등과 같은 결정결함과 질화갈륨의 결정구조에서 오는 본질적인 분극현상에 기인하며, 파장이 증가함에 따라 효율이 급격히 감소하는 현상은 In조성의 증가에 따라 격자상수차이의 증가에 의해 활성층에 증가하는 내부 결함과 분극도의 증가에 따라 나타난다. 따라서 세계적으로 LED의 내부양자효율을 증가시키기 위해 결정질을 향상시킬 수 있는 방법이나, 분극을 제거시킬 수 있는 non-polar LED기술, electrical carrier의 재결합효율을 향상시킬 수 있는 surface plasmon기술 등에 대한 기술이 개발되고 있다.

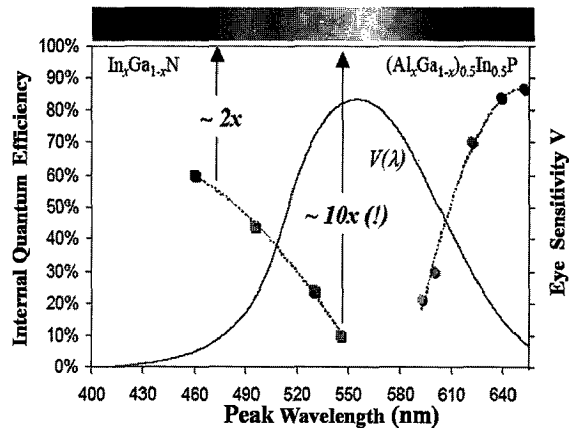


그림 5. III-nitride와 III-phosphate alloy의 발광파장에 따른 Internal quantum efficiency

(출처 : Lumileds, SSL Workshop-03)

(a) 결정질 향상 기술 : dislocation 제거 기술

LED의 내부양자효율을 저하시키는 가장 큰 원인은 통상 $10^9[cm^{-2}]$ 이상의 고밀도의 dislocation이며, 이는 GaN 기판의 부재로 인해 이종기판을 사용함으로써 피할 수 없는 문제점이다. 일반적으로 GaN LED박막 성장에 사용되는 기판인 sapphire($\alpha-Al_2O_3$)와 GaN간에는 약 13.8[%]의 격자상수 차이가 발생하며, 이로 인해 dislocation

이 발생한다. Dislocation에 의해 밴드갭 내에 형성된 intergap state는 주입된 electrical carrier를 trap하여 nonradiative recombination이 발생하게 함으로써 결과적으로 내부양자효율을 떨어뜨린다. 따라서 GaN과 격자상수 차이가 적은 기판에 대한 많은 연구가 진행되어 오고 있으며, 이러한 예로 SiC, Si, ZnO, LiGa(Al)O와 같은 기판을 이용한 LED성장애 관한 많은 연구가 진행되고 있다. 특히 SiC의 경우 GaN와의 격자상수차이가 3.4[%] 밖에 되지 않으므로 미국의 Cree사를 중심으로 상용화되어 있다. 기판을 이용한 방법의 경우, 박막 성장 조건의 제어를 이용한 dislocation제거에 한계가 있으므로, SiO₂나 Si₃N₄와 같은 dielectric mask를 이용한 dislocation 차단 기술이 많이 연구되어 왔다. 특히 lateral epitaxial overgrowth나 pendeo-epitaxy, multi-step growth, low temperature interlayer 기술 및 SiN 처리 기술 등을 이용함으로써, dislocation밀도를 최대 10⁶ [cm⁻²] 정도까지 낮출 수가 있었으며, 이러한

기술은 dislocation밀도에 매우 민감한 소자인 laser diode에 사용되고 있다. 최근에는 이러한 기술을 응용하여 nano-silica ball이나 Anodic aluminum oxide등의 나노 구조를 마스크로 사용한 lateral epitaxial overgrowth방법이 개발되고 있다.

(b) Nonpolar LED기술

최근 내부양자효율의 개선을 위해 세계적으로 이슈가 되고 있는 기술은 University of California SatanBabara를 중심으로 진행되는 nonpolar LED 기술이다. 일반적으로 성장되는 GaN는 Wurtzite 결정구조구조로써, c-축으로 성장 시, Ga과 N이 각각 한 층씩 각 면에 반복적으로 적층되는 구조이다. 따라서 이러한 구조적 특성에 의해 자발분극(spontaneous polarization)이 일어나며, GaN의 큰 압전 상수에 의해 격자상수가 다른 박막이 성장할 때 걸리는 strain에 의한 압전분극(piezoelectric polarization)이 발생한다. 이러한 분극에 의해 형성된 전기장은 그림 4와 같이 활성층인 양자우물내에서 electron과 hole의 공간적 분포를 멀어지게 하므로, 이들의 재결합 효율을 저하시킨다. 하지만, c-축이 아

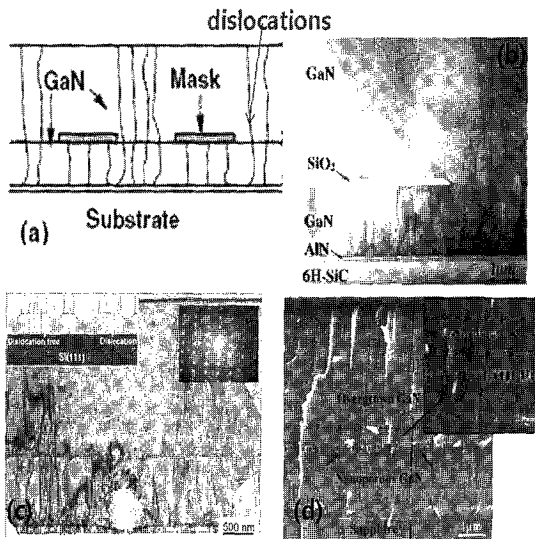


그림 6. Lateral epitaxial overgrowth method
[출처 : Adv. Mater.,18, 2833(2006) & App. Phys. Lett., 88, 211908(2006)]

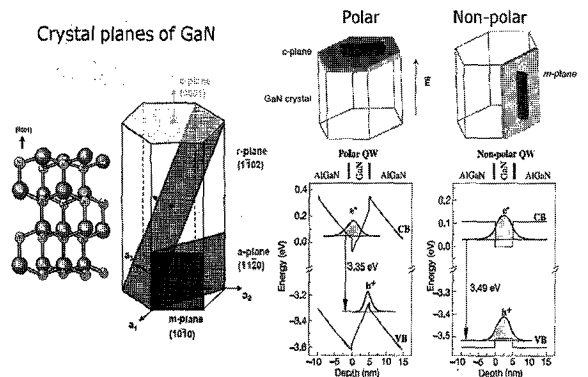


그림 7. GaN의 결정 구조와 양자우물층 내에서 polarization에 의해 나타나는 현상과 non-polar기판에서의 polarization제거 기술

닌, Ga과 N이온이 같은 면에 함께 존재하는 a-나 m-plane을 이용할 경우, 이러한 분극에 의해 형성되는 전기장을 제거할 수 있으므로, LED내에서 electron과 hole의 재결합효율을 증대시킬 수 있다. 하지만, 아직까지 일반적인 c-plane 기판을 이용한 LED에 관한 기술은 많이 개발되었지만, a-나 m-plane과 같은 non-polar기판을 이용한 LED에 관한 기술은 현재 개발 중이다. 특히 이러한 non-polar기판을 사용할 경우, 일반적인 c-plane기판을 사용하는 경우보다 결정성이 많이 저하하므로, 이러한 결정성을 향상시키기 위한 개발이 진행되고 있다.

(c) Surface Plasmon기술

Surface plasmon은 금속박막 표면에서 일어나는 전자들의 집단적 진동(collective charge density oscillation)이며, 이에 의해 발생한 surface plasmon 파는 금속과 유전체의 경계면을 따라 진행되는 표면 전자기파이다. 이러한 현상을 나타내는 금속은 gold, silver, copper, aluminum 등과 같은 외부 자극에 의해 전자의 방출이 쉽고 음의 유전상수를 갖

는 금속들이 주로 사용되는데, 그 중에서 LED의 발광 파장에 따라 가장 예리한 Surface Plasmon Resonance 피크를 보이는 silver와 우수한 표면 안정성을 나타내는 gold가 보편적으로 이용되고 있다. 이러한 나노 크기의 금속입자가 활성층인 양자우물과 근접하여 존재할 때, surface Plasmon 파의 공명에 의해 양자우물 내에서의 electron과 hole의 재결합 효율이 극대화 된다. 최근에는 이러한 현상을 이용하여 LED의 소자 특성을 향상시키고자 하는 연구가 활발히 진행되고 있다.

이러한 기술들 외에도 양자점(Quantum Dot)과 같은 나노크리스탈을 이용한 내부양자효율의 극대화 기술과, nanorod와 같은 나노구조를 활성층에 활용하고자 하는 선행기술들이 연구되고 있다. 또한 HVPE방법에 의해 제작된 GaN 기판을 사용함으로써, 이종기판을 사용할 때 격자상수불일치에 의해 나타날 수 있는 결함발생의 문제점을 해소하는 고효율 LED기술들이 개발되고 있다.

4.2 광효율 및 신뢰성 Trade-Off개선을 위한 integration 기술

LED가 조명용으로 사용되기 위해서는 현재의 효율대비 1.5배 이상의 효율을 가져야 한다. 이를 위해서는 LED의 동작특성인 Turn-on voltage, reverse leakage current, forward leakage current 등은 낮춰야 하며, optical output power, reverse break down voltage, ESD(electrostatic discharge), life time등은 높여야 한다. 하지만 이러한 커다란 두 가지 특성은 어떤 한 가지를 만족시키는 기술을 도입할 경우, 다른 한 쪽이 저하되는 fundamental Trade-off의 특성을 가지고 있다. 따라서 LED를 조명기술에 활용하기 위해서는 위의 상반된 모든 특성을 만족시킬 수 있는 새로운 기술을 도입해야 한다. 이러한 기술의 대표적인 예로 inte-

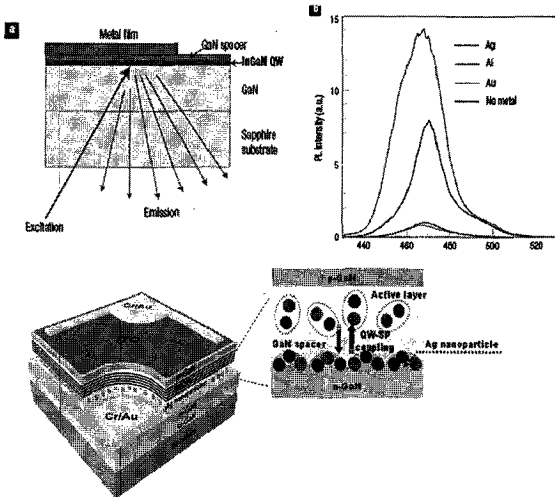


그림 8. Surface plasmon-enhanced LEDs

[출처 : Nature Mat., 3, 601(2004) & Adv. Mater., 20, 1253(2008)]

특집 : LED 조명산업의 현황과 전망

gration 기술과 embedded 기술을 들 수 있다. 이는 기존의 잘 발달된 nanostructure 기술과 schottky diode나 micro-capacitor 등의 소자 등과 같은 기술을 LED 구조에 접합하여, 위의 두 가지 상반된 특성을 모두 만족시킬 수 있는 기술에 관한 것이다.

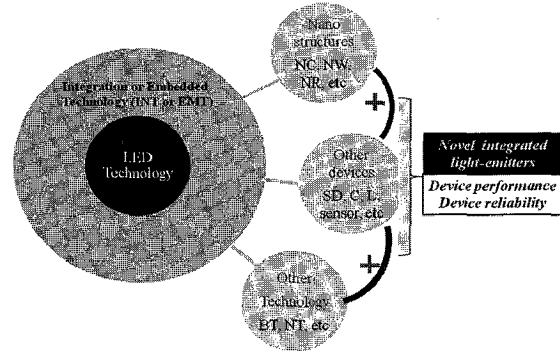


그림 9. Integration 기술 도입의 개념도

이러한 integration 기술의 예로 schottky diode 를 LED 구조에 integration 한 LED 구조를 들 수 있다. 일반적으로 LED의 forward voltage 특성과 series 저항을 낮추는 p-GaN 층에서의 문제를 해결하기 위하여 p-InGaN/p-GaN superlattice 구조를 사용하고 이 위에 p-type Schottky diode를 형성함으로써, LED와 Schottky diode가 parallel로 연결된 회로구조를 만들 수 있다. 이러한 Schottky diode가 LED에 parallel로 연결될 경우, 역방향 거대 전압을 막아줌으로써, LED의 ESD 특성이 향상될 수 있게 된다. 또한 전기적 특성의 개선을 통해 광추출효율의 증대를 가져옴으로써, LED에 개별적인 소자를 달아 줄 필요 없이 위에서 말한 trade-off 특성을 제어할 수 있다.

Key Ideas: *p*-Schottky diode + ITO/*p*-InGaN/*p*-GaN superlattice

Reliability ↑ $\eta_{\text{extraction}} \uparrow$ $R_{\text{series}} \& V_F \downarrow$

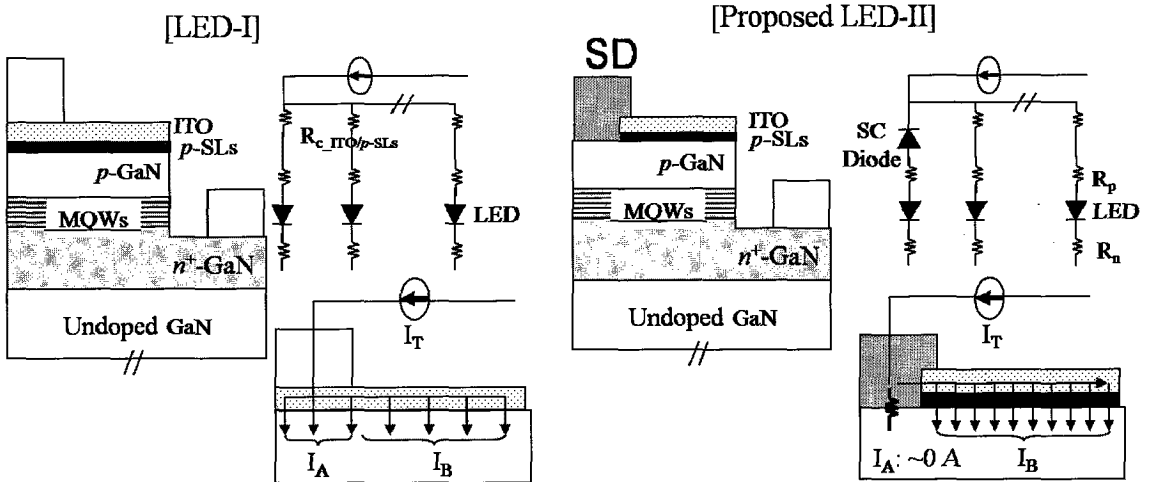


그림 10. Schottky diode Integrated LED 기술 도입의 개념도

(출처 : J-S Jang et al., Appl. Phys. Lett. 93, 081118(2008))

4.3 Droop 특성 강화 기술

LCD back light unit, 자동차용 전조등, 일반 조명등의 광원으로 응용되기 위해서는 고효율 LED를 구현해야 한다. 고효율 LED를 구현하기 위해서는 원리적으로 입력전력을 증가시켜서 광속(flux)를 향상시키거나, 주어진 입력전력에 대해 광속을 높일 수 있도록 LED의 효율((lm/W))을 향상시키는 두 가지 방법이 있다. 하지만, 전자의 경우처럼, 입력전력을 증가시켜서 광속을 증가시키게 되면, LED소자에 주입된 전류에 의해 Joule heating이 발생함으로써, 온도가 증가하여 LED의 효율저하와 신뢰성 저하를 가져오며, 궁극적으로는 소자의 수명을 저하시키게 된다. 또한 주입전류가 증가함에 따라 LED의 효율이 급격히 저하하는 경향을 보이는데, 이를 efficiency droop이라 한다. LED를 조명에 활용하기 위해서는 efficiency droop현상의 원인 규명 및 이러한 현상을 개선할 수 있는 기술을 개발해야 한다. 하지만, 아직까지 이러한 현상에 대한 원인 규명은 물론, 개선 기술이 개발되지 않고 있으며, 세계적으로 크게 두 가지 제안된 원인 및 그에 따른 개선 기술들이 제안되고 있다.

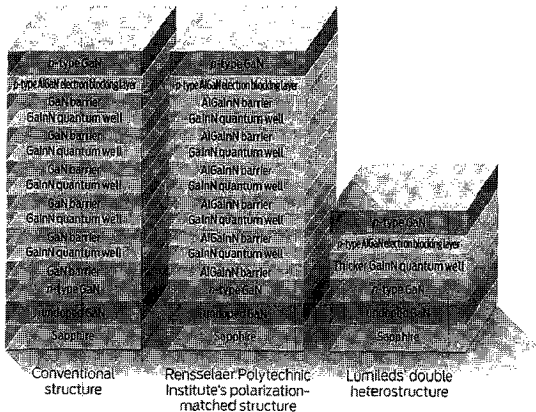


그림 11. LED의 efficiency droop효과 개선을 위해 각 그룹에서 제시한 LED구조

(출처 : Richard Stevenson, IEEE spectrum inside, "The LED's Dark Secret" 2009)

첫 번째는 미국 Rensselaer공대와 삼성의 공동연구에 의해 밝혀진 이론으로 GaN base 물질계에서 각기 다른 In과 Al조성을 갖는 각 층의 계면에 형성되는 polarization에 의해 electron에 작용하는 effective electrical barrier가 낮아짐으로써 LED에 forward bias가 걸림에 따라 electron의 leakage가 심해져서 양자효율이 급격히 감소한다는 이론이다. 이러한 문제점을 해결하기 위하여 그림 11에서와 같은 polarization이 matching된 양자우물 구조와 electron blocking layer를 사용함으로써, droop 효과를 개선하였다. 두 번째는 Phillips-Lumileds사에서 제시된 이론으로써, electron-hole의 recombination 방법중 세가지 방법중 하나인 Auger recombination이 efficiency droop의 원인된다는 것이다. Auger recombination이란 conduction band의 전자가 hole과 재결합할 때, 그 에너지의 차이만큼이 photon에너지로 형성되지 않고, 주변의 carrier에 에너지를 전달하여 에너지를 잃는 현상을 말한다. 이러한 현상은 carrier의 농도가 증가할수록 더욱 잘 일어나며, Auger rate은 대략적으로 n^2p 또는 np^2 에 비례한다(n 과 p 는 각각 electron과 hole의 농도). 따라서 전류밀도가 증가할수록quantum well내의 electrical carrier의 농도가 급격히 증가하게 되고, 이에 따라 Auger recombination이 증가하여 carrier의 loss를 일으켜서 LED효율을 감소시키게 된다. Phillips-Lumileds팀의 계산결과에 의하면, 일반적으로 사용되는 2.5(nm) 두께의 InGaIn/GaN quantum well구조에서 주입 current density가 약 5~15(A/cm²)일 때, carrier density는 약 4~5 $\times 10^{18}$ [cm⁻³] 정도이며, 이 정도의 current density에서는 Auger recombination이 지배적일 것이라 계산하였다. 이러한 문제점을 해결하기 위하여, Phillips-Lumileds사에서 제시된 구조는 electrical carrier의 농도증가를 늦추기 위해 active volume을

증가시키는 방법을 제시하고 있다. 이를 위해 그림 11에서와 같이 기존의 2~3(nm) 두께의 얇은 InGaN 양자우물을 사용하는 대신, 수십(nm) 두께의 InGaN double heterostructure를 사용함으로써 droop효과를 개선하고자 하는 연구가 진행되고 있다.

4.4 Module/PKG기술

고출력 LED가 조명용으로 응용범위가 증가함에 따라 LED에 인가되는 전류는 300(mA)이상의 고전류가 되며, LED에 인가전류가 증가함에 따라 nonradiative recombination의 증가와 Joule heating의 증가에 의해 열이 증가한다. 또한 LED의 에너지 방출형태는 20(%)만이 빛으로 방출되고 나머지 80(%)는 대부분 열로 방출된다. 따라서, 주입 전류가 높은 고출력 LED의 경우 그림 12에서 보는 바와 같이 많은 문제점이 열에 의해 생기며, 이로 인

해 방열 효율이 우수한 module 및 PKG기술이 중요하게 된다.

우선 열제어를 위해 chip level에서는 pad의 디자인이나 에피구조의 제어, 재료의 결함 등을 제어함으로써 열원을 차단하고자 하는 노력을 하고 있으며, PKG level에서는 heat sink와 LED chip을 감싸고 있는 encapsulant 또는 이외의 방열재료 등을 개발함으로써 열방출 효율을 향상시키기 위한 구조를 개발하고 있다. Module level에서는 강제 방열을 위해 heat pipe등의 설계 및 적용을 통해 LED에서 발생된 열이 주변 소자와 기기에 미치는 영향을 최소화하고자 하는 구조에 관한 기술이 개발되고 있다.

이외에도 LED array구현이 가능하며, driver IC등과 함께 일체형 module로 구성되는 Chip-on-Board(COB) 구조를 통해 1,000(lm) 이상의 광속이 집적된 조명 모듈의 개발이나 wafer-level-package

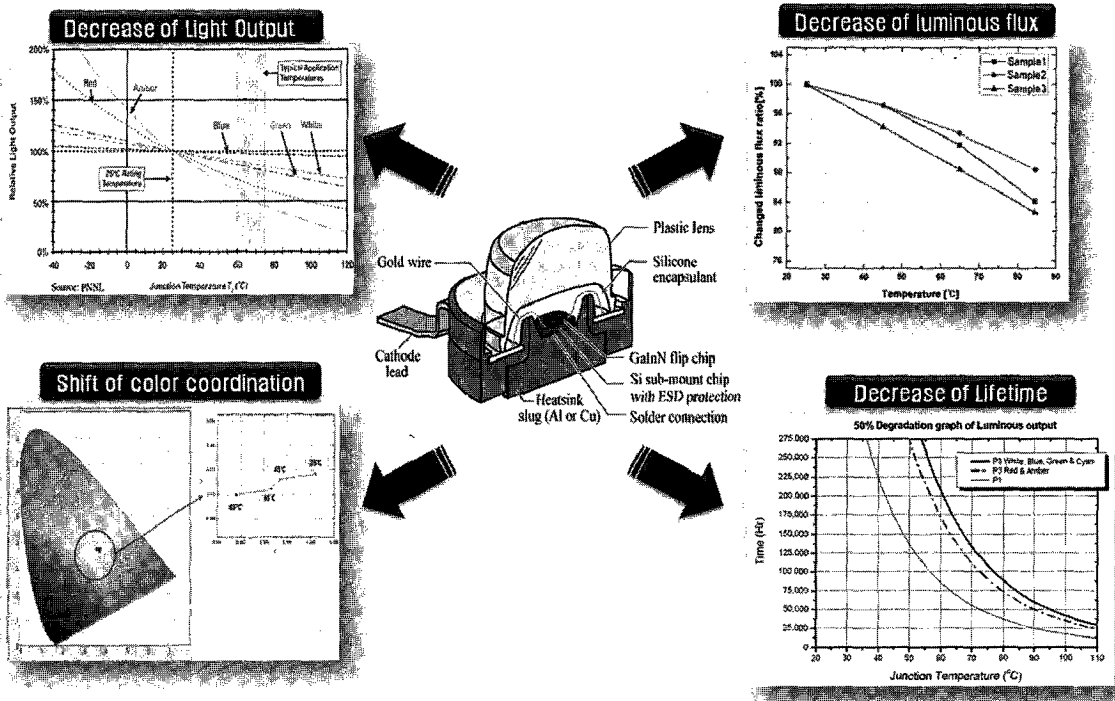


그림 12. LED에서의 열방출 문제

process 등의 기술들이 개발되고 있으며, 향후 이러한 방향으로 PKG/module 기술이 진화될 것으로 보인다.

5. 맺음말

고출력 LED가 기존의 형광등과 HID lamp 등의 기존 시장을 점유하기 위해서는 아직 개선되어야 할 기술이 많다. 그림 13에서 보는 바와 같이 LED의 성능과 가격에 대한 Hartz의 법칙을 고려하면, LED의 효율 증가와 가격의 하락으로 인해 보급 속도는 더욱 빨라질 것으로 낙관하고 있다. 하지만 아직은 기존의 조명에 비해 LED조명의 가격이 3~10배 이상 높고, 기술적 한계로 인해 효율이 기존의 형광등에 비해 월등히 우수하지 않아, LED조명 보급이 확산되기 위해서는 가격하락과 효율개선이 급선무인 상황이다. 이러한 효율의 증가와 가격 경쟁력을 갖기 위해서는 지금까지 LED기술의 발달에서 보여온 바와 같은 단위공정의 개선을 통해서서는 불가능할 것으로 사료된다. 이를 위해서는 기존의 나노 및 마이크로 공정과 LED공정의 융합을 통한 소자 특성의 획기적인 개선이나, Schottky diode, micro-capacitor, micro-inductor 등의 integration을 통한 소자 신뢰성 및 특성 극대화, COB package나 wafer-level-package와 같은 공정단순화 및 소자간 상호보완 특성 극대화 기술 등의 개발을 통한 LED 특성의 획기적인 증대가 필요할 것으로 사료된다.

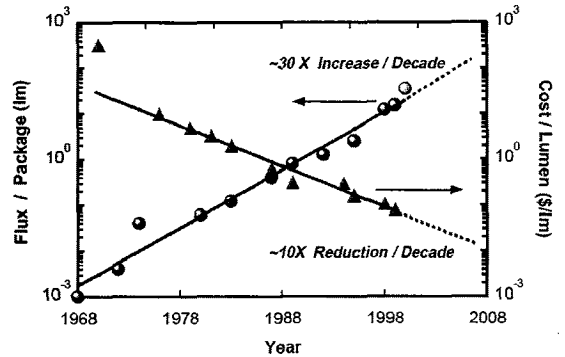


그림 13. LED의 효율과 lumen당 생산가격에 대한 동향을 예측한 Hartz's Law

(출처 : Roland Hartz et al., "The Case for a National Research Program on Semiconductor Lighting", 2008)

◇ 저 자 소개 ◇



장자순 (張子淳)

1972년 10월 25일생. 1996년 2월 중앙대학교 전기공학과 졸업. 1998년 2월 GIST 신소재공학과 졸업(석사). 2002년 8월 GIST 신소재공학과 졸업(박사). 2002년 7월 LG이노텍(주) LED연구소 선임연구원/팀장. 2005년 7월 고려대학교 신소재공학과 연구조교수. 2006년 7월 Rutgers 뉴저지주립대학교(미) 전자공학부 Senior Research Associate. 2007년 9월~현재 영남대학교 전자정보공학부 교수. 2009년 6월~현재 지경부 지정 LED-IT 융합산업화 연구센터장.



박일규 (朴日圭)

1977년 7월 4일생. 2000년 2월 충북대학교 전기공학과 졸업. 2003년 2월 GIST 신소재공학과 졸업(석사). 2008년 2월 GIST 신소재공학과 졸업(박사). 2008년 3월 Northwestern University (미) 전자공학과 Research Associate. 2009년 3월~현재 영남대학교 전자공학과 전임강사. 2009년 6월~현재 지경부 지정 LED-IT 융합산업화연구센터 LED 광원개발분과장.