

# MIMO 통신 시스템을 위한 저전력 심볼 검출기 설계 연구

## Low Power Symbol Detector for MIMO Communication Systems

황유선\*, 장수현\*, 정윤호\*

You-Sun Hwang\*, Soo-Hyun Jang\*, and Yun-Ho Jung\*

### 요 약

본 논문에서는 2개의 송수신 안테나를 갖는 MIMO 통신 시스템을 위한 저전력 심볼 검출기의 구조를 제안한다. 제안된 심볼 검출기는 MIMO 전송 기법 중 공간 다이버시티(spatial diversity, SD) 모드뿐 아니라 공간 다중화(spatial multiplexing, SM) 모드를 모두 지원하며, ML 수준의 성능을 제공한다. 또한, 연산 블록의 공유와 MIMO 모드에 따라 구분되는 클럭 신호를 사용하여 하드웨어의 전력 소모량을 크게 감소시켰다. 제안된 하드웨어 구조는 하드웨어 설계 언어(HDL)를 이용하여 설계되었고, 0.13  $\mu\text{m}$  CMOS standard 셀 라이브러리를 사용하여 합성되었다. 전력 소모량은 Synopsys Power Compiler™를 사용하여 측정되었고, 그 결과 기존의 설계 구조 대비 제안된 구조의 경우 최대 85%까지의 평균 소모 전력을 감소시킬 수 있음을 확인할 수 있었다.

### Abstract

In this paper, an low power symbol detector is proposed for MIMO communication system with two transmit and two receive antennas. The proposed symbol detector can support both the spatial multiplexing (SM) mode and spatial diversity (SD) mode for MIMO transmission technique, and shows the optimal maximum likelihood (ML) performance. Also, by sharing the hardware block and using the dedicated clock MIMO modes, the power of the proposed architecture is dramatically decreased. The proposed symbol detector was designed in hardware description language (HDL) and synthesized to logic gates using a 0.13- $\mu\text{m}$  CMOS standard cell library. The power consumption was estimated by using Synopsys Power Compiler™, which is reduced by maximum 85%, compared with the conventional architecture.

Key words : MIMO, ML, Spatial Diversity, Spatial Multiplexing, Symbol Detector

### I. 서 론

최근 가정 및 기업 혹은 핫스팟 환경에서 고속의 무선 데이터 전송에 대한 수요가 늘어감에 따라 수백 Mbps 및 Gbps급 이상의 데이터 전송 속도를 지원할 수 있는 차세대 무선 통신 시스템에 대한 관심이 고

조되고 있다. 이러한 초고속 데이터 전송을 충족시킬 수 있는 전송 기술로써, 다중안테나 (multiple-input multiple-output, MIMO) 시스템에 대한 연구가 활발히 진행되고 있다 [1]. MIMO 기술은 송신 안테나 수에 비례하여 시스템의 용량을 증가시킬 수 있으므로, IEEE 802.11n WLAN, IEEE 802.16e Mobile WiMAX

\* 한국항공대학교 항공전자 및 정보통신 공학부(School of Electronics, Telecommunication and Computer Eng., Korea Aerospace University)

· 제1저자 (First Author) : 황유선

· 투고일자 : 2010년 4월 6일

· 심사(수정)일자 : 2010년 4월 7일 (수정일자 : 2010년 4월 23일)

· 게재일자 : 2010년 4월 30일

등 최신 무선 통신 시스템에 적용되고 있다 [2~4].

MIMO 시스템은 송수신단에 여러 개의 안테나를 이용하여 동시에 서로 다른 데이터를 전송함으로써 시스템의 증가 없이 고속의 데이터를 전송할 수 있는 공간 다중화 (spatial multiplexing, SM) 기술 [3]과 송신 단에서 별도의 코딩을 거친 후 수신단에서 선형연산을 통해 다이버시티 이득을 얻고자 하는 공간 다이버시티 (spatial diversity, SD) 기술 [5]로 구분된다. 전송 신뢰도를 향상시키는 공간 다이버시티 기술은 수신단에서 선형 연산을 통해 최대 우도 (maximum likelihood, ML) 심볼 검출이 간단히 이루어지는데 비해, 전송률을 향상시키는 공간 다중화 기술은 수신단에서 다중화된 데이터들을 분리해야 하는 어려움이 있다 [6~8]. 또한, MIMO 시스템은 하드웨어 복잡도가 크기 때문에 무선 통신 단말의 소형화 추세를 고려했을 때 저전력 구조를 갖는 심볼 검출기의 설계가 매우 중요하다. MIMO 시스템의 하드웨어 복잡도는 데이터 스트림 수에 따라 증가하므로 2개의 송수신 안테나를 갖는 구조가 소형 단말을 위해 가장 적절하며, 이에 본 논문에서는 2개의 송수신 안테나를 갖는 (2x2) MIMO 시스템을 위한 효율적인 심볼 검출기의 하드웨어 구조를 제시한다.

공간 다중화 심볼 검출은 신호의 검출 방식에 따라 최적 검출 기법, 준 최적 검출 기법으로 나뉘는데, 최적의 성능을 보이는 ML 검출 기법의 경우, 송신 안테나 수와 변조 차수가 높아짐에 따라 연산 복잡도가 지수적으로 증가하기 때문에 modified ML (MML) 검출 기법이 논문 [9]에 제안되었다. 이 논문에서는 ML 검출 기법과 동일한 성능을 보이면서 필요한 ML metric 계산 횟수를 신호 성상도의 배수만큼 줄일 수 있는 효율적인 알고리즘을 제안한다. 하지만 MML 검출 기법은 ML 검출 기법에 비해 복잡도를 크게 낮추었으나 여전히 연산량이 많기 때문에 전력 소모량이 큰 문제를 갖는다.

또한, 대부분의 통신 시스템의 경우 SM 모드뿐 아니라 single input single output (SISO), single input multiple output (SIMO), space time block code (STBC) 등 공간 다이버시티 모드도 지원할 필요가 있다 [10~11]. 따라서, 본 논문에서는 MIMO 시스템에서 모든 전송 모드를 지원 가능하고, 저전력 구조를 위

해서 다이버시티 기술일 때에는 공간 다중화 기술의 연산부를 클럭 오프시키는 방법을 사용하여 전력 소모가 최소화되는 MIMO 심볼 검출기의 최적 하드웨어 구조를 제안한다.

본 논문의 구성은 다음과 같다. 먼저, II장에서는 MIMO 시스템 모델을 제시한다. III장에서는 기존의 심볼 검출 기술인 ML과 MML 알고리즘에 대해 설명하고, IV장에서는 제안된 하드웨어 구조에 대한 구조를 제시한다. V장에서는 제안된 하드웨어 구조에 대한 구현 결과를 제시하고, 끝으로 VI장에서 본 논문의 결론을 맺는다.

## II. MIMO 시스템 모델

본 논문에서는 그림 1과 같이 NT개의 송신 안테나와 NR개의 수신 안테나로 구성되고,  $N_r \geq N_t$ 을 만족하는 무선 통신 채널을 고려한다. 수신 신호 벡터는 수식 (1)과 같이 표현할 수 있다.

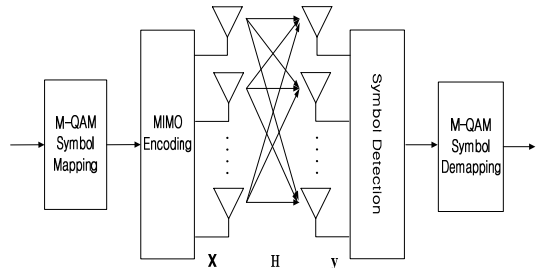


그림 1. MIMO 시스템 모델  
Fig. 1. MIMO System Model.

$$y = H \cdot X + N = \begin{bmatrix} h_{11} & h_{12} & \dots & h_{1N_t} \\ h_{21} & h_{22} & & h_{2N_t} \\ \vdots & & \ddots & \vdots \\ h_{N_r,1} & h_{N_r,2} & \dots & h_{N_r,N_t} \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_{N_t} \end{bmatrix} + \begin{bmatrix} n_1 \\ n_2 \\ \vdots \\ n_{N_r} \end{bmatrix} \quad (1)$$

여기서  $x_j$ , ( $j=1, 2, \dots, NT$ )는  $j$ 번째 송신 안테나로부터 전송되는 송신 심볼,  $y_i$ , ( $i=1, 2, \dots, NR$ )는  $i$ 번째 수신 안테나에서 수신 신호를 각각 나타내며,  $h_{j,i}$  ( $j=1, 2, \dots, NT, i=1, 2, \dots, NR$ )는  $j$ 번째 송신 안테나

와  $i$ 번째 수신 안테나 사이의 페이딩 채널을 의미한다.  $n_i$ , ( $i=1, 2, \dots, NR$ )은 평균은 0이고  $\sigma^2$ 의 분산을 가지는 백색 가우시안 잡음 (additive white gaussian noise, AWGN)을 의미한다.

### III. MIMO 신호 검출 알고리즘

#### 3-1 ML 심볼 검출 기법

수신 신호에 대해 최적의 성능을 보이는 ML 기법은 수식 (2)로 표현할 수 있다.

$$X_{ML} = \arg \min_X \|y - H \cdot X\| \quad (2)$$

ML 기법은 수신된 신호  $y$ 와 모든 전송 가능한 심볼  $X$ 와의 유클리디언 거리를 계산하여 가장 작은 유클리디언 거리에 해당하는 송신신호 벡터를 송신된 신호로 결정한다. 이런 ML 기법은 최적의 성능을 보이지만, 모든 전송 가능한 후보들의 수가 변조차수와 송신 안테나의 개수가 증가함에 따라 그 복잡도가 지수적으로 증가하므로 실시간 하드웨어 구현이 어려운 단점이 있다.

#### 3-2 MML 심볼 검출 기법

논문 [9]에서는 ML 심볼 검출 기법보다 계산량이 현격히 줄어들면서 성능 열화가 없는 MML 기법이 제안되었다. MML 심볼 검출 기법을 사용하면 NT를 송신 안테나 개수,  $C$ 는 변조 차수라고 할 때, 심볼 검출을 위해 필요한 ML metric 계산 횟수는  $CNT-1$ 이다. 기존의 ML 심볼 검출 기법이  $CNT$  가지의 ML metric을 계산해야 함을 고려할 때 대략 성상도 크기 만큼 계산량이 줄어든 것을 알 수 있다[9]. 하지만, MML 심볼 검출 기법은 ML 검출 기법에 비해 복잡도를 크게 낮추었으나, 여전히 연산량이 많기 때문에 전력 소모량이 큰 문제점이 존재한다.

### IV. 제안된 MIMO 심볼 검출기 하드웨어 구조

본 장에서는 2x2 MIMO 시스템에서 모든 전송 모드를 지원하고 하드웨어 전력 소모량 측면에서 최적화된 MIMO 심볼 검출기의 하드웨어 구조를 제안한다. 최근 무선 통신 시스템은 높은 성능과 전송률 모두를 만족하기 위해서 SM 모드 뿐 아니라 SISO, SIMO, STBC 등 공간 다이버시티 모드도 지원할 필요가 있다. 만약 이 두 가지 모드의 심볼 검출기가 독립적으로 설계된다면 하드웨어 복잡도가 매우 커 효율적이지 못할 뿐 아니라, 전체 시스템의 하드웨어 구현에도 큰 부담이 된다. 특히 MIMO 심볼 검출기에서 공간 다중화 기술은 복잡한 연산을 필요로 하기 때문에 전력 소비가 커지게 된다. 제안된 하드웨어 구조는 공간 다중화 심볼 검출기 모드와 공간 다이버시티 심볼 검출기 모드에서 수행되는 연산에서 공통으로 사용되는 연산 블록을 공유하게 하고, 공간 다이버시티 심볼 검출기 모드일 때에는 공간 다중화 기술의 연산부를 오프시켜주고, 반대 상황 시에는 공간 다이버시티의 연산부를 오프시킴으로써 현격히 전력 소모량을 줄일 수 있다.

그림 2는 제안된 2x2 MIMO 심볼 검출기의 하드웨어 구조를 도시하였다. 제안된 MIMO 심볼 검출기의 구조는 input preprocess module (IPM), parameter calculation module (PCM), gated clock generation module (GCGM), decision variable calculation module (DVCM), X2C calculation module (X2CCM), Euclidean distance calculation module (EDCM), 1 dimension log likelihood ratio calculation module (1DLCM), 2 dimension log likelihood ratio calculation module (2DLCM), quantization module (QM) 등의 블록으로 구성된다.

우선 블록을 크게 사용되는 MIMO 모드에 따라 공간 다이버시티 연산 블록, 공간 다중화 연산 블록, 공통 연산 블록 3가지로 나눌 수 있는데, 공간 다이버시티 연산 블록은 DVCM과 1DLCM이 해당되고, 공간 다중화 연산 블록은 X2CCM, EDCM과 2DLCM이 해당된다. 공통 블록은 공간 다이버시티 모드와 공간 다중화 모드에서 공통으로 사용되는 블록인 GCGM, IPM, PCM과 QM이 해당된다.

IPM은 두 개의 입력 벡터  $H$ ,  $y$ 를 MIMO 모드에 따

라 표 1과 같이 필요로 하는 PCM 입력 단을 세팅해

주고, PCM에서는 IPM으로부터 MIMO 모드에 맞

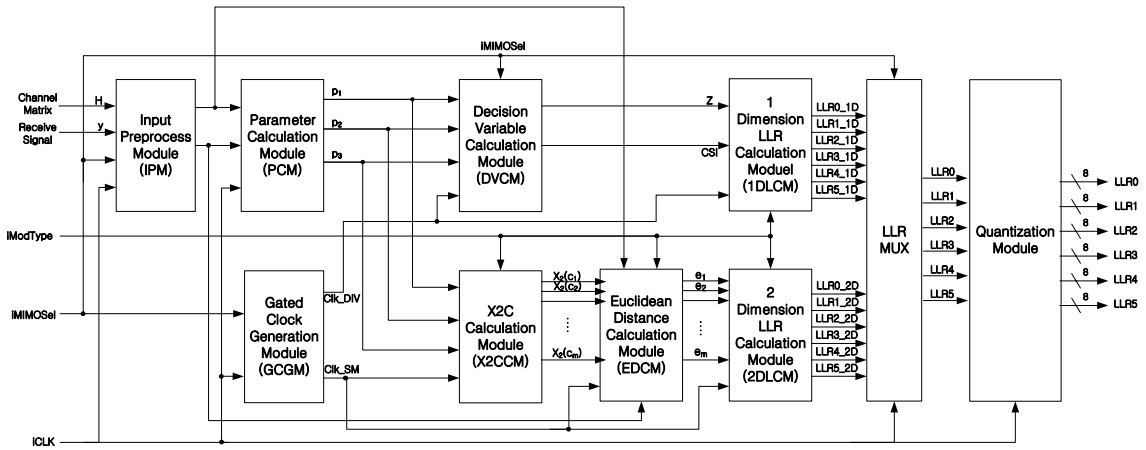


그림 2. 2x2 MIMO 시스템을 위한 제안된 심볼 검출기 블록 다이어그램  
Fig. 2. Block diagram of the proposed symbol detector for 2x2 MIMO system.

표 1. MIMO 모드에 따른 PCM 입력 값 설정

Table 1. Setting input data of PCM according to MIMO mode.

Mode	$p_1 = \mathbf{a}^H \mathbf{b}$		$p_2 = \mathbf{c}^H \mathbf{d}$		$p_3 = \ \mathbf{e}\ ^2$	
SISO	$\mathbf{a} = \begin{pmatrix} h_{11} \\ 0 \end{pmatrix} \quad \mathbf{b} = \begin{pmatrix} y_{11} \\ y_{12} \end{pmatrix}$		-		$\mathbf{e} = \mathbf{a}$	
SIMO	$\mathbf{a} = \begin{pmatrix} h_{11} \\ h_{12} \end{pmatrix} \quad \mathbf{b} = \begin{pmatrix} y_{11} \\ y_{12} \end{pmatrix}$		-		$\mathbf{e} = \mathbf{a}$	
MISO	첫 번째 클럭	두 번째 클럭	-		첫 번째 클럭	두 번째 클럭
	$\mathbf{a}_1 = \begin{pmatrix} h_{11} \\ h_{21}^* \end{pmatrix} \quad \mathbf{b}_1 = \begin{pmatrix} y_{11} \\ y_{12}^* \end{pmatrix}$	$\mathbf{a}_2 = \begin{pmatrix} h_{21} \\ -h_{11}^* \end{pmatrix} \quad \mathbf{b}_2 = \begin{pmatrix} y_{11} \\ y_{12}^* \end{pmatrix}$			$\mathbf{e}_1 = \mathbf{a}_1$	$\mathbf{e}_2 = \mathbf{a}_2$
STBC	첫 번째 클럭	두 번째 클럭	첫 번째 클럭	두 번째 클럭	첫 번째 클럭	두 번째 클럭
	$\mathbf{a}_1 = \begin{pmatrix} h_{11} \\ h_{21}^* \end{pmatrix} \quad \mathbf{b}_1 = \begin{pmatrix} y_{11} \\ y_{12}^* \end{pmatrix}$	$\mathbf{a}_2 = \begin{pmatrix} h_{21} \\ -h_{11}^* \end{pmatrix} \quad \mathbf{b}_2 = \begin{pmatrix} y_{11} \\ y_{12}^* \end{pmatrix}$	$\mathbf{c}_1 = \begin{pmatrix} h_{12} \\ h_{22}^* \end{pmatrix} \quad \mathbf{d}_1 = \begin{pmatrix} y_{21} \\ y_{22}^* \end{pmatrix}$	$\mathbf{c}_2 = \begin{pmatrix} h_{22} \\ -h_{12}^* \end{pmatrix} \quad \mathbf{d}_2 = \begin{pmatrix} y_{21} \\ y_{22}^* \end{pmatrix}$	$\mathbf{e}_1 = \mathbf{a}_1$	$\mathbf{e}_2 = \mathbf{c}_2$
SM	1-4번째 클럭	5-8번째 클럭	1-4번째 클럭	5-8번째 클럭	1-4번째 클럭	5-8번째 클럭
	$\mathbf{a}_1 = \begin{pmatrix} h_{21} \\ h_{22} \end{pmatrix} \quad \mathbf{b}_1 = \begin{pmatrix} y_1 \\ y_2 \end{pmatrix}$	$\mathbf{a}_2 = \begin{pmatrix} h_{11} \\ h_{12} \end{pmatrix} \quad \mathbf{b}_2 = \begin{pmatrix} y_1 \\ y_2 \end{pmatrix}$	$\mathbf{c}_1 = \begin{pmatrix} h_{21} \\ h_{22} \end{pmatrix} \quad \mathbf{d}_1 = \begin{pmatrix} h_{11} \\ h_{12} \end{pmatrix}$	$\mathbf{c}_2 = \begin{pmatrix} h_{11} \\ h_{12} \end{pmatrix} \quad \mathbf{d}_2 = \begin{pmatrix} h_{21} \\ h_{22} \end{pmatrix}$	$\mathbf{e}_1 = \mathbf{a}_1$	$\mathbf{e}_2 = \mathbf{a}_2$

게 맵핑된 입력 값으로 모든 모드에 공통적으로 필요로 하는 연산을 수행하게 된다. 만약, 공간 다이버시티 모드일 경우, DVCM에서 p1, p2를 사용하여 decisio- n variable 값을 구하고, p3를 사용하여 채널 상태 정보 (channel state information, CSI) 값을 구하고, 1D- LCM을 거쳐 log likelihood ratio (LLR) 계산을 하게 된다. 공간 다중화 모드로 동작 시 p1, p2, p3는 각각 X2CCM의 입력으로 맵핑되어 p2값과 성상도 상의

점과의 곱을 통해 p2cm을 구하고, 이 값을 이용하여 다음 수식 (3)과 같이 x2(cm)을 구하게 된다.

$$x_2(c_m) = Q \left( \frac{\mathbf{h}_2^H [\mathbf{y} - \mathbf{h}_1 c_m]}{\|\mathbf{h}_2\|^2} \right) = Q(p_1 - p_2 c_m, p_3) \quad (3)$$

표 2. 평균 전력 소모량 실험 시나리오

Table 2. Simulation scenario of average power consumption estimation.

Number of SM slot	0	1	2	3	4	5	6	7	8	9	
MIMO mode	STTD 64QAM	STTD 64QAM	STTD 64QAM	SM 64QAM	SM 64QAM	SM 64QAM	STTD 64QAM	SM 64QAM	SM 64QAM	SM 64QAM	
	SISO QPSK	SISO QPSK	SISO QPSK	SISO QPSK	SISO QPSK	SISO QPSK	SM QPSK	SM QPSK	SM QPSK	SM QPSK	
	SIMO QPSK	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM QPSK	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	
	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SISO 64QAM	SM 64QAM	
	STTD 16QAM	STTD 16QAM	STTD 16QAM	STTD 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	
	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MISO 16QAM	MM 16QAM	MISO 16QAM
	MISO QPSK	MISO QPSK	SM 64QAM	MISO QPSK	MISO QPSK	MISO QPSK	MISO QPSK	SM 64QAM	MISO QPSK	SM QPSK	
	SIMO 16QAM	SIMO 16QAM	SIMO 16QAM	SIMO 16QAM	SIMO 16QAM	SM 16QAM	SM 16QAM	SIMO 16QAM	SM 16QAM	SM 16QAM	
	STTD QPSK	STTD QPSK	STTD QPSK	SM QPSK	SM QPSK	STTD QPSK	SM QPSK	SM QPSK	SM QPSK	SM QPSK	
	SISO 16QAM	SISO 16QAM	SISO 16QAM	SISO 16QAM	SISO 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	SM 16QAM	

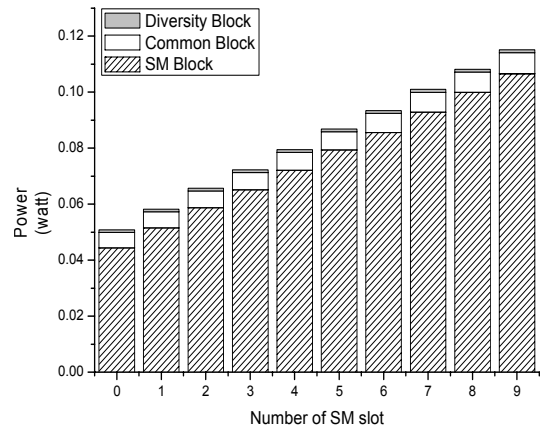
EDCM은 수식 (4)와 같이  $c_m$  및  $x_2c_m$ 을 이용하여 유클리디언 거리인  $e_m$ 을 계산하며,  $h_1c_m - h_2x_2(c_m)$ 을 구하는 블록과 최종 출력인  $e_m$ 을 구하는 블록으로 구성되어 있다.

$$e_m = \|y - h_1c_m - h_2x_2(c_m)\|^2 \quad (4)$$

유클리디언 거리 계산 이후 2DLCM에서 LLR 계산을 하게 되며, 마지막으로 QM에서 1DLCM 및 2DLCM에서 얻어진 LLR 값을 8bit으로 양자화되어 출력된다. GCGM에서는 입력 클럭 신호를 게이트를 사용하여 MIMO 모드에 따른 클럭 신호 (gated clock)를 생성하여 각 모드에서 사용하는 블록의 입력 클럭 신호로 사용하게 된다.

V. 제안된 심볼 검출기의 설계 및 구현 결과

제안된 심볼 검출기 구조는 게이트를 이용하여 생성한 클럭을 사용하여 MIMO 모드에 해당하지 않는 블록을 오프시킴으로써 불필요한 전력 소모량을 감소시켰다. 2x2 MIMO 기반 심볼 검출기의 제안된 하드웨어 구조는 Verilog-HDL을 이용하여 설계되었고, 0.13  $\mu$ m CMOS 규격 셀 라이브러리를 사용하여 합성하였다. 합성 결과, 제안된 심볼 검출기는 약 410K 논리 게이트로 합성됨을 확인하였다. 이후, 합성된



(a) Non-gated-clock scheme

그림 3. SM 슬롯 수에 따른 평균 전력 소모량  
Fig. 3. Power consumption as the number of SM slots.

netlist와 Synopsys Power CompilerTM을 사용하여 전력 측정 실험을 수행하였다. 제안된 심볼 검출기의 구조가 저전력 면에서 효율적이라는 것을 검증하기 위해, 표 2와 같이 공간 다중화 슬롯의 개수를 다르게 한 10개의 시나리오를 통해 하나의 입력 클럭 신호 (non gated clock)를 사용한 방법과 게이트를 이용하여 MIMO 모드에 따라 생성한 클럭 신호 (gated clock)를 사용한 방법의 시나리오 별로 평균 전력 소모량 측정을 수행하였다. 그림 3 및 표 3은 측정된 전력 소모량을 정리하여 보여준다.

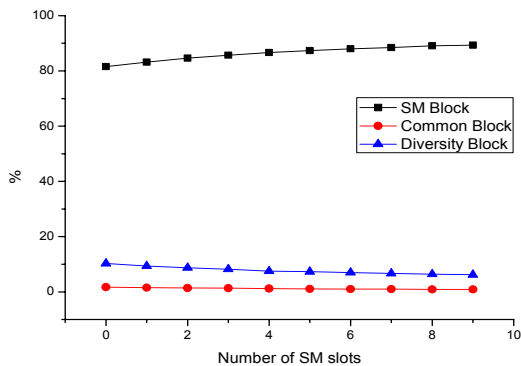
표 3. 평균 전력 소모량 비교

Table 3. Comparison of average power consumption.

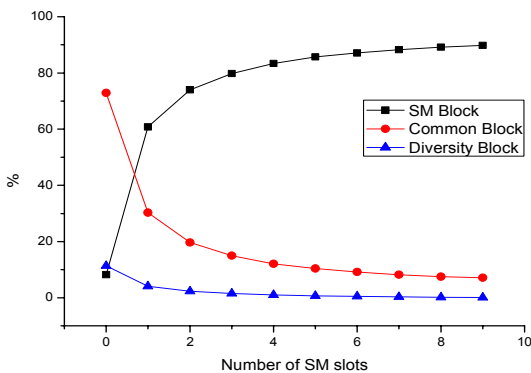
Number of SM slots	0	1	2	3	4	5	6	7	8	9
Conventional (Non-gated-clock, mW)	54.4	61.8	69.4	76.0	83.3	90.7	97.3	0.105	112	119
Proposed (Gated-clock, mW)	7.97	19.7	31.7	42.8	54.8	67.2	78.2	90.5	102	114
Reduction Ratio (%)	85.46	68.12	54.32	43.68	34.21	25.91	19.63	13.81	8.93	4.20

표 3에서 기존의 심볼 검출기와 제안된 심볼 검출기의 평균 전력 소모량을 비교하였을 때, SM slot의 수가 0인 경우 최대 85.46% 감소됨을 알 수 있다. 그림 3 (a)와 그림 3 (b)에서 알 수 있듯이, SM slot의 수가 큰 부분에서는 평균 전력 소모량의 차이가 거의 없으나, SM slot의 수가 작은 부분에서 전력 소모량이 현격히 감소된다.

그림 4는 SM slot의 수가 증가할 때의 각 블록이 차지하는 전력 비율을 나타낸다. 그림 4 (a)는 Non gated clock 방법의 전력 비율이며, SM 슬롯이 하나도 없을 때에도 공간 다중화 연산 블록은 총 전력의 80% 이상을 차지하는 것을 알 수 있다. 그림 4 (b)는 Gated clock 방법의 전력 비율이며, SM 슬롯이 많아질수록 공간 다중화 연산 블록의 전력 비율이 거의 비슷하지만 SM 슬롯이 하나도 없을 때에는 차이가 크게 나는 것을 확인할 수 있다.



(a) Non-gated-clock scheme

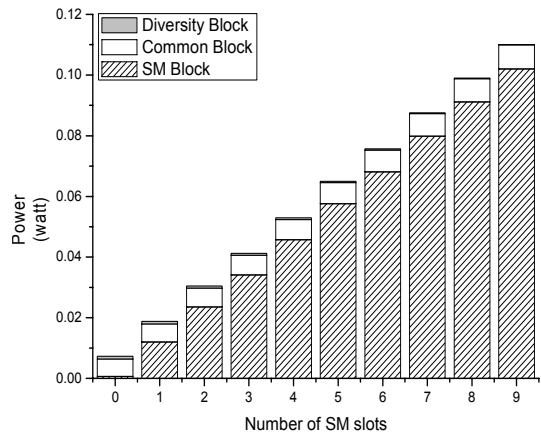


(b) Gated-clock scheme

그림 4. SM 슬롯 수에 따른 블록별 전력 비율  
Fig. 4. Percentage of power as the number of SM slot.

VI. 결 론

본 논문은 2x2 MIMO 기반 다중 안테나 시스템을 위한 효율적인 심볼 검출기 구조를 제안하고 하드웨어로 구현 및 검증하였다. 제안된 Gated clock 방법을



(b) Gated-clock scheme

통해 전력소비 측면에서 가장 큰 비중을 차지하는 공간 다중화 연산 블록을 오프시킴으로써, 전력소모를 크게 낮추었다. MIMO 심볼 검출기는 MIMO 시스템

에서 가장 큰 블록 중의 하나이므로, 제안된 심볼 검출기는 MIMO 시스템의 전력소모를 줄이는데 큰 공헌을 할 수 있을 것으로 예상된다.

### 감사의 글

본 논문은 2009년 정부(교육과학기술부)의 재원으로 한국연구재단의 지원(2009-0071983)을 받아 수행되었고, CAD Tool은 IDEC으로부터 지원받았음.

### 참 고 문 헌

- [1] A. F. Naguib, N. Seshadri, and A. R. Calderbank, "Increasing data rate over wireless channel," *IEEE Signal Process. Mag.*, vol. 17, no. 2, pp. 744-765, Mar. 1998.
- [2] H. Sampath, S. Talwar, J. Tellado, V. Erceg, and A. Paulraj, "A fourth-generation MIMO-OFDM: broadband wireless system: Design, performance, and field trial result," *IEEE Commun. Mag.*, vol. 40, no. 9, pp. 143-149, Sept. 2002.
- [3] A. van Zelst, Tim C. W. Schenk, "Implementation of a MIMO OFDM-Based wireless LAN system," *IEEE Trans. on Signal Processing*, vol. 52, no. 2, pp. 483-494, Feb. 2004.
- [4] G. L. Stuber, J. R. Barry, S. W. McLaughlin, Y. Li, M. A. Ingram, and T. H. Pratt, "Broadband MIMO-OFDM wireless communications," *Proc. IEEE*, vol. 92, no. 2, pp. 271-297, Feb. 2004.
- [5] V. Tarokh, H. jafarkhani, and A. R. Calderbank, "Space-time block codes from orthogonal design," *IEEE Trans. Inf. Theory*, vol. 45, no. 5, pp. 1456-1467, July 1999.
- [6] H. Bolcskei and E. Zurich, "MIMO-OFDM wireless systems: basics, perspectives, and challenges," *IEEE Trans. Wireless Commun.*, vol. 13, no. 4, pp. 31-37, Aug. 2006.
- [7] Y. Jung, "Design and Implementation of efficient symbol detector," *전자공학회논문지 제 45권 SD편 제 10호*, pp. 1024-1031, 2008. 10.
- [8] M. Cho, Y. Jung, J. Kim, "An Efficient Symbol Timing Synchronization Scheme for IEEE 802.11n MIMO-OFDM based WLAN Systems," *전자공학회 논문지 제 46권 TC편 제 5호*, pp. 549-567, 2009.

5.

- [9] J. Kim, Y. Kim, K. Kim, "Computationally efficient signal detection method for next generation mobile communications using multiple antennas," *SK Telecommun. Review*, vol. 17, no. 1C, pp.183-191, Feb. 2007.
- [10] IEEE Std. 802.11n, "Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) specifications," 2009.
- [11] IEEE Std. 802.16e, "Local and Metropolitan Area Networks-Part 16: Air Interface for Fixed Broad-band Wireless Access System", Oct. 2004.

### 황 유 선 (黃裕善)



2009년 2월 : 한국항공대학교  
항공전자 및 정보통신공학부 졸업  
2009년 3월~현재 : 한국항공대학교  
항공전자 및 전자공학과 석사 과정  
관심분야 : 무선 통신 시스템용 모뎀  
프로세서의 알고리즘 및 SoC 설계

### 장 수 현 (張秀玄)



2009년 2월 : 한국항공대학교 항공  
전자 및 정보통신공학부 졸업.  
2009년 3월~현재 : 한국항공대학교  
항공전자 및 전자공학과 석사 과정  
관심분야 : 무선 통신 시스템용 모뎀  
프로세서의 알고리즘 및 SoC 설계

### 정 윤 호 (丁胤豪)



1998년 2월 : 연세대학교 전자공학과  
(공학사)  
2000년 8월 : 연세대학교 전기컴퓨터  
공학과 (공학석사)  
2005년 8월 : 연세대학교 전기컴퓨터  
공학과 (공학박사)  
2005년-2007년 : 삼성전자 통신연구소

책임연구원

2007년~2008년 : 연세대학교 전자공학과 연구교수  
2008년~현재 : 한국항공대학교 항공전자 및 정보통신공학부  
조교수  
관심분야 : 무선 통신 시스템용 모뎀 프로세서의 알고리즘  
및 SoC 설계