

5.25 GHz에서 넓은 이득 제어 범위를 갖는 저전력 가변 이득 프론트-엔드 설계

Design of Variable Gain Receiver Front-end with Wide Gain Variable Range and Low Power Consumption for 5.25 GHz

안 영 빈*, 정 지 채*
Youngbin Ahn*, Jichai Jeong*

Abstract

We design a CMOS front-end with wide variable gain and low power consumption for 5.25 GHz band. To obtain wide variable gain range, a p-type metal-oxide-semiconductor field-effect transistor (PMOS FET) in the low noise amplifier (LNA) section is connected in parallel. For a mixer, single balanced and folded structure is employed for low power consumption. Using this structure, the bias currents of the transconductance and switching stages in the mixer can be separated without using current bleeding path. The proposed front-end has a maximum gain of 33.2 dB with a variable gain range of 17 dB. The noise figure and third-order input intercept point (IIP3) are 4.8 dB and -8.5 dBm, respectively. For this operation, the proposed front-end consumes 7.1 mW at high gain mode, and 2.6 mW at low gain mode. The simulation results are performed using Cadence RF spectre with the Taiwan Semiconductor Manufacturing Company (TSMC) 0.18 μ m CMOS technology.)

요 약

본 논문에서는 5.25 GHz에서 넓은 이득 제어범위를 갖는 저전력 가변 이득 프론트-엔드를 설계하였다. 넓은 이득 제어범위를 갖기 위해, 제안된 저잡음 증폭기에서는 가변이득 증폭기의 소스에 p-타입 트랜지스터를 연결하였다. 이 방법을 통해 증폭기의 바이어스 전류와 소스 임피던스를 동시에 조절할 수 있었다. 따라서 제안된 저잡음 증폭기는 넓은 이득 제어범위를 갖는다. 믹서에서는 입력 트랜스컨덕턴스단으로 p-타입 트랜지스터를 사용한 폴드드 구조가 제안되었다. 이 구조에서 믹서는 작은 공급 전압에서 각 단에 필요한 만큼의 전류만 흘려주기 때문에 저전력에서도 작동을 할 수 있다. 제안된 프론트-엔드는 최대 33.2 dB의 이득과 17 dB의 넓은 이득 제어범위를 갖는다. 이 때, 잡음지수와 IIP3는 각각 4.8 dB, -8.5 dBm을 갖는다. 이러한 동작을 하는 동안, 제안된 회로는 최대 이득상태에서 7.1 mW, 최소 이득상태에서 2.6 mW의 적은 전력을 소비한다. 시뮬레이션 결과는 TSMC 0.18 μ m CMOS 공정에서 Cadence를 이용하여 얻어졌다.

Key words : LNA, mixer, front-end, variable gain, low power

* 高麗大學校 컴퓨터·電波通信工學科
(Department of computer and radio communication engineering, Korea University)

★ 교신저자 高麗大學校 腦工學科
(Department of Brain and Cognitive Engineering, Korea University)

※ This research was supported in part by Brain Korea 21 project in 2010, WCU(World Class University) program through the National Research Foundation of Korea funded by the Ministry of Education, Science and Technology (R31-10008), and IDEC (IC Design Education Center) for CAD tools.

接受日:2010年 12月 3日, 修正完了日: 2010年 12月 29日

I. 서론

최근 무선 통신을 이용한 휴대용 단말기의 수요와 공급이 기하급수적으로 증가하게 되면서, 높은 성능을 가지면서 제작비용이 적은 단말기가 요구되고 있다. 여기에, 휴대 장비의 지속성을 보장하기 위해서 적은 소비 전력에서도 동작을 하도록 하는 방향으로 기술이 개발되고 있다. 또한 무선통신에서는 통신 환경이나 수신기의 위치에 따라서 입력신호의 크기가 변하기 때문에 수신기가 넓은 입력 허용범위 (input dynamic range) 를 가져야 한다. 이때, 수신기의 초단에서 가변이득을 가지면, 약한 입력신호가 들어오면 큰 이득을, 강한 입력신호가 들어오면 작은 이득을 갖도록 함으로써 다음 단의 입력 허용범위의 부담을 줄여줄 수 있다. 여기서 수신기의 초단이 보다 넓은 이득 제어 범위를 가질수록 그만큼 다음 단의 부담을 줄일 수 있다. 본 논문에서는 저전력에서 넓은 이득 제어범위를 갖는 가변이득 프론트-엔드를 설계하였다.

증폭기의 이득을 제어하기 위해 이미 다양한 방법들이 연구가 되었다. 첫 번째 방법은 궤환회로 (feedback circuit) 에서 궤환저항값 (feedback resistance) 을 변화시키는 방법이다 [1]. 이 방법은 안정도 문제와 이득 제한된 이득제어 범위의 문제를 갖고 있다. 두 번째는 회로의 바이어스 전류를 조절하기 위해 추가적인 트랜지스터를 연결하는 방법이다 [2]. 세 번째 방법은 두 번째 방법의 변형으로 기존의 캐스코드 (cascode) 구조의 증폭기에서 위쪽 단의 게이트 전압을 제어함으로써 회로의 바이어스 전류를 조절 하는 방법이다 [3]. 이 방법은 간단한 구조로 인해 가장 많이 이용되는 방법이다.

본 논문에서는 증폭기의 이득을 변화시키기 위해, 기존의 바이어스 전류를 조절하던 방법과 함께, 증폭기의 소스 임피던스를 조절함으로써 이득을 제어하는 방법을 제안한다. 이 두 가지의 이득제어 방법을 하나의 p-타입 트랜지스터를 통해 동시에 적용함으로써, 제안된 회로는 넓은 이득 제어범위를 갖게 된다. 또한 저잡음 증폭기에서는 전류 제사용 구조, 믹서에서는 폴디드 구조를 사용하여, 적은 소비전력에서 동작할 수 있게 하였다.

2장에서는 제안된 저잡음 증폭기 및 믹서의 구조 및 설명을 보여주고, 3장에서는 이를 이용하는 프론트-엔드의 시뮬레이션 결과를 통해 제안된 방법의 효용성을 보여주었다. 마지막으로 4장에서는 결론을 제시하였다.

II. 변환이득 프론트-엔드 설계

1. 넓은 이득 제어범위를 갖는 저전력 가변이득 저잡음 증폭기 설계

그림 1은 증폭기의 이득을 제어하는 두 가지 기술을 보여준다. 첫 번째 방법은 가변저항을 이용하여 전압을 제어하는 방법이다. 그림 1(a)에서, 공통 소스 (common source) 증폭기의 이득은 소스에 연결된 가변 저항의 값에 따라 변하게 된다. 이 때, 공통 소스 증폭기의 이득은

$$A_v = -\frac{g_m R_L}{1 + g_m R_S} \tag{1}$$

와 같이 유도되며, 여기서 g_m 은 M_1 의 트랜스컨덕턴스 (transconductance) 를 나타낸다. (1)의 식으로부터 우리는 R_S 값이 증가함에 따라 주어진 회로의 이득이 감소함을 알 수 있다.

증폭기의 이득을 제어하는 두 번째 방법은 추가적인 트랜지스터를 이용하여 증폭기에 흐르는 바이어스 전류를 바꾸는 방법이다. 그림 1(b)에서 보여진 회로는 공통 소스단과 공통 게이트 (common gate) 단으로 이루어져 있다. 여기서 회로에 흐르는 바이어스 전류는 공통 게이트단의 가동 전압인 V_C 에 의해서 제어된다. 이 회로의 이득은

$$A_v = -g_m R_L \tag{2}$$

와 같이 유도된다. 이 때, 트랜스컨덕턴스 g_m 은 일반적으로 트랜지스터에 흐르는 바이어스 전류의 양에 비례한다. 이로부터 바이어스 전류를 바꿔줌으로써 이득을 제어할 수 있음을 알 수 있다.

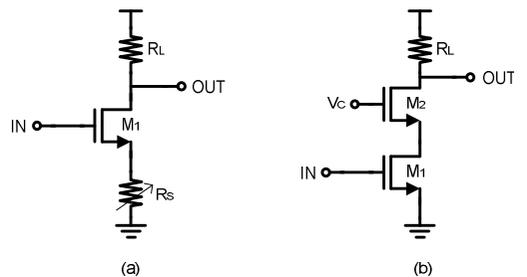


Fig. 1. Schematics of two variable gain amplifiers : (a) using variable resistance at source, and (b) using current steering.

그림 1. 두 가지 가변이득 증폭기의 회로도 : (a) 소스에 가변 저항을 이용하는 방법 (b) 바이어스 전류를 조종하는 방법

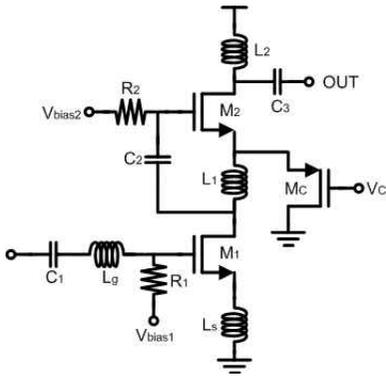


Fig. 2. Proposed variable gain LNA.
그림 2. 가변이득 저잡음 증폭기

본 논문에서는 앞서 말한 두 가지 이득 제어 기술을 조합하여, 보다 넓은 이득 제어범위를 갖는 저전력 가변이득 저잡음 증폭기를 설계하였다. 그림 2는 제안된 가변이득 저잡음 증폭기의 회로도이다. 저전력에서의 동작을 위해 우리는 전류 재사용 (current reuse) 구조를 사용하였다 [4]. 그림 2에서 보여준 것처럼, 제안된 회로는 두 개의 공통 소스 증폭기 하나의 바이어스 전류를 공유하면서 쌓여져 있다. 여기서 C_2 는 커플링 캐패시터로, L_1 은 초크 인덕터로 사용되었다. 따라서 M_1 을 통과한 신호는 C_2 를 통해 M_2 의 게이트로 흘러가서 다시 증폭된다. 이러한 구조를 이용하여, 우리는 비교적 작은 전류 소모에서도 충분한 이득을 얻을 수 있다.

캐스케이드 (cascade) 로 연결된 2단 증폭기에서, 증폭기 전체의 잡음 특성은 첫 번째 단의 잡음 특성에 크게 영향을 받게 된다. 따라서 제안된 회로의 첫 번째 단 (M_1) 은 잡음 특성에 맞춰 최적화 되었다. 잡음 매칭과 입력 매칭을 위해, 회로에서는 L_g 와 L_s 가 사용되었다 [5].

증폭기의 이득을 제어하기 위해, 회로의 두 번째 단은 가변이득 증폭기로 설계하였다. 가변이득 증폭기로 설계된 두 번째 단이 그림 3에 보여지고 있다. 그림 3(a)에서 회로의 두 번째 단 (M_2) 은 이득 제어를 위해 p-타입 트랜지스터 (M_C) 가 소스에 연결되어 있다. 이 트랜지스터는 M_2 에 흐르는 바이어스 전류를 조절함과 동시에 M_2 의 소스쪽에 가변저항을 제공하는 역할을 하게 된다. 여기서 M_C 는 게이트 전압인 V_C 에 의해 제어된다. V_C 값이 작을수록 M_C 에 흐르는 전류는 커지게 되고, 이에 따라 M_2 에 흐르는 바이어스 전류도 함께 커진다. 이에 비례하여 M_2 의 이득이 커지게 된다. 또한, M_C 에 흐르는 전류가 증가함

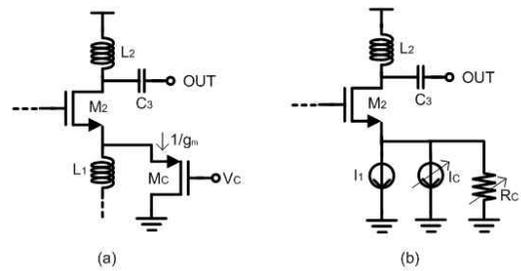


Fig. 3. (a) Second stage of the proposed variable gain LNA, and (b) equivalent circuit of (a).
그림 3. (a) 제안하는 가변이득 저잡음 증폭기의 둘째 단 (a)의 등가 회로

에 따라 M_C 의 소스 쪽으로 보이는 임피던스는 점점 작아지게 된다. 따라서 소스 임피던스 값이 작아짐에 따라 증폭기의 이득은 더욱 커지게 된다. 반대로, V_C 의 값이 크게 될수록 M_C 에 흐르는 전류는 작아지고, 소스 쪽으로 보이는 임피던스는 점점 커진다. 이것은, M_2 의 바이어스 전류를 줄이고 소스에 큰 임피던스를 갖게 하는 역할을 하게 되고, 따라서 증폭기의 이득은 줄어들게 된다. 그림 3(b)는 제안된 가변 이득 증폭기의 등가회로를 보여준다. 이를 통해, 제안된 방법은 하나의 p-타입 트랜지스터를 연결 함으로써 증폭기의 바이어스 전류와 소스 임피던스를 동시에 제어할 수 있음을 알 수 있다. 앞서 말한 두 가지 이득 제어방법이 동시에 적용됨으로써 제안된 회로는 보다 넓은 이득 제어범위를 갖게 된다.

제안된 회로의 또 다른 장점은 첫 번째 단에 흐르는 바이어스 전류는 일정한 데 있다. 이것은 첫 번째 단이 비교적 일정한 바이어스 상태를 갖게 하고, 따라서 넓은 이득 제어범위에도 불구하고 제안된 회로가 충분한 입력 반사 계수 (S_{11}) 을 갖도록 한다.

2. 폴디드 구조를 이용한 저전력 믹서 설계

본 논문에서 제안하는 저전력 믹서가 그림 4에 보여진다. 저전력에서의 동작을 위해, 우리는 더블 밸런스 믹서보다 상대적으로 전력 소비가 작은 싱글 밸런스 믹서 구조를 사용하였다. 또한, 우리는 트랜스컨덕턴스 (transconductance) 단으로써, 하나의 p-타입 트랜지스터 (M_1)를 사용하였다. 이를 통해, 길버트 (Gilbert) 타입 믹서를 이루는 두 개의 단인 트랜스컨덕턴스단과 스위칭 (switching) 단 (M_2, M_3) 은 같은 공급전압 아래에 병렬로 놓이게 된다. 따라서 제안된 믹서는 작은 공급전압에서도 동작하게 된다. 또한, 제안된 믹서에서는 믹서에 흐르는 전체 바이어스 전류

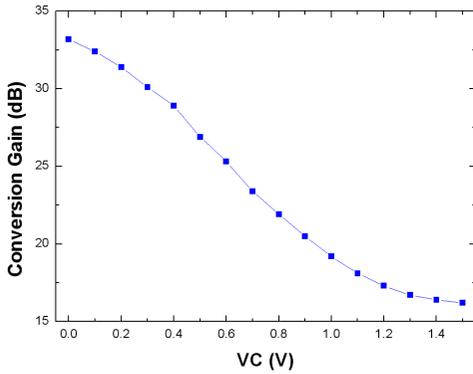


Fig. 6. Voltage conversion gain of the proposed variable gain front-end.

그림 6. 가변이득 프론트-엔드의 전압 변환 이득

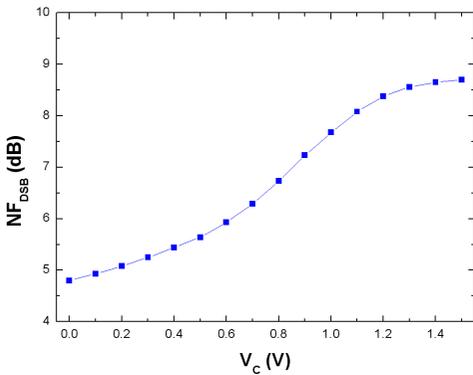


Fig. 7. Noise figure of the proposed variable gain front-end.

그림 7. 가변이득 프론트-엔드의 잡음 지수

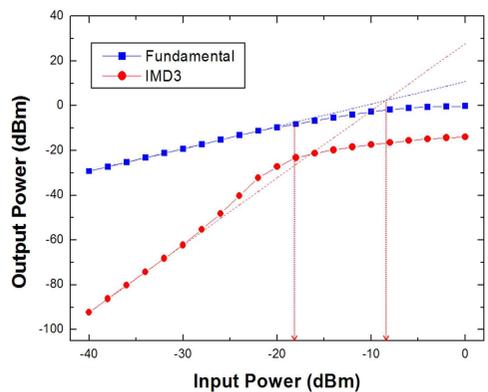


Fig. 8. IIP3 of the proposed variable gain front-end.

그림 8. 가변이득 프론트-엔드의 IIP3

Table 1. Performance summary and comparison of the proposed variable gain front-end.

표 1. 제안하는 가변이득 프론트-엔드의 성능 및 비교

Front-end	This work		[8]	
	Maximum gain	Minimum gain	Maximum gain	Minimum gain
Frequency (GHz)	5.25		5.15	
V _{DD} (V)	1.8 at LNA, 0.9 at mixer		1.8	
Voltage gain (dB)	33.2	16.2	29.2	22.2
NF (dB)	4.8	8.7	4.1	
IP _{1dB} (dBm)	-21.4	-18.1	-12	
IIP3 (dBm)	-12.6	-8.5	-4.1	-1
S ₁₁ (dB)	<-10		<-10	
Power (mW)	7.1	2.6	41.58	41.58

IV 결론

본 논문은 5.25 GHz 에서 넓은 이득 제어 범위를 갖는 저전력 가변이득 프론트-엔드를 0.18 μm CMOS 공정을 이용하여 구현하였다. 가변이득 저잡음 증폭기에서는 적은 전력 소비를 위해 전류 재사용 구조를 사용하였고, 이득 제어를 위해 증폭기의 두 번째 단의 소스 부분에 p-타입 트랜지스터를 연결하였다. 이를 통해, 제안된 가변이득 저잡음 증폭기는 넓은 이득 제어범위를 갖는다. 저전력 믹서에서는 트랜스컨덕턴스단을 p-타입 트랜지스터로 구현하는 폴디드 구조를 사용하였다. 이 구조는 믹서가 추가로 전류를 흘려주는 길을 연결하지 않고도 작은 공급전압에서 동작할 수 있게 함으로써 저전력에서도 동작할 수 있게 한다. 마지막으로 이 두 가지 회로를 연결함으로써, 넓은 이득 제어범위를 갖는 저전력 프론트-엔드를 설계하였다. 제안된 프론트-엔드는 최대 33.2 dB의 변환 이득과 17 dB의 넓은 이득 제어범위를 갖고, 최대 이득 상태에서 4.8 dB의 잡음 지수, 최소 이득 상태에서 -8.5 dBm의 IIP3를 갖는다. 이러한 작동을 하는데, 제안된 프론트-엔드는 최대 이득 상태에서 7.1 mW, 최소 이득 상태에서 2.6 mW의 적은 전력을 소비한다.

참고문헌

- [1] K. Kobayashi, "GaAs HBT 0.75-5 GHz multifunctional microwave-analog variable gain amplifier," IEEE Journal of Solid-State Circuits, vol. 29, no. 10, pp. 1257-1261, 1994.
- [2] Cameron T. Charles, David J. Allstot, "A 2-GHz CMOS variable gain amplifier optimized for low noise," IEEE International Symposium on Circuits and Systems, pp.2305-2308, Island of Kos, Greece, 21-24 May 2006.
- [3] Kwang-Jin Koh, Hyun-kyu Yu, "A gain boosting method at RF frequency using active feedback and its application to RF variable gain amplifier (VGA)," IEEE International Symposium on Circuits and Systems, Vol. 3, pp.89-92, Scottsdale, Arizona, USA, 26-29 May. 2002.
- [4] Y.S. Wang, L.-H. Lu, "5.7GHz low-power variable gain LNA in 0.18 um CMOS," Electronics Letters, vol. 41, no. 2, Jan 2005.
- [5] T. Kien, S. G. Lee "CMOS low noise amplifier design optimization technique," IEEE Trans. Microwave Theory and Techniques, vol. 52, no.5, pp.1433-1442, May 2004.
- [6] MacEachern, L.A., MANKU, T "A charge-injection method for Gilbert cell biasing," IEEE Canadian Conference on Electrical and Computer Engineering, vol. 1,, pp. 365-368, Canada, 24-28 May 1998.
- [7] Kivekas, K, Halonen, K "Design of low-voltage active mixer for direct conversion receivers," IEEE International Symposium on Circuits and Systems, pp. 382-385 vol.4, Sydney, Australia, 6-9 May 2001.
- [8] Zhenbiao Li, Kenneth K. O, "A dual-band CMOS front-end with two gain modes for wireless LAN applications," IEEE Journal of Solid-State Circuits, vol. 39, no. 11, pp. 1257-1261, Nov 2004.

저자소개

안영빈 (학생회원)



2008년 : 고려대학교 전파통신공학과 졸업 (공학사)
 2010년 : 고려대학교 컴퓨터 전파통신공학과 (공학석사)
 2010년 3월~현재 : 고려대학교 컴퓨터 전파통신공학과 (박사과정)
 <주관심분야> RF 집적 회로설계

정지채 (비회원)



1980년 2월: 고려대학교 전자공학과 (공학사)
 1982년 2월: 한국과학기술원 (KAIST) 전기전자 공학과(공학석사)
 1988년 2월 미국 Carnegie-Mellon Univ. (공학박사)
 1982년 ~ 1985년: 한국과학기술연구원(KIST) 연구원
 1988년 ~ 1993년 AT&T Bell lab. 연구원
 1993년 ~ 1995년 포항공과대학교 교수
 1995년 ~ 2010년 고려대학교 정보통신대학 컴퓨터·통신공학부 교수
 2010년 ~ 현재 고려대학교 뇌공학과 교수
 <주관심분야> 초고속 광 네트워크, 광 변조 방식 기술, 회로 및 시스템, RF 집적 회로설계