

논문 2010-47TC-2-12

EER 및 메타구조를 이용한 전력증폭기의 선형성 및 효율 개선

(Research of PAE and linearity of Power amplifier Using EER and Metamaterial)

정 두 원*, 서 철 헌**

(Duwon Jung and Chulhun Seo)

요 약

본 논문에서는 EER(Envelope Elimination and Restoration) 구조를 응용하여 전력 증폭기의 효율을 극대화 하였으며, EER 구조의 취약점인 선형성을 메타구조를 이용하여 개선하였다. 고효율을 얻기 위해 class-F급 전력 증폭기를 설계하였으며 포락선 검파기 를 이용하여 전력 증폭기의 구동 전력을 조절하였다. 또한, 정합 회로의 비정합에 의한 고조파 성분들을 대역통과 필터의 특성을 갖는 CRLH 메타구조를 이용하여 제거함으로써 높은 선형성을 얻었다. 본 논문에서 제안한 EER 구조를 응용한 전력 증폭기 구조 는 일반 전력 증폭기에 비해 PAE(Power Added Efficiency)가 5.93 % 개선되었고, 3차 IMD가 12.83 dB 이상 개선되었다.

Abstract

In this paper, the efficiency of power amplifier has been maximized by the application of EER structure, and the linearity has been improved by using metamaterial structure. This paper has proposed a design of power amplifier in class-F to get the PAE, and to control dynamic power using envelope detector. CRLH structure gets high-linearity by removing harmonics arisen from the mismatching of matching circuit. The PAE and the 3rd order IMD have been improved 5.93 %, 12.83 dB compared with those of conventional Class-F amplifier, respectively.

Keywords : EER, Metamaterial, Class-F Power Amplifier, PAE, IMD

I. 서 론

전력 증폭기의 효율을 증대시키기 위한 노력은 초창기 통신 시스템에서부터 현재에 이르기까지 다양한 형태로 발전해 왔다. 특히 현재에 이르러서는 Hand-set 중심의 개인형 단말기로의 급 변환 속에서 그 중요성은 더욱 커졌다 할 수 있으며, 최근에 이르러서는 다양한 서비스를 공급하기 위한 단말기의 다중 밴드화 (WCDMA, Wibro 등)가 이루어지고 있어서 단말기의

배터리 수명이 또 다른 논제가 되고 있음이 명하다^[1~2].

전력 증폭기의 효율을 향상시키기 위한 방법으로는 Doherty 구조를 이용한 방법^[3], Switched Gain Stage 방식을 이용한 방법^[4], 구동 바이어스를 조정하는 방법^[5] 등이 있다. 하지만, 위에서 나열한 효율 개선 방안들은 효율에 초점을 맞추어서 설계를 했기 때문에 선형성은 상대적으로 나빠지게 된다.

본 논문에서는 Kahn의 EER 구조^[6]를 응용하여 입력 신호의 크기를 포락선 검파기를 이용하여 검파하고 이에 따라 드레인 전압을 조정하여 전력 효율을 EER 및 메타구조(Metamaterial)를 이용한 전력 증폭기의 효율 및 선형성을 개선시켰다. 또한, 광대역 저역 통과 필터의 특성을 가지고 있는 메타구조를 설계 적용하여 전력 증폭기의 출력 정합 회로에 추가시킴으로서 비선형 성

* 학생회원, ** 정회원, 숭실대학교 정보통신공학부
(Department of Information and Telecommunication Engineering, Soongsil University)

※ 이 논문은 2009년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임
(2009-0080772)

접수일자: 2010년2월1일, 수정완료일: 2010년2월8일

분의 원인이 되는 고조파 성분을 제거하여 선형성을 증가시키는 방법을 구현하였다^[7].

II. 적응형 바이어스 회로

1. 적응형 바이어스 제어 이론

PAE의 경우, 식 (1)과 같이 출력 전력과 입력 전력의 차를 직류 전력으로 나누어 구할 수 있다.

$$PAE = \frac{RFP_{out} - RFP_{in}}{DC_{power}} \times 100 [\%] \quad (1)$$

PAE를 개선시키기 위해서는 위 식에서 알 수 있듯이 출력을 증가시키거나 전력 증폭기의 동작점을 변환하여 DC 전력을 감소시키는 방법이 있다.

동작점을 변환하기 위한 방법에는 그림 1에서 볼 수 있듯이 드레인 또는 게이트, 드레인과 게이트를 동시에 변화하는 방법 등 세 가지가 있다. 하지만, 실질적으로는 양쪽의 전압을 동시에 조절하기는 어렵기 때문에 보통은 드레인이나 게이트 전압 중에 하나만 조절하는 방법을 많이 사용한다.

Kahn의 EER 구조는 class-S급을 이용한 포락선 겹파기를 사용하여 RF 신호의 포락선을 겹파하고 그에 따른 전력 증폭기의 드레인 전압을 조정하는 구조로 이루어졌다. 이 구조는 효율을 극대화 할 수 있다는 장점이 있지만 시간 지연 및 회로의 복잡성 등의 문제를 안고 있어 전력 증폭기에서 위상의 동기로 인한 신호의 일그러짐을 가져올 수 있다.

따라서 본 논문에서는 구조를 단순화 하고 시간 지연 등을 최소로 하기 위해 적응형 바이어스 제어회로 구조를 Kahn의 EER 구조에 적용하여 설계하였으며 이로 인한 회로의 복잡성을 해결할 수 있게 되었다.

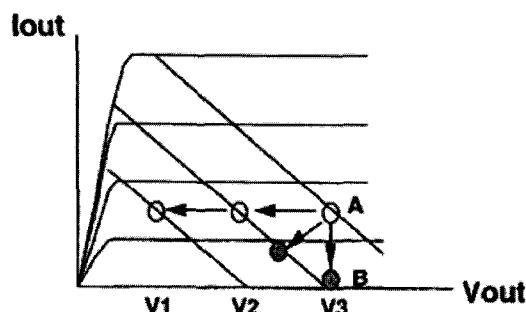


그림 1. RF 부하선과 적응형 DC 바이어스점
Fig. 1. RF load line and various DC bias point.

2. 적응형 바이어스 회로 설계 및 제작

드레인 전압 또는 게이트 전압을 조절하거나, 양쪽의 전압을 조절하는 방법이 있다^[8]. 하지만, 실질적으로는 양쪽의 전압을 동시에 조절하기는 어렵기 때문에 보통은 드레인 전압이나 게이트 전압 중에 하나만 조절하는 방법을 많이 사용한다. 본 논문에서는 입력 게이트 바이어스 조절 RF 전력증폭기는 방향성 결합기와 II형 감쇄기로 RF 입력 신호의 일부분을 Envelope Detector로 보내는 역할을 한다.

AD8313 소자는 0.1~2.5GHz의 광대역 대역과 63~70 dB의 높은 전력 동작 범위를 가지고 있다. 또한, 공급 전압이 2.7~5.5 V 까지 다양하게 사용 가능하다. 본 논문에 적용한 AD8313 회로는 기본 측정 회로의 구성도를 사용하여 dBm당 18 mV의 Detection 범위를 가지게 하였다.

Envelope Detector를 통해서 나온 DC 전압의 크기가 전력 증폭기의 게이트 전압의 크기에 미치지 못하므로 DC-DC 변환기를 이용하여 RF 전력 증폭기의 바이어스로 적절하게 변환하여야 한다. 본 논문에서는 RF 신호의 크기가 천천히 변하는 포락선이라는 가정을 하였으며 DC-DC 변환기과 일반적인 LM741 Operational Amplifier를 이용하여 직접 포락선 겹파기를 제작하였다.

실제 실험에서는 OP Amp의 입력 값은 0.88 V~1.28 V이며 DC 전압이 증폭하여 출력 값은 5.2 V~3.4 V전압이 출력된다. 이 출력 전압은 다시 DC-DC 변환기를 통해 25V~27V까지 변환되도록 설계하였다.

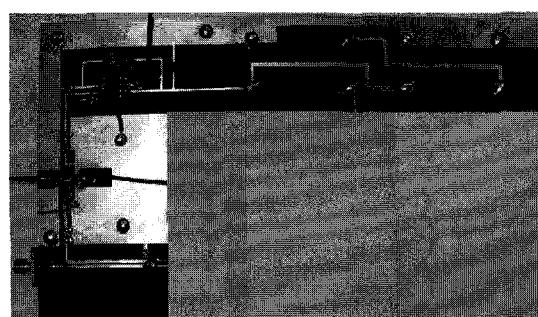


그림 2. 적응형 바이어스 제어회로의 제작 회로
Fig. 2. Fabrication of adaptive bias control circuit.

III. 메타구조 설계 및 제작

1. 메타구조 정의 및 구현 방법

메타구조(Metamaterial)란 자연계에서 흔히 볼 수 없

는 특수한 전자기적 성질을 나타내도록 인공적인 방법으로 합성된 물질을 통칭하는 용어이다. 이와 관련된 최초의 체계적인 연구는 러시아 물리학자인 Veselago로부터 시작된 것으로 알려져 있다. 그는 유전율과 투자율이 동시에 음의 값을 가지는 가상적인 물질을 상정하여 그 전자기적 성질을 최초로 규명하였는데 그 결과 이와 같은 매질 내에 Snell의 법칙, Doppler 효과, Cerenkov 방사 등이 일반적인 매질에서와 반전되어 나타나는 현상을 이론적으로 예측하였다. 또한 이와 같은 매질 내를 진행하는 전자파의 경우 전자, 자장, 그리고 전파 방향이 기존 매질에서의 오른손 법칙과는 반대로 왼손 법칙을 따르게 됨을 보이고 이런 특성을 left handed라고 명명하였다.

메타구조의 핵심이라고 할 수 있는 Left-Handedness (LH) 왼손 전파 법칙과 LH 발생 재질인 Double Negative(DNG) 재질에서의 전파 특성을 상대 유전율과 상대 투자율 평면에서 확인하고, 일반 매질인 Double Positive(DPS)형인 오른손 전파 법칙 Right-Handedness(RH) 매질과의 결합(CRLH)에서 얻어지는 특징들을 살펴 볼 필요가 있다.

CRLH 전송선의 특수한 경우로서 등가회로 모델의 직렬 부분과 병렬 부분의 공진 주파수가 일치하는 경우 이를 평형(balanced) CRLH 전송선이라 한다. 일반적인 비평형(unbalanced) CRLH 전송선의 경우와 비교할 때 평형 CRLH 전송선의 전송 특성에서는 저지 대역이 나타나지 않은 것을 알 수 있다. 또한 전송선의 특성 임피던스를 계산해 보면 비평형 CRLH 전송선의 경우 주파수에 따라 임피던스가 변화하는 분산(dispersion) 특성이 나타나지만 평형 CRLH 전송선의 특성 임피던스는 주파수에 무관한 상수이며 특히 RH나 LH 대역에서 서로 동일한 값을 가지므로 실제 회로 응용에 보다 적합하다.

2. CRLH 구조의 설계 및 제작

메타구조를 설계하기 위하여 그림 3과 같이 설계하였다. 이를 Ansoft 사의 HFSS 3D 시뮬레이션 도구를 이용하여 시뮬레이션 하였다. 유전율 3.2인 Taconic TLC-32를 사용하여 설계하였다. ($W = 0.2 \text{ mm}$, $S = 5 \text{ mm}$, $A = 1.2 \text{ mm}$, $B = 0.8 \text{ mm}$).

그림 4는 설계한 메타구조를 등가모델화 시킨 것이다. 구부러진 라인에서 캐패시턴스 값과 인덕턴스 값이 나오게 되며 큰 사각형 라인에서 밀면과의 캐패시턴스를 형성하게 된다. 전송선로는 주기적인 특성을 갖기

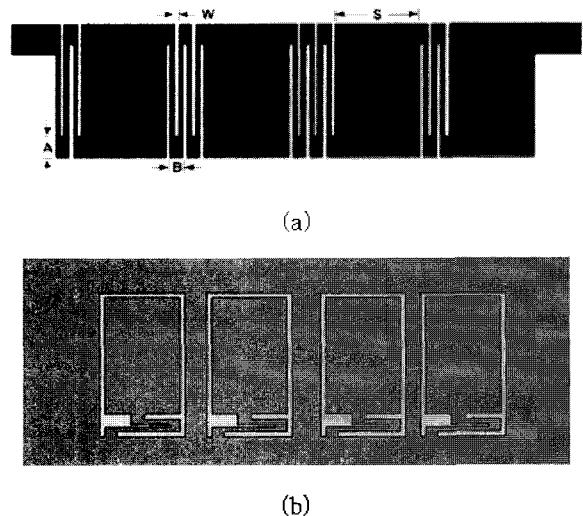


그림 3 제안된 메타구조의 설계 모습

(a) 윗면 (b) 아랫면

Fig. 3. Proposed design of metamaterial.

(a) Top (b) Bottom

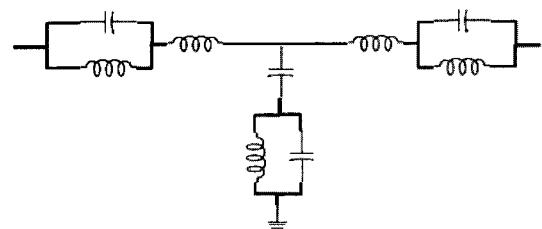


그림 4 제안된 메타구조의 등가회로

Fig. 4. Equivalence circuit of proposed metamaterial.

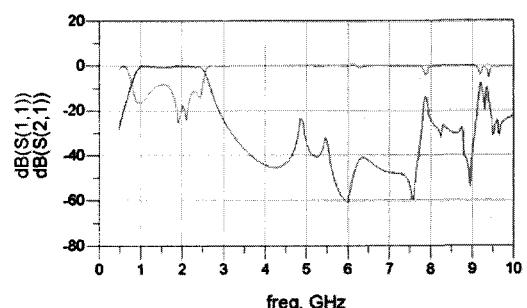


그림 5. 메타구조의 시뮬레이션 S-parameter

Fig. 5. S-parameter of simulation result.

때문에 광대역 필터를 만드는데 문제가 생긴다. 이를 해결하기 위하여 구부러진 라인을 다르게 하여 배열 시킨 결과 광대역 저지 특성을 얻을 수 있었다.

시뮬레이션 결과를 그림 5에서 S-parameter를 볼 수 있다. 1.8 GHz 대역을 중심으로 통과대역이 형성 된 것을 확인 할 수 있다. 이후 1.8 GHz의 고조파에 해당하는 부분에 높은 저지 특성을 나타낸다. 삽입손실은 1.8 GHz에서 0.1 dB 이하이다.

시뮬레이션을 바탕으로 기판 제작을 진행하였다. 그

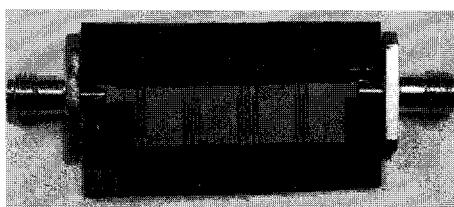


그림 6. 제작된 대역통과 특성을 갖는 메타구조
Fig. 6. Fabrication of proposed metamaterial.

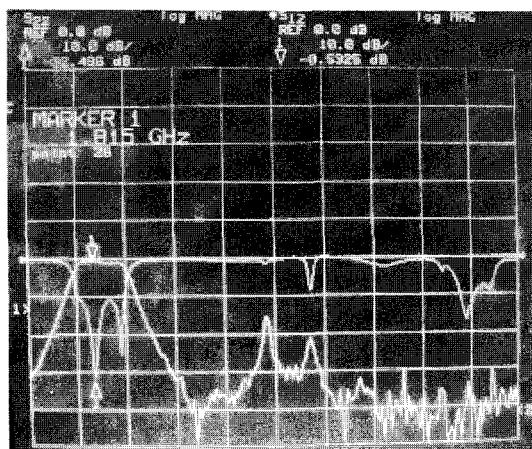


그림 7. 제작된 메타구조의 측정 S-파라미터
Fig. 7. S-parameter of proposed structure.

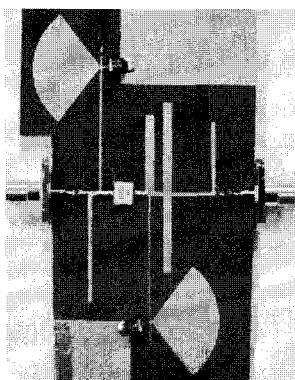


그림 8. Class-F급 전력증폭기 제작 기판
Fig. 8. Fabricated substrate of class-F PA.

그림 6은 제작된 메타구조이다. Network analyzer를 통해 S-parameter를 측정하였다. 이는 그림 7에서 볼 수 있다. 삽입 손실은 1.8 GHz에서 0.5 dB 이었으며 고조파에 해당하는 부분에 광대역 저지대역을 형성 하는 것을 볼 수 있다.

IV. 전력증폭기 설계 및 제작

1. Class-F 전력 증폭기의 설계

전력 증폭기용 소자로는 Motorola사 MRF281SR1의 1.8 GHz 대역의 트랜지스터를 사용하였고, 전력증폭기

설계를 위하여 ADS를 사용하였다. 1.8 GHz 전력 증폭기 설계는 최대 출력을 얻기 위해서 loadpull 정합기법을 사용하여 최대 선형 구간을 시뮬레이션하여 설계하였다. 1.8 GHz 중심 주파수에서 MRF281SR1의 DC 바이어스의 조건은 $V_{ds}=26$ V, $V_{gs}=3.5$ V의 동작점에서 시뮬레이션 및 설계를 하였다.

1.8 GHz Class-F급 전력 증폭기로의 입력은 최대출력이 나오도록 선택되었고 그때 출력은 37.33 dBm으로 측정되었다. 2 tone IMD 테스트를 한 결과 -27.83 dBc의 IMD 특성을 얻었다. 이때 드레인 입력 전압과 전류는 26 V, 275 mA로 PAE는 68.62 %의 결과를 얻었다.

2. EER 구조를 적용한 전력 증폭기의 설계

먼저 입력된 RF 신호로부터 Directional Coupler를 통해 감쇄된 RF 신호를 추출하여 적응형 바이어스부로 인가해준다. 이렇게 인가된 RF 신호는 포락선 겹파기를 통하여 겹파가 되고 이 겹파된 신호는 OP Amp를 통해 5V까지 증폭되게 된다. 다시 증폭된 DC 전압을 DC-DC Converter를 통해서 25~27 V까지 증폭되게 되는데 이 전압이 Class-F급 전력 증폭기의 드레인 전압에 인가되게 됨으로 드레인 전압에 의한 출력 전력이 변하게 된다.

제작 후 측정 한 결과 출력 전력은 37.83 dBm이다. Class-F와 비교하여 출력 전력은 높았으나 드레인 단의 입력에 흐르는 전류가 310 mA로 높아져 효율은 69.05 %로 약간 개선되었다.

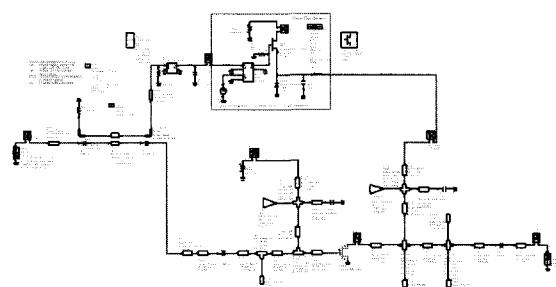


그림 9. EER 구조를 적용한 전력 증폭기 회로
Fig. 9. Power Amplifier Circuit using EER structure.

3. 메타구조와 EER 구조를 적용한 전력 증폭기

앞에서 설계한 EER 구조에 메타구조 시뮬레이션 결과의 S2P파일을 출력 정합단 뒤에 적용하였다. 메타구조를 적용함으로써 출력 정합단의 최대 출력이 나올 수 있도록 다시 수정하였다. 메타구조를 적용함으로 2차

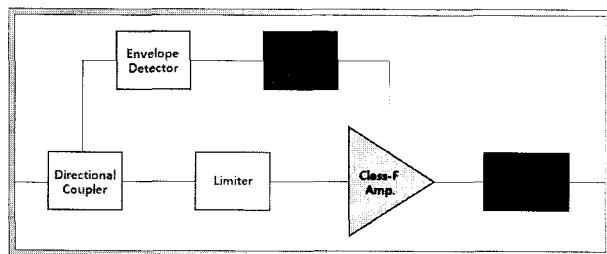


그림 10. 제안된 전력 증폭기의 구조

Fig. 10. Proposed structure of power amplifier.

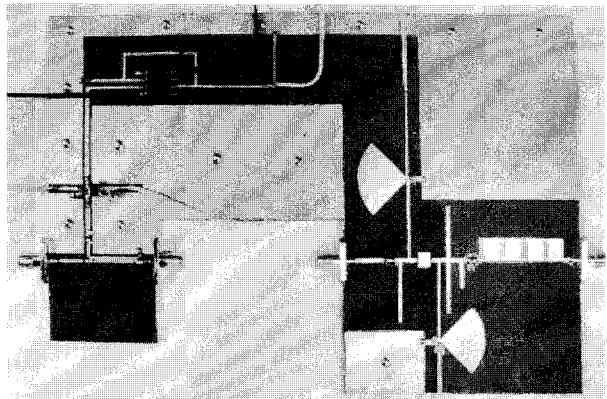


그림 11. 메타구조와 EER 구조를 적용한 전력증폭기 제작된 모습

Fig. 11. EER structure with adaptive controlled bias circuit & Metamaterial structure.

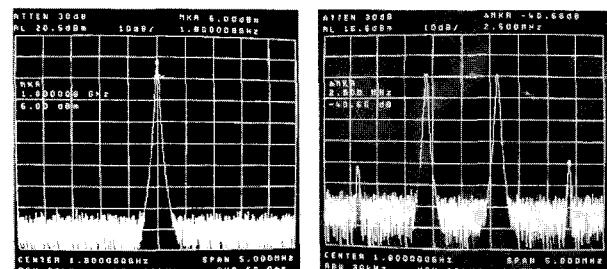


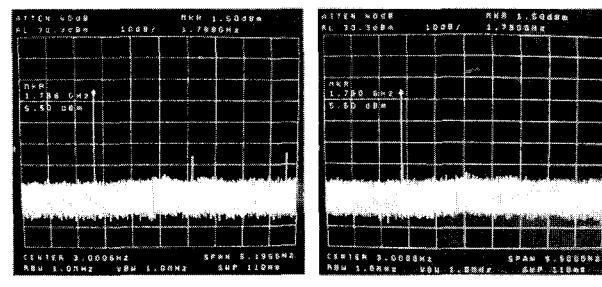
그림 12 Class-F급 전력 증폭기의 (a) 출력 전력 (b) 3차 IMD 측정치

Fig. 12. Measurement of (a) Output power (b) 3rd order IMD in class-F power amplifier.

및 3차 고조파 성분을 제어함으로써 전체 시스템에 선형성을 개선하도록 하였다.

입력은 26 dBm의 RF 신호를 인가하였다. 그림 12(a)에서 실제 측정 결과를 보여주고 있다. 측정결과 37 dBm의 출력 전력을 얻었으며 -40.66 dBc의 IMD 특성과 전체 회로의 PAE는 74.56 %의 결과를 얻었다.

그림 13은 메타구조를 적용하기 전과 후의 출력 스펙트럼을 볼 수 있다. 고조파를 저지하함으로써 2차 3차 고조파가 스펙트럼 노이즈 레벨 밑으로 내려가 보이지 않



(a)

(b)

그림 13. 메타구조 (a) 적용 전 (b) 적용 후의 스펙트럼

Fig. 13. Spectrum of metamaerial (a) before (b) after

표 1. 제안된 구조와의 비교 측정 결과

Table 1. Comparison of each characteristics in PA with EER structure and proposed PA.

| | Class-F | EER | Proposal Structure |
|---------------------|---------|--------|--------------------|
| Frequency (GHz) | | 1.8 | |
| Output Power (dBm) | 37.33 | 37.83 | 37 |
| Gain (dB) | 10.33 | 10.83 | 11 |
| I _D (mA) | 275 | 310 | 238 |
| PAE (%) | 68.62 | 69.05 | 74.56 |
| IMD (dBc) | -27.83 | -28.33 | -40.66 |

는 것을 확인 할 수 있다. 이는 증폭기의 드레인에 흐르는 전류를 72 mA 감소시켜 결과적으로 출력전력이 메타구조에 의한 손실이 있었음에도 전체 효율이 증가 한 것을 볼 수 있다.

제안된 구조와 비교하여 최종 측정 결과 값을 표1에 나타내었다. 출력전력이 비슷한 레벨에서 IMD 특성이 일반 Class-F급 전력 증폭기 보다 -12.83 dBc 개선되는 것을 확인 할 수 있다. 이는 대역 통과 필터 특성을 갖는 CRLH 메타구조를 사용함으로써 고조파를 제거하여 얻어진 결과라 하겠다.

V. 결 론

본 논문은 전력 효율을 증대시키는 방법으로 Kahn이 제안한 EER 구조를 응용하여 Class-S Modulator 대신 적응형 바이어스를 적용하여 Class-F급의 드레인 전압을 조절하는 방식으로 입력 신호의 크기에 따라서 드레인 전압을 조절하여 증폭기의 구동 전력을 조절하는 방

식과 전력 증폭기 출력부에 광대역 저지대역 여파기 역할을 하는 메타 구조를 추가함으로써 고조파를 제거함으로써 선형성을 개선시키는 구조를 제안하였다.

본 논문에서 제안한 구조로 증폭기를 설계하여 측정한 결과 일반 Class-F 전력 증폭기보다 PAE는 5.94 %, IMD는 -12.83 dBc 개선되었다.

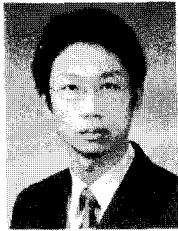
일반적인 EER 구조의 경우 앞에서 언급하였듯이 그 구조가 복잡하고 추가되는 회로가 많아서 바이어스 조절부와 RF 신호부의 위상 차이를 맞추기가 어렵다. 그러나 본 논문에서 제안한 적응형 바이어스를 적용하였을 경우 높은 선형성에서 알 수 있듯이 위상에 의한 왜곡을 최소화할 수 있고 또한 구조도 간략화 할 수 있다. 또 메타구조를 적용함으로써 고효율뿐만 아니라 높은 선형성도 함께 얻을 수 있어 매우 우수한 특성을 나타낼 수 있다.

참 고 문 헌

- [1] P. B. Kenington, High-linearity RF Amplifier Design, Artech House, 2000.
- [2] 박현민, 김덕환, 홍성철, “휴대 단말기용 전력 증폭기 기술”, 대한전자공학회지, 29(9), pp. 31-38, 2002년 9월.
- [3] M. Iwamoto, “An extended Doherty amplifier with high efficiency over a wide power range”, IEEE Trans. Microwave Theory Tech., vol. 49, pp. 2472-2479, Dec. 2001.
- [4] J. Staudinger, “Applying switched gain stage concepts to improve efficiency and linearity for mobile CDMA power amplification”, Microwave Journal, pp. 152-162, Sep. 2000.
- [5] G. Hanington, “High-efficiency power amplifier using dynamic power-supply voltage for CDMA applications”, IEEE Trans. Microwave Theory Tech., vol. 47, pp. 1471-1476, Aug. 1999.
- [6] R. G. Myers, R. M. Jackson, “L-Band transmitter using Kahn EER technique”, IEEE Trans. Microwave Theory Tech., vol. 46, no. 12, Dec. 1998.
- [7] Y. Jeong, S. Jeong, J. Lim, and S. Nam, “A new method to suppress harmonics using $\lambda/4$ bias line combined by defected ground structure in power amplifiers,” IEEE Microw. Wireless Compon. Lett., vol. 13, no. 12, pp. 538 - 540, Dec. 2003.
- [8] Gary Hanington, “High-Efficiency Power Amplifier Using Dynamic Power-Supply Voltage for CDMA Applications,” IEEE Trans.

Microwave Theory Tech., vol. 47, pp. 1471-1476, Aug. 1999.

저 자 소 개



정 두 원(학생회원)
2008년 2월 숭실대학교 정보통신
전자공학부 (공학사)
2008년 3월 ~ 현재 숭실대학교
정보통신공학과 석사과정
<주관심분야 : 전력증폭기, VCO
설계, RFIC>

서 철 현(정회원)
대한전자공학회 논문지
제31권 TC편 6호 참조