

BPSK 복조를 위한 K-Band CMOS Four-Port 직접 변환 수신기 설계

Design of K-Band CMOS Four-Port Direct Conversion Receiver for BPSK Demodulation

문성모 · 박동훈 · 유종원* · 이문규

Seong-Mo Moon · Donghoon Park · Jong-Won Yu* · Moon-Que Lee

요 약

본 논문에서는 K-band 응용을 위한 0.18 μm CMOS 공정을 기반으로 한 새로운 방식의 four-port BPSK 직접 변환 수신기를 제안하고 검증한다. 제안한 직접 변환 수신기는 두 개의 능동 결합기, 집중 소자 LC 발룬, 두 개의 전력 검출기, 그리고 아날로그 디코더로 구성되어 있다. 설계된 직접 변환 수신기는 K-band 반송파 주파수의 데이터율 40 Mbps까지의 BPSK 변조 신호를 성공적으로 복조하였다.

Abstract

In this paper, we propose and demonstrate a new four-port BPSK direct conversion receiver based on 0.18 μm CMOS technology for K-band applications. The proposed direct conversion receiver is composed of two active combiners, an lumped LC balun, two power detectors and an analog decode. The designed direct conversion receiver is successfully demodulated BPSK signal with 40 Mbps in the K-band.

Key words : Multi-Port Receiver, Four-Port Receiver, Direct Conversion Receiver, Multiplicative Mixing, Additive Mixing, BPSK, Demodulator

I. 서 론

최근 무선 통신은 음성 및 데이터를 고속으로 지원하기 위한 새로운 무선 전송 기술과 기존의 유무선 통신망을 비롯한 방송망 등의 다양한 네트워크의 융합을 목표로 하고 있다. 다양한 무선 통신 서비스의 출현으로 주파수 수요가 급격히 증가하게 되고, 주파수 수요 증가에 대비하기 위하여 미개척 주파수 대역 중, 밀리미터파 대역에 대한 실용화 연구와 기술 개발을 적극 추진하고 있다^[1]. 또한 현재 무선 통

신 시스템은 전력 소모, 회로 크기, 가격 등의 장점이 있는 직접 변환 수신기(direct conversion receiver) 구조를 채택, 활발한 연구가 진행되고 있다.

K-band에서 저가의 직접 변환 수신기 구조로 일반적인 곱셈 혼합(multiplicative-mixing) 방식 및 multi-port 수신 구조에서 사용하는 덧셈 혼합(additive-mixing) 방식을 기반으로 한 직접 변환 수신기가 활발하게 연구되고 있는 추세이다^[2]. 특히 24 GHz 주파수 대역은 서유럽에서 자동차의 레이더 센서로 가장 활성화되어 있으며, 미국, 일본 등도 이동 차량

「이 연구는 IDEC 지원으로 연구되었음.」

서울시립대학교 전자전기컴퓨터공학부(School of Electrical and Computer Engineering, University of Seoul)

*한국과학기술원 전기 및 전자공학과(Department of Electrical Engineering, Korea Advanced Institute of Science and Technology)

· 논문 번호 : 20091127-04S

· 교신저자 : 이문규(e-mail : mqlee@uos.ac.kr)

· 수정완료일자 : 2010년 2월 10일

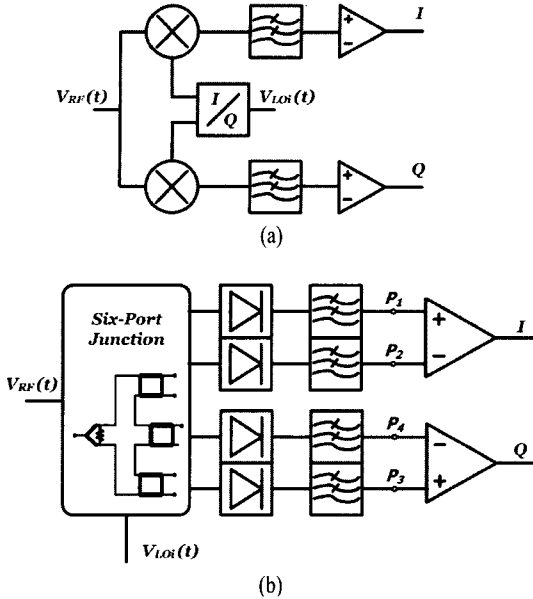


그림 1. (a) 일반적인 I/Q 복조기, (b) 일반적인 six-port 복조기의 블록 다이어그램

Fig. 1. Block diagram of (a) conventional I/Q demodulator and (b) conventional six-port demodulator.

검지 시스템, 인체 검지기(자동문), 차량 사각 지역 검지기와 같은 지능형 교통 시스템(ITS) 용으로 기술 개발이 진행되고 있다.

본 논문에서 제안한 덧셈 혼합 방식의 구조는 낮은 국부 발진기 신호로도 복조가 가능하기 때문에 일반적인 곱셈 혼합 방식의 수신기^{[3],[4]}에 비하여 소비 전력 측면에서 유리하며, 국부 발진기 신호의 누설에 의한 DC offset이 구조적으로 제거된다. 또한 제안한 CMOS 수신기는 능동소자를 이용하여 전력 결합기를 구현함으로써, 그림 1(b)와 같이 Wilkinson 전력 분배기 회로 및 브랜치(branch) 선로 하이브리드와 같은 분포 소자를 사용하는 일반적인 multi-port 수신기에 비하여 회로 크기를 줄일 수 있는 장점이 있다.

본 논문에서는 덧셈 혼합 방식의 수신기 구조를 CMOS 공정에 집적화하기 위하여 기존 분포 소자를 이용한 방식을 능동 소자로 변형하는 방법을 제안, 검증하였다.

II. 회로 설계

본 논문에서 제안한 수신기는 일반적인 분포(dis-

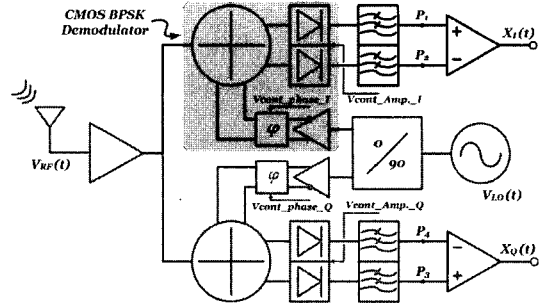


그림 2. 제안한 QPSK 직접 변환 수신기의 블록 다이어그램, 점선 영역: CMOS 기반 four-port BPSK 복조기

Fig. 2. Block diagram of the proposed QPSK direct conversion receiver, the dotted area: the CMOS four-port BPSK demodulator.

tributed) 소자를 이용한 six-port 직접 변환 수신기와는 다른 방식이다. 제안한 구조 또한 덧셈 혼합 방식을 적용한 CMOS 기반의 수신기이지만, 기존 구조와 다른 점은 그림 2와 같이 두 개의 BPSK 수신기와 90도 위상 발생을 위한 위상 발생부로 나누어져 있다는 점이다. 즉, RF 신호와 LO 신호를 결합하는 결합부(combiner part)와 위상 발생부가 분리되어 있는 방식으로 구성되어 있다.

본 논문에서는 K-band에서 제안한 수신 방식의 가능성을 검증하기 위해서 기본 회로인 BPSK 수신기만을 이용하여 성능을 검증하였다. BPSK 수신기는 LC 발룬(balun), 능동 four-port junction, 전력 검출기(power detector)로 구성되어 있다. 본 장에서는 CMOS 기반의 BPSK 수신기의 회로에 대해서 설명하고, 제안한 수신기에 대한 동작 원리를 시뮬레이션 결과를 통하여 설명할 것이다. 또한 제안 K-band 수신기를 검증하기 위한 변조기 모듈 구현 방법을 설명할 것이다.

2-1 CMOS 기반의 BPSK 수신기

제안한 복조기에서 가장 핵심 회로는 $\{0$ 과 $\pi\}$ 의 위상 천이를 갖는 국부 발진기 신호와 변조 RF 신호를 결합하는 덧셈 혼합 방식을 이용한 BPSK junction이다. $\{0$ 과 $\pi\}$ 의 위상을 갖는 국부 발진기 신호를 만들기 위하여 single-to-differential 변환기가 필요하다. 일반적인 분포 소자로 된 온칩(on-chip) 발룬은 특히 낮은 주파수 대역에서 회로 크기가 매우 커

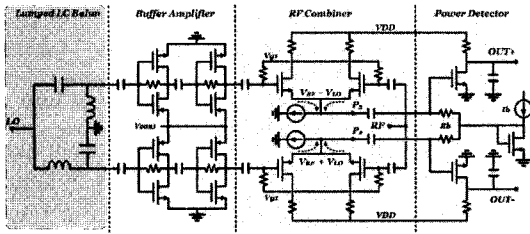


그림 3. 그림 2에서 간략화한 four-port 수신기 회로
Fig. 3. Simplified schematic of the four-port receiver in Fig. 2.

CMOS 공정에서 구현이 어렵다. 이러한 이유에서 발룬은 변환 손실과 비용의 증가의 단점이 있어 일반적으로 off-chip으로 구현한다.

본 논문의 수신기는 K-band에서 동작하기 때문에 분포소자를 이용하여 발룬을 CMOS 공정에 집적화하였다. 그림 3은 간략화한 CMOS four-port 수신기 회로이다. 제안된 CMOS four-port 수신기는 분포 소자를 이용한 발룬, 완충 증폭기, RF 결합기, 그리고 전력 검출기로 구성되어 있다.

외부에서 인가되는 극부 발진기 신호는 인덕터와 커패시터로 구현된 발룬 및 완충 증폭기를 통해서 four-port junction에 인가된다. 인가된 LO 신호와 RF 변조 신호가 RF 결합기에서 결합된다. 최종적으로 전력 검출기를 통하여 결합된 RF 신호를 각각 복조

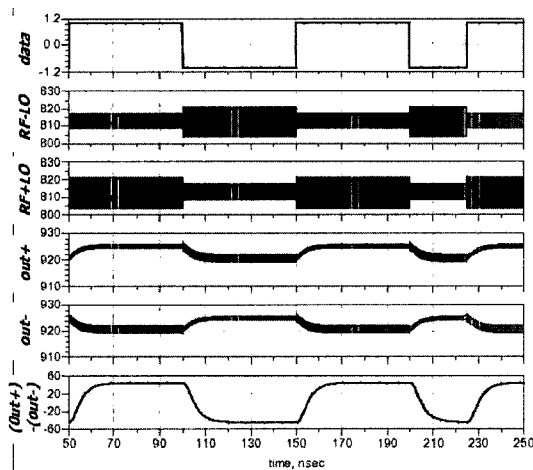


그림 4. BPSK 신호의 시뮬레이션 복조 과정. 그림 3에서 각 노드를 관찰한 파형
Fig. 4. Simulated demodulation process for a BPSK signal. Each waveform is observed at nodes shown in Fig. 3.

표 1. 설계된 BPSK 복조기의 시뮬레이션 소비 전력
Table 1. Simulated power consumption of the designed BPSK demodulator.

Block name	Power consumption [mW]
LO buffer amplifier	4.06 ~ 10.88
RF combiner	2.88
Bias circuit	1.44
Power detector	0.07
Total consumption	8.45 ~ 15.27

한다. 그림 4는 그림 3 회로의 각 노드에서의 출력에 대한 과도(transient) 응답 시뮬레이션 결과이다. 제안한 CMOS four-port 수신 구조의 동작 영역은 발룬의 동작 대역폭에 제한된다.

시뮬레이션 결과, 제안한 구조의 CMOS four-port 수신기의 전체 전력 소모는 8.45~15.27 mW이며, 개별 블록의 소비 전력은 표 1과 같다.

2-2 K-band 변조기 모듈 설계

본 논문에서 제안한 변조기 모듈은 그림 5와 같이 부고조파 구동 영상 제거(subharmonically pumped image rejection) 혼합기, 직교(quadrature) 전력 분배기, 구동(drive) 증폭기로 구현하였다. 우선 E4438C 벡터 신호 발생기를 이용하여 L-band(2.4 GHz)의 변조 신호를 발생하였다. L-band 변조 신호를 MMIC 주파수 혼합기를 이용하여 주파수 상향 변환을 통하여 K-band 출력을 얻는 방식을 적용하였다^[5]. 또한 L-band 입력 포트인 IF 단에 전력 결합기를 이용하여 변조 신호와 방해 신호(interferer)를 결합하면 BER 측정이 가능하다.

Ⅲ. 실험 결과

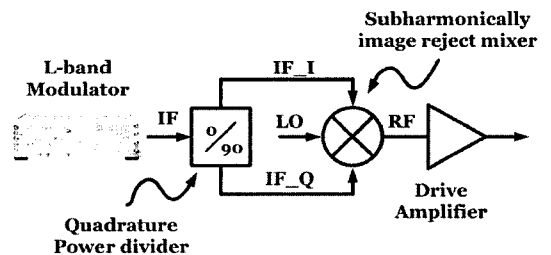


그림 5. K-band 변조기 모듈 블록 다이어그램
Fig. 5. The block diagram of the K-band modulator module.

본 장에서는 변조기 모듈을 측정하고, 측정 데이터를 기반으로 수신기를 측정 검증하고자 한다.

3-1 변조기 모듈

제작된 MMIC 주파수 혼합기는 유전율 3.38, 기판 두께 0.508 mm의 Rogers4003C 기판에 CoB(Chip on Board) 방식을 이용하여 측정하였고, 직교 전력 분배기는 유전율 2.6, 기판 두께 0.5 mm의 Teflon 기판에 구현하였다.

그림 6은 직교 전력 분배기의 위상과 진폭 오차 시뮬레이션 및 측정 결과이다. 측정 결과 위상 변화는 $\pm 5^\circ$ 의 위상 변화, ± 2 dB 이내의 진폭 오차를 얻었다.

주파수 혼합기는 기존 발표된 논문의 측정 결과를 기반으로 LO 및 IF 주파수 및 입력 전력을 결정하였다^[5].

그림 7은 제작한 변조기 모듈 사진이다. 24.45 GHz 변조 신호를 얻기 위해서, IF 주파수 2.45 GHz,

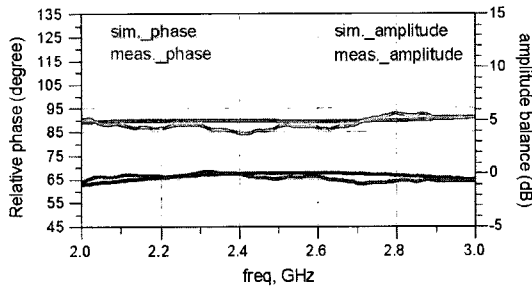


그림 6. 90도 전력 분배기의 위상 및 진폭 오차
Fig. 6. The relative phase and amplitude balance of the quadrature power divider.

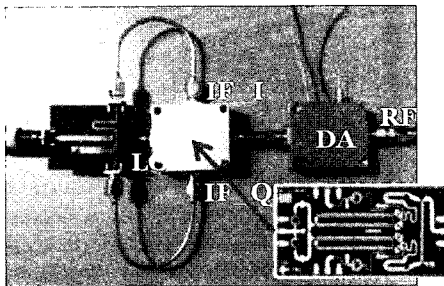


그림 7. 제작한 K-band 변조기 모듈 사진
Fig. 7. The photograph of the K-band modulator module.

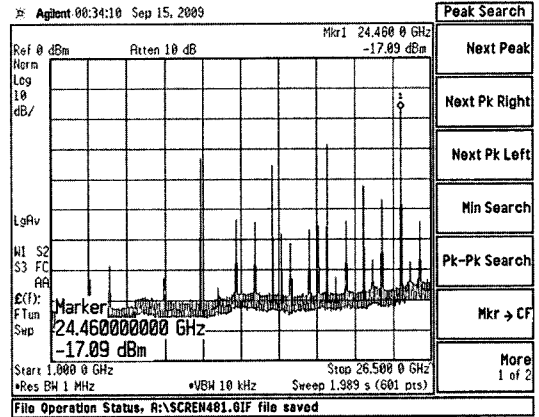


그림 8. 변조기 모듈 출력 스펙트럼
Fig. 8. The output spectrum of the modulator module.

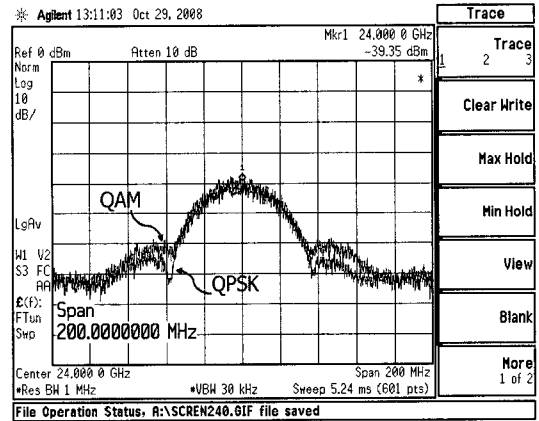


그림 9. QPSK, QAM 변조 스펙트럼: data rate=80 Mbps, carrier frequency=24 GHz
Fig. 9. Photograph of the QPSK, and QAM modulated spectrum: data rate=80 Mbps, carrier frequency =24 GHz.

입력 전력 10 dBm, LO 주파수 11 GHz, 입력 전력 10 dBm의 조건으로 주파수 상향 변환기로 24 GHz의 출력을 갖도록 설정하였다. 그림 8은 출력 전력 및 고조파 특성을 측정하였다. 또한 Agilent E4438C와 Anritsu MP1763C Pattern Generator를 이용하여 L-band 변조 신호를 만들어서 K-band의 변조 스펙트럼을 측정하였다. 장비에서 변조 가능한 100 Mbps 전송 신호까지의 QPSK 변조 신호를 발생하였을 때 K-band에서 변조됨을 확인하였다. 그림 9는 80 Mbps의 전송 신호를 갖는 QPSK와 QAM 변조 신호를 인가하였을 때 K-band에서 변조 출력 스펙트럼이다.

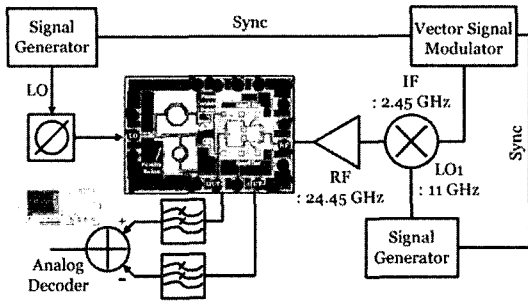


그림 10. 제작한 K-band CMOS four-port 수신기의 측정 환경 사진

Fig. 10. The photograph of the measurement setup of the fabricated K-band CMOS four-port receiver.

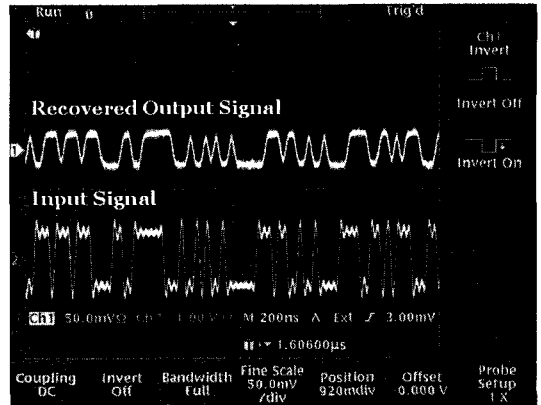


그림 12. 입력 주파수 24.45 GHz, RF & LO power = -20 dBm, data rate 40 Mbps일 때 측정된 BPSK 복조기의 출력 파형 및 입력 pseudo-random sequence.

Fig. 12. Measured output waveform of the proposed BPSK demodulator and input pseudo-random sequence at 24.45 GHz with RF & LO power = -20 dBm, and data rate=40 Mbps.

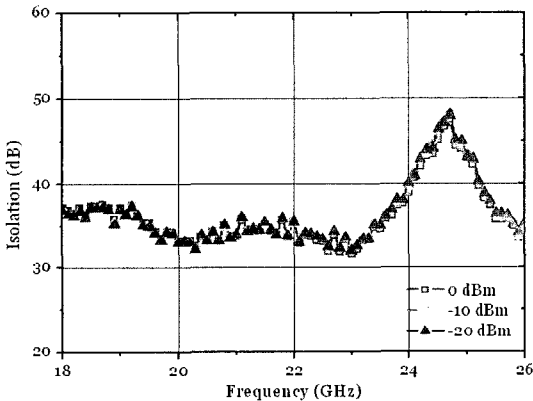


그림 11. 제안한 CMOS four-port 복조기에서 측정된 LO-RF isolation

Fig. 11. Measured LO-RF isolation in the proposed CMOS four-port demodulator.

3-2 수신기 모듈 측정

그림 10은 제안한 BPSK 수신기 모듈의 측정 환경이다. K-band 변조 신호를 얻기 위해 변조기 모듈을 사용하였으며, RF 신호와 수신기 LO 신호의 동기를 위하여 각각의 시그널 발생기의 trigger 신호를 연결하였다. 또한 $V_{RF}+V_{LO}$ 와 $V_{RF}-V_{LO}$ 의 전력의 차를 구현하기 위하여 AD8138을 이용하여 아날로그 디코더를 구현하였다.

K-band 복조기 측정을 위하여, 변조기는 혼합기에서 IF 변조 주파수 2.45 GHz, 입력 전력 1 dBm, LO는 주파수 11 GHz, 입력 전력 10 dBm의 조건으로 주파수 상향 변환기로 24.45 GHz의 출력을 갖도록 설정하였다^[5].

첫 번째로 제안한 수신기의 소비 전력은 RF 결합기 및 바이어스에 4.2 mW, 완충 증폭기에 10.8 mW이다. 두 번째로 제안한 복조기의 LO-RF 격리도를 측정하였다 LO 전력을 -20 dBm부터 0 dBm까지 변화하면서 18 GHz에서 26 GHz까지 격리도를 측정한 결과, 24 GHz에서 25 GHz에서 40 dB 이상의 특성을 얻었다(그림 11).

수신기 측정은 24.45 GHz에서 RF 전력 -20 dBm, LO 전력 -10 dBm, 데이터율 40 Mbps 조건에서 측정하였다. 그림 12는 입력 주파수 24.45 GHz, RF 전력 -20 dBm, LO 전력 -10 dBm에서 입력 pseudo-random sequence 변조 신호와 이를 복조한 복조 신호이다. 그림 13은 동일한 조건에서 측정된 복조 신호의 eye diagram이다. 표 2는 제안한 논문과 이전에 발표된 복조기를 간략하게 비교한 결과이다.

IV. 결론

본 논문에서는 0.18 μm CMOS 공정을 이용하여 K-band BPSK 수신기를 제작 검증하였다. 수신기를 검증하기 위해서, 변조기 모듈을 0.15 μm pHEMT 공정으로 제작된 부고조파 구동 영상 제거 혼합기, 0.5 mm Teflon을 이용한 L-band 직교 전력분배기, 그

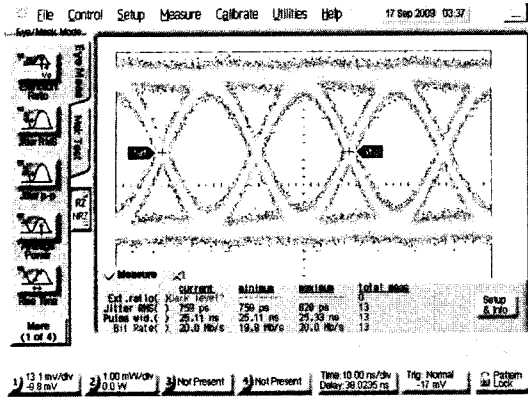


그림 13. 40 Mbps에서 입력 24.25 GHz BPSK 입력에 따른 시간 영역에서 baseband 출력 파형

Fig. 13. Demodulator baseband time domain output in response to an input 24.45 GHz BPSK at 40 Mbps.

표 2. 보고된 여러 가지 공정과 구조에 따른 비교
Table 2. Comparison of previously reported demodulator in various technologies and topologies.

	Ref. [3]	Ref. [4]	This work
Process	GaAs HBT	SiGe HBT	CMOS 0.18 μ m
Topology	Double balanced gilbert cell	Double balanced gilbert cell	Diode detector
Frequency	20~40 GHz	24 GHz	24 GHz
Bit rate	N/A	1 Gb/s	40 Mb/s
Chip size	N/A	4 mm \times 3 mm	0.7 mm \times 1 mm
LO power	10 dBm	6 dBm	-10 dBm
Power consumption	981 mW	303 mW	< 16 mW

리고 E4438C 변조기를 이용하여 hybrid assemble 방식을 적용 K-band 변조기를 제작하였다.

변조기 모듈은 K-band에서 100 Msps 전송 속도까지의 BPSK, QPSK, N-QAM 변조 신호를 확인하였다. 또한 설계한 변조기를 이용하여, 제안한 복조기는 24 GHz RF 주파수에서 40 Mbps까지의 BPSK 신호가 복조됨을 확인하였다. 직교 위상 발생부를 연결한다면 I/Q 직접 변환 수신기로 확장 가능할 것이다.

참고 문헌

- [1] J. R. Forrest, "Communication networks for the new millennium", *IEEE Trans. Microwave Theory Tech.*, vol. 47, no. 12, pp. 2195-2201, Dec. 1999.
- [2] S. O. Tatu, E. Moldovan, K. Wu, and R. G. Bosisio, "A new direct millimeter-wave six-port receiver", *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 12, pp. 2517-2522, Dec. 2001.
- [3] Karim W. Hamed, Al P. Freundorfer, Yahia M. M. Antar, Peter Frank, and Dave Sawatzky, "A high-bit rate Ka-band direct conversion QPSK demodulator", *IEEE Microwave and Wireless Components Letters*, vol. 18, no. 5, May 2008.
- [4] Peter Lindberg, Erik Ojefors, Ertugrul Sonmez, and Anders Rydberg, "A SiGe HBT 24 GHz sub-harmonic direct-conversion IQ-demodulator", *2004 Tropical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, pp. 247-250, 2004.
- [5] M. -Q. Lee, S. -M. Moon, K. -K. Ryu, and I. -B. Yom, "Subharmonically pumped image rejection mixer for K-band applications", *2004 European Gallium Arsenide and Other Compound Semiconductors Application Symposium*, pp. 151-154, 2004.

문 성 모



2003년 2월: 서울시립대학교 전자전기컴퓨터공학부 (공학사)
2005년 2월: 서울시립대학교 전자전기컴퓨터공학부 (공학석사)
2005년 1월~2008년 3월: 인티그런트 테크놀로지즈(주) 선임연구원
2005년 3월~현재: 서울시립대학교 전자전기컴퓨터공학부 박사과정

[주 관심분야] RFIC/MMIC, 마이크로파 및 밀리미터파 부품 및 시스템

유 중 원



1992년 2월: 한국과학기술원 전자공학과 (공학사)
1994년 2월: 한국과학기술원 전자공학과 (공학석사)
1998년 7월: 한국과학기술원 전자공학과 (공학박사)
2004년 2월~현재: 한국과학기술원 전자공학과 부교수

[주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid), 무선 통신 시스템

박 동 훈



2006년 2월: 경원대학교 전자공학 전공 (공학사)
2006년 2월~2007년 12월: 인티그런트 테크놀로지즈(주) 연구원
2008년 9월~현재: 서울시립대학교 전자전기컴퓨터공학부 석사과정
[주 관심분야] 마이크로파 시스템 및 부품

및 부품

이 문 규



1992년 2월: 한국과학기술원 전기 및 전자공학과 (공학사)
1994년 2월: 서울대학교 전자공학과 (공학석사)
1999년 2월: 서울대학교 전자공학과 (공학박사)
2002년 2월: 한국전자통신연구원 통신위성개발센터 선임연구원

2002년 3월~현재: 서울시립대학교 전자전기컴퓨터공학부 부교수
[주 관심분야] 마이크로파 시스템 및 부품 설계, RFIC