

## SFC로 설계된 공정제어에서 선택시퀀스의 메모리효율향상

(Improvement of Memory Efficiency for Alternative Sequence in Process Control System Described by SFC)

유정봉\*

(Jeong-Bong You)

### 요 약

PLC 제어 시스템은 SFC 언어를 사용하여 설계할 경우, SFC 언어를 사용하면 제어의 흐름을 이해하기 쉽고, 유지보수가 용이하며 프로그램의 기술성이 뛰어나다. SFC 언어는 단일 시퀀스, 선택 시퀀스, 병렬 시퀀스로 나누어지며, 선택 시퀀스로 프로그래밍 하면 단일 시퀀스로 프로그램할 때보다 메모리의 크기가 커져야 한다. 본 논문에서는 선택 시퀀스의 기능을 단일 시퀀스로 구현하여 메모리의 크기를 줄여서 메모리의 효율을 향상시키는 방법을 제시하고, 실례를 통해 타당성을 확인하였다.

### Abstract

When we design the control system used Programmable Logic Controller(PLC) by Sequential Function Chart(SFC), if we use a SFC, it is easy to know the sequential flow of control, to maintenance the controller and to describe a program. We program a SFC by a unique sequence, an alternative sequence and a parallel sequence. If we program a SFC by a alternative sequence, the memory size of a alternative sequence must be larger than the memory size of a unique sequence. Therefore this thesis show an efficient method to reduce a memory size and we confirmed its feasibility through actual example.

Key Words : Control System, PLC, LD, SFC, Memory Efficiency

### 1. 서 론

복잡하고 다양한 공정제어를 하기 위해서는 여러 제어가 사용된다.

마이크로프로세서를 사용한 디지털 제어기, 순시 On-Off제어하는 시퀀스 제어기, 여러 Sub-line을 제어하기 위해서 컴퓨터를 사용하는 컴퓨터 네트워크

\* 주저자 : 공주대학교 전기전자제어공학부 부교수

Tel : 041-521-9156, Fax : 041-563-3689

E-mail : jbyou@kongju.ac.kr

접수일자 : 2010년 1월 12일

1차심사 : 2010년 1월 14일, 2차심사 : 2010년 2월 23일

심사완료 : 2010년 3월 4일

시스템, 그리고 프로그램도 가능하고 기능이 바뀌었을 때 설계변경이 매우 용이한 PLC가 있다. PLC는 생산 시스템을 제어하기 위해 산업 분야에서 가장 널리 사용되고 있다[1].

PLC는 대규모의 입출력을 처리할 수 있고, 공정간의 유기적 연결을 위한 통신 네트워크에 의해 링크될 수 있으며, 다양한 산술 및 로직 연산기능이 향상되었고, 적용 범위가 확대되었으며, 특히 프로세서 제어 분야에서 중요한 역할을 하게 되었다[2-3].

PLC는 소프트웨어의 질적인 향상뿐만 아니라 개발 효율을 높이고 프로그램 기술을 향상시키고자 PLC 프로그램 언어의 표준이 나오게 되었다[4-5].

IEC-1131-3에서 제시된 표준언어를 기준으로 사용하게된다. PLC의 표준언어는 IL(Instruction List), ST(Structured Text)의 텍스트기반언어와 LD(Ladder Diagram), FBD(Function Block Diagram), SFC(Sequential Function Chart)의 그래픽 기반 언어가 있다[6-7].

이 표준언어중 릴레이 로직을 표현하기 위한 표준언어로 LD 언어가 가장 많이 사용되지만, 최근에는 제어 흐름을 나타내는 순차제어 논리의 기술에는 많은 어려움이 있어 SFC 언어 사용에 대해 많은 연구를 하고있다. SFC 언어는 단일 시퀀스, 선택 시퀀스, 병렬 시퀀스의 3종류의 시퀀스가 있다.

단일 시퀀스는 초기 스텝에서부터 마지막 스텝까지 순차적으로 하나의 루틴으로 구성되어 있어, 가장 단순한 시퀀스를 구성한다. 선택 시퀀스는 한 스텝 다음에 두 개 이상의 트랜지션이 구성되어 조건에 따라 다른 루틴을 선택하게 되어 있다. 병렬 시퀀스는 한 스텝 다음의 천이조건을 만족하게 되면, 몇 개의 루틴이 동시에 수행하도록 구성되어 있다. 이중 선택 시퀀스를 구성하게 되면 단일 시퀀스보다 메모리를 많이 차지하게 된다.

본 논문에서는, 선택 시퀀스에서 메모리의 용량을 줄이기 위해 선택 시퀀스의 기능을 단일 시퀀스로 구현하는 방법을 제시하고, 제안된 방법을 글라스 코딩 설비의 글라스 이동 로봇에 적용하여 메모리 효율이 향상됨을 확인할 수 있었다.

## 2. SFC 언어에서의 시퀀스

### 2.1 선택 시퀀스

시퀀스는 단일 시퀀스, 선택 시퀀스, 병렬 시퀀스의 3종류가 있다. 이중 선택 시퀀스는 그림 1과 같다. 그림 1에서 천이조건 t2 또는 t6에 따라 그 시퀀스가 정해진다. 즉, 스텝 1에서 천이조건 t1을 만족하면 스텝 2가 활성화되어 'A'라는 액션이 진행되고, 스텝 2가 활성화된 상태에서 t2 천이조건을 만족하면 이후 3번 → 4번 → 5번 스텝으로 천이가 이루어진다. 또한 천이조건 t6을 만족하면 스텝 6이 활성화되어 'E'라는 액션이 진행되고 이후 7번 → 8번 스텝으로 천이가 이루어진다.

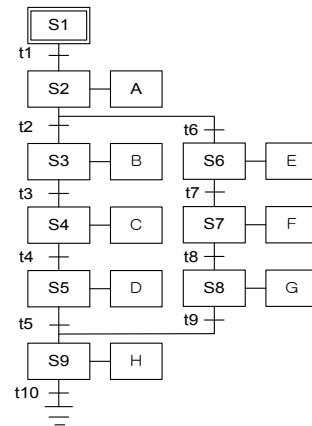


그림 1. 선택 시퀀스의 예  
Fig. 1. Example of Alternative Sequence

선택 분기가 합쳐지는 t5 천이조건이나 t9 천이조건을 만족하면 스텝 9가 활성화된다.

위 시퀀스에서 3번 스텝과 6번 스텝, 그리고 9번 스텝을 식으로 표현하면 다음과 같다.

$$\begin{aligned}
 S3 &= S2 \cdot t2, & S6 &= S2 \cdot t6 \\
 S9 &= S5 \cdot t5 + S8 \cdot t9
 \end{aligned}
 \tag{1}$$

즉, 위의 식 (1)에서 S3 스텝이 활성화되고 t3 천이조건을 만족하거나, S7 스텝이 활성화되고 t8 천이조건을 만족하면 S4 스텝이 활성화된다.

이것은 두 개의 루틴중 하나의 루틴만이 활성화된다는 것이다.

이와 같은 루틴은 각각의 루틴에서 각각의 천이조건 t1, t2, t3, t6, t7, t8을 전부 검사해야 하기 때문에 메모리의 양이 단일 시퀀스보다도 많아지게 된다.

### 2.2 제안된 단일 시퀀스로의 변환

그림 2의 선택 시퀀스에서 스텝 2가 활성화되고, t2 천이조건을 만족하면 스텝 3이 활성화되고, t3 천이조건을 만족하면 스텝 4가 활성화된다. 이것을 단일 시퀀스로 변환하게 되면 t2 천이 조건을 만족하면 스텝 3이 활성화되어야 되고, t3 천이조건을 만족하면 스텝 3는 비활성화 상태에서 그대로 스텝 4가 활성화가 되도록 단일 루틴이 처리되어야 한다. 이것을 단일 시퀀스로 변환시키면 그림 3과 같이 된다.

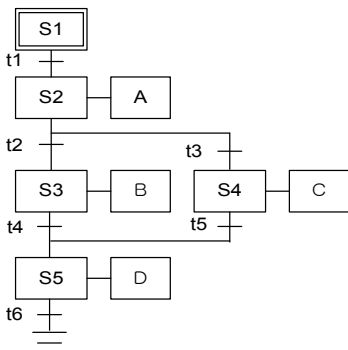


그림 2. 선택 시퀀스  
Fig. 2. Alternative Sequence

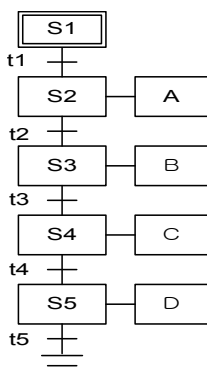


그림 3. 단일 시퀀스  
Fig. 3. Unique Sequence

그림 2에서 스텝 3과 스텝 4를 식으로 표현하면 다음과 같다.

$$S3 = S2 \cdot t2, \quad S4 = S2 \cdot t3 \quad (2)$$

이 선택 시퀀스를 그림 3의 단일 시퀀스로 변환할 때 t2 천이조건을 그림 4와 같이, S3 스텝에 그림 5와 같이 pass 처리 기능을 삽입하고, t3 천이조건을 그림 6과 같이 처리해야 한다.

그림 3에서 t2 천이조건을 만족하면 스텝 3이 활성화되고 그다음 천이조건은 t4 천이조건을 받아들여야 한다. 따라서 스텝 3이 활성화된 상태라면 스텝 4는 활성화 상태가 되어서는 안된다.

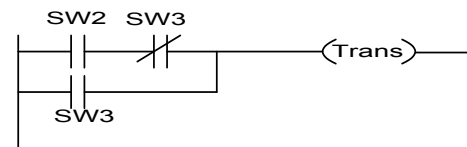


그림 4. t2 천이조건을 LD  
Fig. 4. LD of t2 Transition

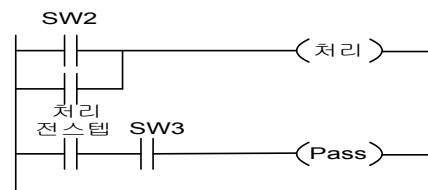


그림 5. S3 스텝의 LD  
Fig. 5. LD of S3 Step

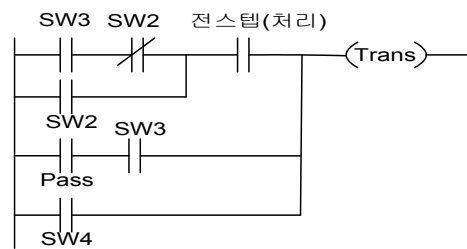


그림 6. t3 천이조건을 LD  
Fig. 6. LD of t3 Transition

이와 같은 상태에 따라 그림 4의 천이조건과 그림 5의 스텝, 그리고 그림 6의 천이조건으로 처리가 되어야 한다.

### 3. 적용 예

#### 3.1 시스템 개요

본 연구에 사용된 시스템은 LCD 제조공장에서 글라스를 이동시키는 캐링 로봇이며, 공정은 4개의 공정으로 처리하고 있다. Arm 1, 2, 3, 4는 각 4개의 공정에서 글라스를 처리한 후 다음 공정으로 캐링 로봇이 이동시키는 동작을 한다.

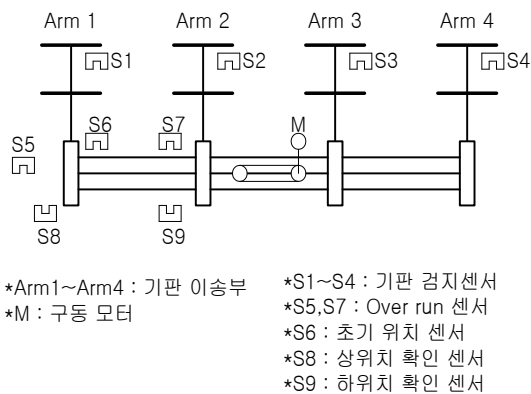


그림 7. 캐링 로봇  
Fig. 7. Carrying Robot

#### 4.2 알고리즘 설계

그림 7의 캐링 로봇에 대한 알고리즘을 선택 시퀀스로 설계하면 그림 8과 같다.

본 논문의 타당성을 검토하기 위해 그림 7의 캐링 로봇에서 우측으로 한번 이동하는 것으로 시뮬레이션 하였다. 그러면 나머지 좌측 동작 및 또다른 우측 동작도 동일한 내용으로 구성이 된다. 그림 8에서 선택 시퀀스는 스텝 3과 스텝4, 스텝 7, 스텝 8, 9, 10, 스텝 13, 스텝 14로 구성되어 있다.

원점 복귀 동작은 스텝 3과 스텝 4의 선택 시퀀스로 구성되고, CR 정지 및 에러 발생 동작은 스텝 7과 스텝 8, 9, 10의 선택 시퀀스로 구성된다. 그리고 잔류 기판 경보는 스텝 13과 스텝 14의 선택 시퀀스로 구성되며, 이 선택 시퀀스를 단일 시퀀스로 구성하면 그림 9와 같다.

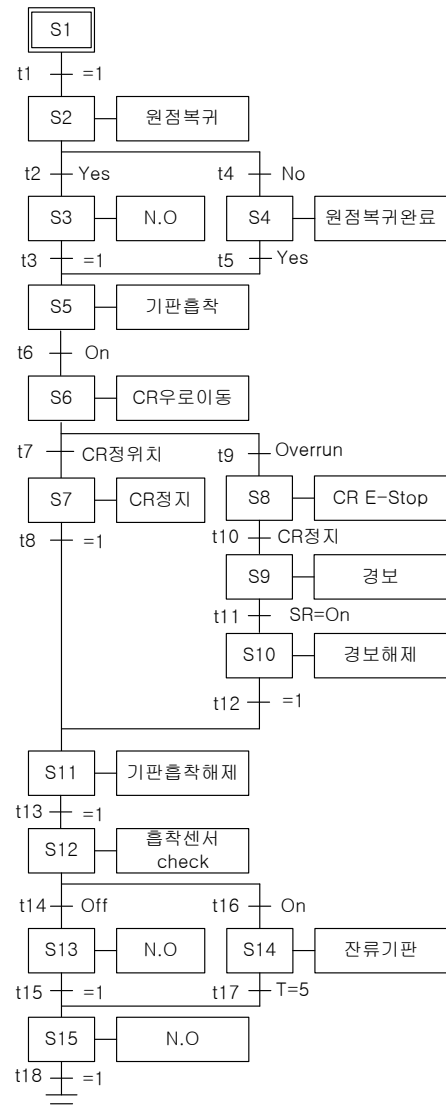


그림 8. 캐링 로봇의 선택 시퀀스  
Fig. 8. Alternative Sequence of Carrying Robot

### 5. 실험 결과 및 검토

캐링 로봇을 제어하는 PLC는 LG 산전의 GLOFA PLC를 사용하였으며, 편집 프로그램은 GM-WIN 프로그램이다[8].

GM-WIN 프로그램은 전체 알고리즘을 SFC언어로 작성하고, SFC의 각 스텝과 천이조건을 LD언어로 프로그래밍 할 수 있는 것이 특징이다.

그림 8의 선택 시퀀스에서 스텝 3과 4의 선택 루틴

과 스텝 7, 8, 9, 10 선택 루틴, 그리고 스텝 13과 스텝 14 선택 루틴이 그림 9의 스텝 3과 4의 단일 루틴으로, 스텝 7, 8, 9, 10의 단일 루틴으로, 그리고 스텝 13, 14의 단일 루틴으로 변환이 되었다. 이 단일 루틴으로 변환한 다음 시뮬레이션한 그림이 그림 10과 같다.

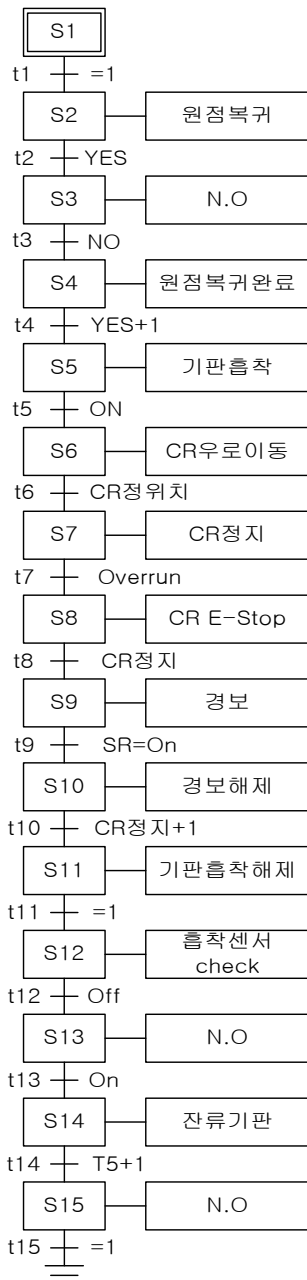


그림 9. 캐링 로봇의 단일 시퀀스  
Fig. 9. Unique Sequence of Carrying Robot

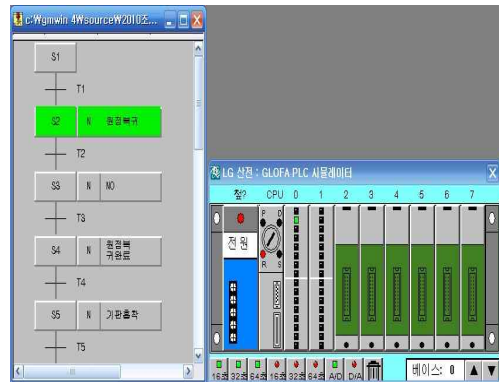


그림 10. S2 스텝의 활성화  
Fig. 10. Activation of S2 Step

그림 10에서 t1 천이조건을 만족했을 때 S2 스텝이 활성화됨을 보여준다. 그리고 그다음 S3 스텝과 S4 스텝이 그림 8의 선택 루틴인데, 이 선택 루틴을 단일 루틴으로 변환했을 때의 시뮬레이션이 그림 11과 그림 12와 같다.

그림 10의 S2 스텝이 활성화 되어 있는 상태에서 t2 천이조건을 만족하게 되어 S3 스텝이 활성화됨을 보여준다.



그림 11. S3 스텝의 활성화  
Fig. 11. Activation of S3 Step

그림 12는 그림 10의 S2 스텝이 활성화 되어 있는 상태에서 t2 천이조건을 만족하게 되어 S4 스텝이 활성화됨을 보여준다. 즉, 그림 10의 S2 스텝에서 바로 S4 스텝으로 선택 분기의 기능을 만족하게 되는 것이다. 또한, 그림 13은 그림 11의 S3 스텝이 활성화 되어 있는 상태에서 t3 천이조건을 만족하게 되

SFC로 설계된 공정제어에서 선택시퀀스의 메모리효율향상

어도 S4 스텝이 활성화 되지 못함을 보여주고 있다. 이것은 선택분기의 기능에서 S3 스텝이 활성화될 때는 다른 루틴인 S4 스텝은 전혀 동작을 못하게 되는 것이다.



그림 12. S4 스텝의 활성화  
Fig. 12. Activation of S4 Step

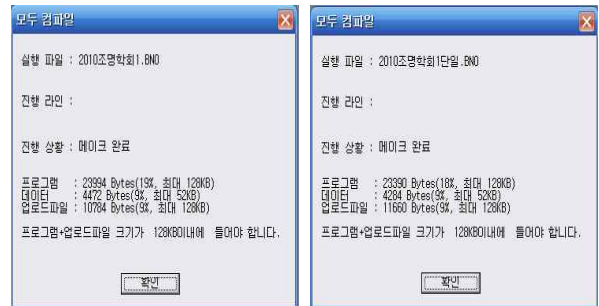


그림 13. S4 스텝의 비활성화  
Fig. 13. Non-Activation of S4 Step

결국 그림 8의 선택 시퀀스 알고리즘이 그림 9의 단일 시퀀스 알고리즘으로 완벽히 구현되었음을 알 수 있다.

두 알고리즘의 메모리 용량은 그림 14와 같다.

그림 14에서 선택 시퀀스의 메모리 크기와 단일 시퀀스의 메모리크기를 비교해보면 프로그램의 크기는 표 1에서와 같이, 단일 시퀀스로 프로그램 했을 때가 선택 시퀀스에 비해 2.5[%] 감소되고, 데이터는 4.2[%] 감소되는 것을 확인할 수 있다.



(a)선택 시퀀스 메모리 (b)단일 시퀀스 메모리

그림 14. 메모리 of 시퀀스  
Fig. 14. Memory of Sequence

표 1. 메모리 용량 비교  
Table 1. Comparison of Memory Size

| 메모리 내용 \ 시퀀스 | 선택 시퀀스 [Byte] | 단일 시퀀스 [Byte] | 단일시퀀스 감축률[%] |
|--------------|---------------|---------------|--------------|
| 프로그램         | 23994         | 23390         | 2.5          |
| 데이터          | 4472          | 4284          | 4.2          |

즉, 선택 시퀀스를 단일 시퀀스로 변환했을 때 메모리의 크기가 줄어드는 것을 확인할 수 있다.

본 논문에서 시뮬레이션한 것은 LCD 전체 공정중에서 In-Line Coater의 유리이송 공정이다. 본 논문의 시뮬레이션에서는 메모리의 크기가 현저히 줄어드는 것은 기대하지 못하지만 전체 공정에 본 알고리즘을 적용하면 메모리의 크기가 대략 750[K] 바이트에서 710[K] 바이트로 현저히 줄어들 것으로 기대되며, 메모리 효율이 대폭 향상될 수 있음을 확인할 수 있다.

## 6. 결 론

제어시스템에 사용되는 제어기로 PLC를 사용할 때 PLC의 언어로는 제어의 흐름을 이해하기 쉽고 유지보수가 용이한 SFC언어를 사용하여 프로그램하는 연구가 활발히 진행되고 있다. 단일 시퀀스, 선택 시퀀스, 병렬 시퀀스의 3가지 방법으로 SFC언어의 전개 시퀀스를 구성하지만 선택 시퀀스의 기능을 단일 시퀀스로 구성하게 되면 여러 가지 장점이 있다.

본 논문에서는 SFC언어를 PLC에서 프로그램할 때 선택 시퀀스의 기능을 단일 시퀀스로 변환하여 설계 하게 되면 전체 공정의 흐름을 하나의 줄기로 파악하기가 쉽고, 메모리의 크기가 줄어들어 메모리의 효율을 높일 수 있음을 확인하였다. 따라서 다른 규모가 큰 공정에서 좀 더 효율적으로 프로그램할 수 있다는 것이 기대된다.

### References

[1] Ramon Piedrafita and Jose Luis Villarroel, "Evaluation of Sequential Function Chart Execution Techniques. The Active Steps Algorithm". IEEE , International Conference on, ETFA 2008.

[2] 유정봉, "SFC로 설계된 PLC제어에서 효율적인 자기진단 기능" 한국조명전기설비학회 논문지 Vol 22, No4, p153-158, April, 2008.

[3] Giuseppe Casalino, Giorgio Cannata, Giorgio Panin, Adrea Caffaz "On a Two level Hierarchical Structure for the Dynamic Control of Multifingered Manipulation", Proceedings of the 2001 IEEE, International Conference on Robotics & Automation Seoul Korea, 2001.

[4] Sven Lohmann, Olaf Stursberg and Sebastian Engell, "Comparison of Event-Triggered and Cycle-Driven Models for Verifying SFC Programs", Proceedings of the 2007 American Control Conference, 2007.

[5] R.W.Lewis, "Programming Industrial Control Systems Using IEC1131-3", The Institution of Electrical Engineers, 1992.

[6] M. Zhou and E Twiss, "Design of Industrial automated systems via relay ladder logic programming and Petrinets", IEEE Trans on Systems, Man and Cybernetics -part C ; Applications and Reviews, Vol 28, No 1, pp137- 150, 1998.

[7] G.Frey and L.Litz, Formal methods in PLC Programming, Proceedings for the IEEE Conference on Systems Man and Cybernetics SMC 2000, Nashville, Oct. 8-11, 2000.

[8] "LG Programmable Logic Controller Giofa-GM", LG industrial Systems, 2004.

### ◇ 저자소개 ◇



#### 유정봉(庾正鳳)

1964년 3월 5일생. 1988년 2월 단국대학교 전자공학과 졸업. 1990년 8월 단국대학교 전자공학과 졸업(석사). 1998년 8월 단국대학교 전자공학과 졸업(박사). 1990년 7월~1993년 9월 (주)신도리코. 1999년 3월~2000년 2월 생산기술연구원 비상근 연구원. 1999년 8월~현재 공주대학교 전기전자제어 공학부 부교수.  
 관심분야 : PLC제어, 마이크로프로세서 제어, BLDC 모터제어, 공장자동화 알고리즘 설계