

음영효과를 고려한 a-Si PV모듈의 출력 변화 및 최적 설계조건에 관한 연구

신준오*, 정태희*, 김태범*, 강기환**, 안형근*, 한득영*

*건국대학교 대학원 전기공학과(shinjuno-1229@hanmail.net, come1986@empas.com, ktbbb@nate.com, hkahn@konkuk.ac.kr, dyhan@konkuk.ac.kr), **한국에너지기술연구원(ghkang@kier.re.kr)

Analysis of Power Variation and Design Optimization of a-Si PV Modules Considering Shading Effect

Shin, Jun-Oh* Jung, Tae-Hee* Kim, Tae-Bum* Kang, Ki-Hwan** Ahn, Hyung-Keun* Han, Deuk-Young*

*Dept. of Electrical Engineering, Graduate School of Konkuk University(shinjuno-1229@hanmail.net, come1986@empas.com, ktbbb@nate.com, hkahn@konkuk.ac.kr, dyhan@konkuk.ac.kr),
**Korea Institute of Energy Research(ghkang@kier.re.kr)

Abstract

a-Si solar cell has relatively dominant drift current when compared with crystalline solar cell due to the high internal electric field. Such drift current make an impact on the PV module in the local shading. In this paper, the a-Si PV module output characteristics of shading effects was approached in terms of process condition, because of the different deposition layer of thin film lead to rising the resistance. We suggested design condition to ensure the long-term durability of the module with regard to the degradation factors such as hot spot by analyzing the module specification.

The result shows a remarkable difference on module uniformity for each shading position. In addition, the unbalanced power loss due to power mismatch of each module could intensify the degradation.

Keywords : 태양전지모듈(Photovoltaic Module), 음영효과(Shading effect), 출력불균일(Mismatch error), 항복전압(Breakdown voltage), 균일도(Uniformity)

기 호 설 명

Voc	: 개방전압(Open Circuit Voltage)	Vmp	: 최대동작전압(Maximum point voltage)
Isc	: 단락전류(Short Circuit Current)	Imp	: 최대동작전류(Maximum point current)
Pmax	: 최대출력(Maximum Power)	Rs	: 직렬저항(Series Resistance)
		VBR	: 항복전압(Breakdown Voltage)

투고일자 : 2010년 10월 19일, 심사일자 : 2010년 10월 25일, 게재확정일자 : 2010년 12월 2일
교신저자 : 안형근(hkahn@konkuk.ac.kr)

1. 서 론

최근 결정질 실리콘 PV모듈의 단가하락에 따라 박막 PV모듈의 경쟁력이 약화되었지만 박막 PV모듈이 가지고 있는 여러 장점들은 무한한 발전가능성을 보여준다. 하지만 결정질 모듈에 비해 떨어지는 발전효율과 내구성은 여전히 쉽게 해결되지 못하고 있는 실정이다. 박막 PV모듈은 하나의 대면적 Panel에 다수의 셀을 직렬 연결시키는 구조로 외부 환경조건에 따른 저항 및 출력변화에 민감한 경향을 보인다. 손실에 영향을 끼치는 요소로는 물질사이의 접촉저항, 도핑농도의 불균일, 전극등 공정요인과 외부환경에 의해 발생할 수 있는 음영과 같이 다양한 경우가 존재하며 모듈의 출력과 내구성을 위협하는 요인으로 발전할 가능성을 가지고 있다. 본 논문에서는 음영효과를 이용하여 모듈의 직렬저항변화 및 출력특성을 분석함으로써 모듈이 가지고 있는 제조상 문제점들이 모듈의 내구성과 향후 출력에 미치는 영향을 알아보고 출력손실 최소화 및 장기적인 내구성을 확보하기 위한 모듈의 최적조건을 제시하였다.

2. 실험방법

실험은 단일접합 a-Si:H 박막 태양전지 모듈 1100(가로)×1400(세로)mm를 사용하였고 출력특성이 다른 A社, B社 두 종류의 모듈을 이용하여 진행하였다. AAA 등급 Pulse type의 모듈 시뮬레이터를 이용하여 측정된 초기 측정값은 아래 표 1, 2와 같다.

표 1. A社 박막모듈 초기 측정값

Parameter	Value
단락전류 (Isc)	1.813A
개방전압 (Voc)	98.63V
최대전력 (Pmax)	121.38W
곡선인자 (F.F.)	67.88%
변환효율 (Eff.)	8.36%

표 2. B社 박막모듈 초기 측정값

Parameter	Value
단락전류 (Isc)	1.12A
개방전압 (Voc)	134.57V
최대전력 (Pmax)	98.1W
곡선인자 (F.F.)	64.9%
변환효율 (Eff.)	6.76%

2.1 세로방향 음영면적 변화

아래 그림 1의 (a)와 같이 음영은 A社, B社 모듈의 3cell 단위로 0~20%, 0~16.36%로 2~2.5%씩 면적을 증가시키며 실시하였다. 실험은 두 제조사의 모듈 전면을 기준으로 좌측에서 우측방향으로 음영의 면적을 증가시켰으며 표 1, 2에서 확인할 수 있듯이 Isc와 Voc 비율이 상대적으로 다른 모듈을 통해 박막의 품질을 제외한 전류, 전압 각각의 영향과 특성변화를 살펴보았다.

2.2 음영 위치에 따른 출력특성

박막 PV 모듈의 중앙과 측면의 위치에 따른 출력편차를 확인하기 위하여 아래 그림 1의 (b)와 같이 A社 모듈 전체 면적의 1/3에 해당하는 면적을 왼쪽, 중앙에 대해 가린 후 출력을 측정하였으며 그림 1의 (c)와 같이 A, B社 모듈의 상단에서 하부에 이르기까지 1/3에 해당하는 면적을 가린 후 이동시키며 출력을 측정하였다.

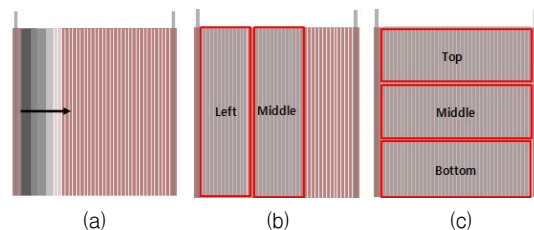


그림 1. 박막모듈의 세로방향 음영면적 및 위치 변화

3. 실험결과

3.1 가로방향 음영에 따른 출력특성

그림 2, 3은 A, B社 두 종류의 모듈을 세로

방향으로 셀 전체를 가린 채 면적을 점점 증가시키면서 Sun simulator를 이용하여 I-V Curve를 측정한 결과이다.

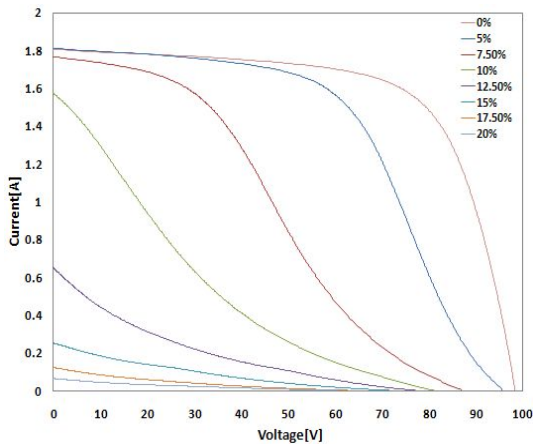


그림 2. Strip 음영에 따른 I-V Curve(A社)

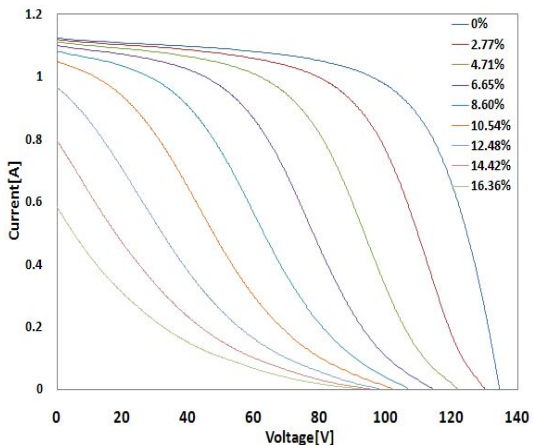


그림 3. Strip 음영에 따른 I-V Curve(B社)

이를 V_{oc} 와 I_{sc} 로 구분하여 나타내었을 때 그림 4와 같이 V_{oc} 는 비교적 선형적으로 감소하는 것을 볼 수 있다. 하지만 I_{sc} 의 경우 그림 5에서 볼 수 있듯이 임의의 지점에서 급격히 감소한다. 양사 모듈은 대략 전체 면적의 10% 이상 가려지는 시점에서 I_{sc} 는 이전 대비 60% 정도 감소하며 그 이상의 면적에서는 점차 포화되는 경향을 보인다.

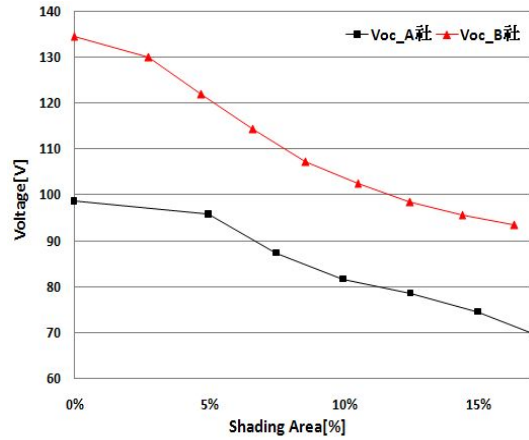


그림 4. Strip Shading에 따른 Voc 변화

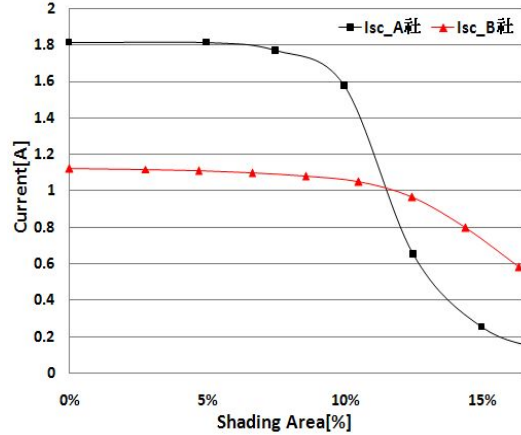


그림 5. Strip Shading에 따른 Isc 변화

P_{max} 의 경우는 그림 6과 같이 음영과 동시에 급격히 감소하는데 이는 표 3에서 확인할 수 있듯이 최대 동작전압 V_{mp} 의 감소가 직접적인 원인으로 예상되며 B社 모듈도 동일한 결과를 보인다. V_{mp} 의 경우 I_{mp} 에 비해 초기 감소율이 크며 일정 범위를 넘어선 이후부터 포화되는 경향을 보이는데 일정구간 이후부터는 I_{mp} 의 변화가 P_{max} 를 주도한다. 또한 직렬 저항 R_s 는 I_{sc} 경향과 대칭적이며 전류가 급격히 감소하는 지점에서 유사한 비율로 증가하는 추세를 볼 수 있는데 이는 그늘진 셀이 부하로 작용하여, 인가되는 역바이어스에 의한 직렬저

량이 임계점 이후 크게 증가함을 알 수 있다.

표 3. 음영 면적에 따른 측정값(A社)

음영면적	Voc	Isc	Pmax	Vpm	Ipm
5%	95.87	1.81	94.54	61.98	1.53
7.5%	87.46	1.77	51.95	38.21	1.36
10%	81.72	1.58	19.56	25.21	0.78
12.5%	78.68	0.66	6.72	28.05	0.24
15%	74.62	0.26	3.20	27.98	0.11
17.5%	68.76	0.13	1.28	26.39	0.05
20%	67.80	0.07	0.75	29.46	0.03

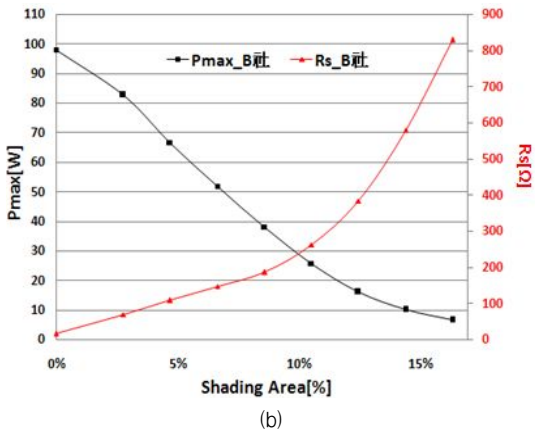
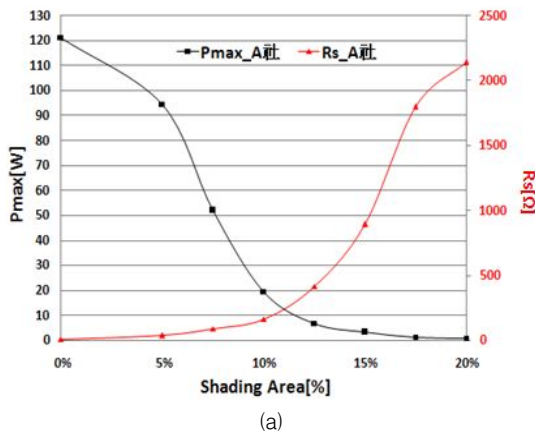


그림 6. (a)A社, (b)B社 모듈의 Pmax, Rs 변화

3.2 음영 위치에 따른 출력특성

A社 모델을 기준으로 모듈 전체 면적의 1/3을 세로방향으로 충분히 가린 후 출력을

측정하였을 때 그림 7에서 볼 수 있듯이 측면과 비교하여 중앙부분의 I_{sc} 는 약 30% 감소, V_{oc} 는 약 20% 감소함을 확인할 수 있다. 셀 전체를 가린 세로방향 음영 시 출력특성을 알아보기 위해 위, 중간, 아래로 나눠 모듈면적의 1/3에 해당하는 영역을 가리고 측정된 결과는 그림 8과 같다. 위, 아래 대비 중앙부분을 가렸을 경우 I_{sc} 는 0.7~2%, Fill Factor는 0.1~0.16% 더욱 감소하였다.

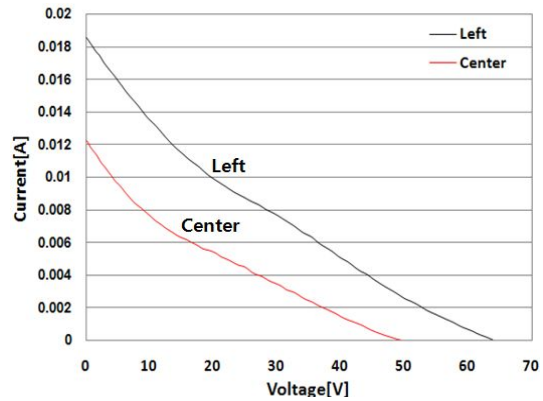


그림 7. 세로방향 음영 I-V curve

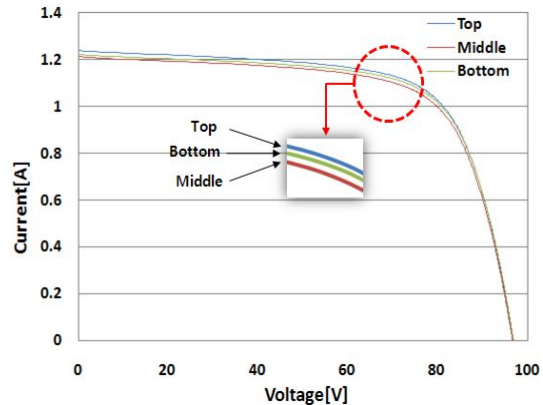


그림 8. 가로방향 음영 I-V Curve

4. 고찰

4.1 가로방향 음영에 따른 출력특성

Strip형태의 음영면적 증가에 따라 R_s 의

증가로 출력이 급격히 감소한다. 하지만 그림 6에서 확인할 수 있듯이 음영면적이 적은 구간 내에서의 I_{sc} 변화량은 근소하다. 이는 음영 셀에 정상 셀의 전압이 인가되어 항복현상이 전류의 흐름을 주도하기 때문이다. 실험을 통해 살펴본 박막 모듈의 특성은 avalanche 항복에 의해 음영에 따른 셀 저항이 비선형적이며 임계구간에서 I_{sc} 의 감소량과 R_s 의 증가량이 급격히 변하는 구간이 발생함을 확인할 수 있다. 작은 음영면적에서의 역바이어스전류는 항복특성을 고려한 식 (1)의 Bishop equation¹⁾과 같이 나타낼 수 있다. 식 마지막 항의 a 는 저항성 전류에 대한 보상계수이며 n 은 항복계수를 나타내고 소자특성에 따라 3~6사이의 값을 갖는다.

$$I = I_L - I_0 \left[\exp \frac{q(V + IR_s)}{nkT} - 1 \right] - \frac{V + IR_s}{R_{sh}} \left[1 + a \left(1 - \frac{V + IR_s}{V_{br}} \right)^{-n} \right] \quad (1)$$

식 (1)에서 마지막 항의 V_{br} 은 항복전압을 의미하며 a-Si 박막 태양전지 모듈의 경우 $p/i/n$ 접합을 이루고 있고 특히 내부전계를 증가시키기 위해 $p^+/i/n^+$ 의 일방형 접합을 형성한다. 항복전압은 a-Si $p/i/n$ 단일접합에서 진성층의 농도 및 결함밀도에 의한 영향을 받으며 일방형 접합특성과 항복전압간의 관계는 다음 식 (2)와 같이 나타낼 수 있다.²⁾ W 는 접합의 공핍폭을 의미하고 E_{crit} 는 불순물 농도에 따른 임계전계로써 N_B 에 종속적이며 지수함수적으로 증가한다.

$$V_{BR} = \frac{E_{crit} W}{2} = \frac{\epsilon_s E_{crit}^2}{2eN_B} = \frac{\epsilon_s E_{crit}^2}{2eN_{intrinsic}} \quad (2)$$

(N_B :저농도로 도핑된 반도체의 도핑농도)

- 1) J. Bishop, "Computer simulation of the effect of electrical mismatches in photovoltaic cell interconnection circuits." *Solar cells*, vol. 25, pp.73-89, 1988.
- 2) Donald A. Neamen, *Semiconductor Physics and Devices*, McGraw Hill, p303, 2003.

전압, 전류비가 다른 A, B社 모듈의 음영 실험을 통해 근사적으로 확인한 모듈의 항복전압 구간은 KS IEC61646에서 제시한 음영테스트 기준과 유사함을 확인할 수 있다.³⁾ 즉, 음영모듈의 I_{sc} 가 정상모듈의 I_{mp} 와 유사한 값을 가지는 구간으로써 A社 모듈의 경우 I_{sc} 는 음영 면적이 10~12.5%인 구간에서 급격히 감소하였다. 따라서 실험적 접근을 통해 확인한 A社 모듈의 항복전압은 근사적으로 78~82V 사이의 값이며 B社 모듈의 경우 유사하게 10.54~12.48% 구간에서 I_{sc} 가 다른 구간에 비해 상대적으로 많이 감소하므로 98V 전후의 항복전압을 예상할 수 있다. 실험결과는 모듈의 음영면적 10% 구간 내에서 avalanche 항복전류에 의해 I_{sc} 감소율이 적음을 보여준다.⁴⁾ 하지만 B社의 모듈의 경우 항복구간 내에서의 I_{sc} 변화율이 A社 대비 적음을 알 수 있는데, 이는 V_{oc} 가 상대적으로 높아 음영 셀에 인가되는 전압이 크고 항복구간이 길어 역바이어스 전류가 지속적으로 흐르기 때문으로 사료된다.

4.2 음영 위치에 따른 출력특성

그림 9는 모듈을 단락시킨 채 continuous type의 Light Soaking 열화가속 장비를 이용하여 $1000 W/m^2$ 의 빛을 약 5분정도 조사한 후 열화상 카메라(ThermaCAM P25)로 촬영한 모습이다.

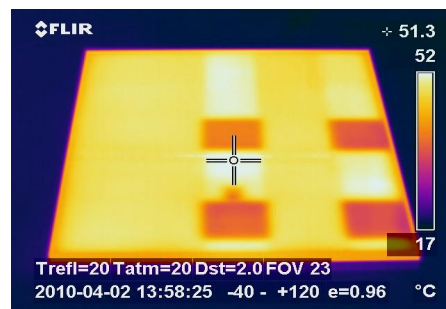


그림 9. 음영위치에 따른 열화상 이미지

- 3) KS C IEC 61646 : 2007 지상용 박막 태양광 모듈의 설계요건과 형식 인증
- 4) S. L. Miller, Ionisation rates for holes and electrons in silicon, *Phys. Rev.*, 105 (1957), p1246.

음영의 위치를 변화시키며 출력을 측정한 그림 7, 8의 결과와 마찬가지로 빛을 조사하였을 때 발생하는 온도분포의 차이는 모듈의 중앙과 측면부분이 구조적으로 다르게 제조되었음을 보여준다. 이는 결정질 PV모듈 제조 시 잘못된 셀 분류에 의해 발생할 수 있는 Mismatch error(출력 불균일) 현상과 동일한 맥락으로써, 박막PV모듈 또한 발전 시 박막 증착이 균일하지 못하거나 셀 간격의 공정오차가 클 경우 출력 불균일에 의한 손실이 발생할 수 있음을 시사한다.

5. 결 론

본 논문에서는 a-Si 박막 태양전지 모듈의 Shading 면적과 위치에 따른 출력특성을 분석하고 각 모듈의 항복전압 구간을 근사적으로 확인하였다. 실제로 박막 모듈은 음영 조건에서 비발전 영역이 셀 전체일 경우 출력특성을 가장 악화시킨다. KS IEC61646에 의거하여 그늘진 셀의 전력손실량은 음영모듈의 전류와 음영 셀 양단에 걸리는 역전압의 곱과 같으며, 음영 실험을 통해 도출한 항복전압 지점에서의 전력손실이 최대로 발생함을 확인할 수 있었다. 근본적으로 박막의 결함밀도를 줄여 R_{sh} 를 높이고, 열 형태의 전력손실을 유발하는 전류량을 최소화하는 일환으로 셀 간격을 조절하여 전류/전압비를 모듈의 특성에 맞게 최적화하는 디자인 설계가 필요할 것으로 사료된다.

후 기

본 연구는 2009년도 지식경제부의 재원으로 한국에너지 기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다.(No : 2009T100100579)

참 고 문 헌

1. J. Bishop, "Computer simulation of the

effect of electrical mismatches in photovoltaic cell interconnection circuits." Solar cells, vol. 25, pp.73 - 89, 1988.

2. Donald A. Neamen, Semiconductor Physics and Devices, McGraw Hill, p303, 2003.

3. W. Herrmann, W. Wiesner, Hot-spot investigations on PV modules-new concepts for a test standard and consequences for module design with respect to bypass diodes, 26th IEEE PVSC, 1997

4. S. L. Miller, Ionisation rates for holes and electrons in silicon, Phys. Rev., 105 (1957), p1246.