논문 2010-47TC-10-6

W-CDMA 시스템의 초기 프레임 동기 획득을 위한 Coherent 검출 방식의 성능 개선

(A Simple Enhancement of Coherent Detection for Initial Frame Synchronization in W-CDMA Systems)

최 원 응*, 주 정 석**

(Woneung Choi and Jung Suk Joo)

요 약

비동기 W-CDMA 시스템에서의 초기 셀 탐색 과정은 일반적으로 슬롯 동기 획득, 프레임 동기 획득, 그리고 프라이머리 스크램블링 코드 획득의 3단계로 수행되며, 본 논문에서는 이 중 두 번째 단계인 프레임 동기 획득과정을 고려한다. 프레임 동기 획득 시 P-SCH (primary synchronization channel)로부터 채널을 추정하여 사용하는 방식을 coherent 검출 방식이라 하며, 본 논문에서는 기존의 coherent 검출 방식의 성능 개선을 위해 P-SCH로부터 추정된 채널 값에 1차 순환 필터(first order recursive filter)를 사용하는 간단한 형태의 검출 방식을 제안한다. 컴퓨터 모의실험을 통해 제안된 방식이 기존 방식들에 비해 주파수 오차 범위가 넓은 환경에서 프레임 동기 검출 성능이 우수함을 보이고자 한다.

Abstract

In general, in order to reduce an initial cell searching time, W-CDMA systems adopt a three-step cell search scheme: slot synchronization, frame synchronization, and primary scrambling code identification. We consider the second step (frame synchronization), in which a coherent detection using P-SCH (primary synchronization channel) is possible. In this paper, we propose a new coherent detection scheme, where a first order recursive filter is used to enhance channel estimation performance. Computer simulation results indicate that the detection performance of the proposed scheme can be robust over large range of frequency offset.

Keywords: W-CDMA system, initial frame synchronization, first order recursive filter

I. 서 론

W-CDMA 시스템은 셀 간 동기가 맞춰져 있지 않기 때문에, 셀 마다 각기 다른 프라이머리 스크램블링 코드(primary scrambling code)를 사용하여 셀을 구별하고 있으며, 이를 위해 총 512개의 코드를 정의해 사용하고 있다[1~2]. 따라서 단말기는 전원이 켜진 후 가장 먼저 현재 위치한 셀의 프라이머리 스크램블링 코드를 찾아 셀에 대한 정보를 얻어야 되며, 이 과정을 초기 셀 탐색이라 한다. 이 때 사용 가능한 512개의 코드를 모두 검사하게 되면 셀 탐색 시간이 너무 길어진다.

이와 같은 단점을 보완하기 위해, 실제 시스템에서는 512개의 코드를 8개씩 묶은 64개의 스크램블링 코드 그룹(scrambling code group)으로 나누고, 이를 바탕으로 3단계 셀 탐색 과정을 수행한다[3]. 3단계 셀 탐색 과정은 슬롯 동기 획득(slot synchronization), 프레임 동기 획득(frame synchronization), 그리고 프라이머리 스크램블링 코드 획득(primary scrambling code identification) 단계로 구성된다.

* 학생회원, ** 정회원, 한국외국어대학교 전자공학과
(Hankuk University of Foreign Studies)
※ 본 연구는 2009학년도 한국외국어대학교 교내학술연구비의 지원으로 이루어진 것이다.
접수일자:2010년2월23일, 수정완료일:2010년10월11일

첫 단계에서는 매 슬롯 마다 항상 동일한 패턴이 전송되는 P-SCH (primary synchronization channel) 코드를 사용하여 슬롯 동기를 찾는다. 두 번째 단계에서는 프레임 단위로 반복되는 S-SCH (secondary synchronization channel) 코드의 패턴을 찾음으로써 프레임 동기를 맞추며, 이때 부수적으로 현재 셀의 스크램블링 코드 그룹 정보를 얻는다. 세 번째 단계에서는 P-CPICH (primary common pilot channel)을 사용하여 셀에서 사용되고 있는 프라이머리 스크램블링 코드를 찾는다. 이때는 전 단계에서 알아낸 스크램블링 코드 그룹에 속해 있는 8개의 코드만을 고려하면 되므로 사용가능한 512개의 코드를 모두 검사하는 것에 비해 셀 탐색 시간을 많이 줄일 수 있다.

초기 셀 탐색은 단말기에 전원이 켜지면 최초로 수행되는 작업이므로 채널 왜곡 및 주파수 오차에 대한 부수적인 정보 없이 동작돼야 한다. 더욱이 단말기에 사용되는 크리스탈 오실레이터는 최대 10 PPM 정도까지의 주파수 오차를 가질 수 있으므로[4], 넓은 주파수 오차 범위에서도 안정적으로 동작할 수 있어야 한다.

주파수 오차가 큰 경우에 슬롯 동기 검출 성능을 개선하기 위한 방식으로는 differential coherent combining 기법[5]과 inner-slot differential combining 기법[6]이 제안되었다. 반면, 주파수 오차가 큰 경우에 적합한 프레임 동기 검출 방식에 대한 연구는 거의 진행되어 있지 않다. 따라서 본 논문에서는 주파수 오차가 큰 경우에 프레임 동기를 검출하는 방식을 다루고자 한다.

기존의 프레임 동기 검출 방식으로는 S-SCH 코드와 수신 신호와의 상관 값만을 고려하는 non-coherent 방식과, S-SCH 코드와 수신 신호와의 상관 값 계산에 P-SCH로부터 추정한 채널 값을 이용하는 coherent 방식이 있다[3]. Coherent 방식은 non-coherent 방식에 비해 우수한 성능을 보이나, non-coherent 방식과 마찬가지로 주파수 오차 범위가 넓은 환경에서는 상관 값 계산에 사용되는 coherent 구간의 길이를 정하기 어렵다.

이와 같은 단점을 보완하기 위하여, 본 논문에서는 P-SCH로부터 추정된 채널 값에 1차 순환 필터(first order recursive filter)를 사용하는 새로운 프레임 동기 검출 방식을 제안한다. 제안된 방식은 coherent 구간의 길이를 최대 주파수 오차 환경에 적합한 값으로 고정하여 사용함으로써 주파수 오차가 큰 환경에서의 성능을 보장해 주는 한편, 1차 순환 필터 사용에 따른 noise averaging 효과로 주파수 오차가 적은 환경에서의 성능 저하를 극복할 수 있다.

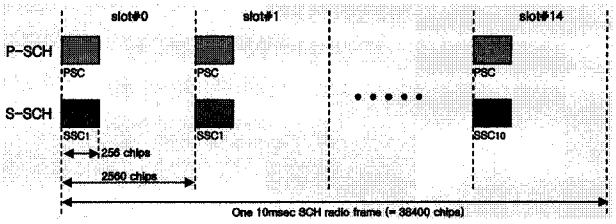
컴퓨터 모의실험을 통해 제안된 방식 기존 방식들에 비해 주파수 오차 범위가 넓은 환경에서 프레임 동기 검출 성능이 우수함을 보이고자 한다.

Ⅱ. SCH 구조 및 프레임 동기 획득

2.1 W-CDMA 시스템의 SCH 구조[1~2]

W-CDMA 시스템의 SCH (synchronization channel) 한 프레임은 10msec (= 38400 chip)로 되어 있으며, 각각의 프레임은 15개의 슬롯으로 구성된다. SCH는 P-SCH와 S-SCH로 구성되며, 각각은 직교 코드로 구별되어 매 슬롯 시작 시점부터 256 chip 구간동안만 동시에 전송된다(그림 1 (a) 참조).

P-SCH는 매 슬롯마다 항상 동일한 코드, 즉 PSC (primary synchronization code)가 전송되며, 이를 $PSC(l)$, $l=0,\ldots,255$ 로 정의하기로 한다. S-SCH는 매 프레임 단위로 반복되는 코드, 즉 SSC (secondary synchronization code)가 전송된다. SSC는 길이가 256 chip이며 서로서로 직교인 16개의 코드, $\{SSC_m(l),\ m=1,\ldots,16,\ l=0,\ldots,255\}$로 구성되어 있으며, 프레임 마다 반복되는 규칙이 그림 1 (b)와 같이 미리 정해져 있다(그림에서의 숫자는 $SSC_m(l)$의 인덱스, 즉 m 값을 나타낸다). 그림 1 (b)에서 알 수 있듯



(a) SCH의 구조

Scrambling Code Group	slot number														
	#0	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10	#11	#12	#13	#14
Group 0	1	1	2	8	9	10	15	8	10	16	2	7	15	7	16
Group 1	1	1	5	16	7	3	14	16	3	10	5	12	14	12	10
Group 2	1	2	1	15	5	5	12	16	6	11	2	16	11	15	12
Group 3	1	2	3	1	8	6	5	2	5	8	4	4	6	3	7
Group 4	1	2	16	6	6	11	15	5	12	1	15	12	16	11	2
⋮															
Group 62	9	11	12	15	12	9	13	13	11	14	10	16	15	14	16
Group 63	9	12	10	15	13	14	9	14	15	11	11	13	12	16	10

(b) S-SCH의 SSC 코드 할당

그림 1. SCH 구조 및 S-SCH의 SSC 할당
Fig. 1. Structure of SCH and allocation of SSCs for S-SCH.

이, 총 64개의 가능한 SSC 인덱스 패턴이 정의되어 있으며, 이 들은 스크램블링 코드 그룹과 1대1 대응된다. 또한, 이들 인덱스 패턴으로 프레임의 시작점을 찾을 수 있도록 해 주기 위하여, 이들의 어떠한 circular shift 패턴도 서로 중복되지 않는 특징을 갖고 있다.

2.2 W-CDMA 시스템의 초기 프레임 동기 획득

본 논문에서는 슬롯 동기가 맞춰진 1 프레임 길이의 수신 신호로부터 프레임 동기를 찾는 경우를 고려한다. 그림 2는 스크램블링 코드 그룹의 인덱스가 1이고 프레임 시작 시점이 3 slot 밀려 있는 수신 신호의 예를 도시한 것이다(그림 1 (b)의 Group 1에 해당되는 인덱스 패턴 참조). 이와 같은 수신 신호 내의 S-SCH 신호와 그림 1 (b)에 의해 만들어 지는 hypothesis 신호와의 상관 값을 비교해 봄으로써 스크램블링 코드 그룹의 인덱스와 프레임 시작 시점이 몇 슬롯 밀려 있는 지를 찾아내는 과정을 프레임 동기 획득이라 한다[3]. 이 때 프레임 동기가 맞춰져 있지 않은 상태이므로, 그림 1 (b)의 인덱스 패턴뿐 아니라 이들의 circular shift된 패턴에 의해 만들어 지는 모든 신호를 고려하여야 한다. 따라서 프레임 동기를 찾기 위한 hypothesis 신호는 총 960개가 된다(64 x 15 = 960).

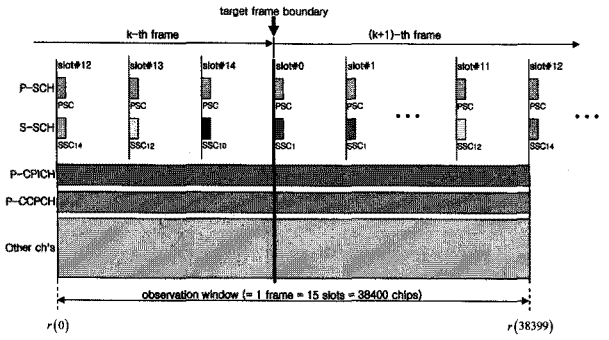


그림 2. 프레임 동기 획득에 사용되는 수신 신호 예
Fig. 2. Example of the received signal for frame synchronization.

가. Non-coherent 방식

Non-coherent 방식은 S-SCH 수신 신호만을 사용하며, 그 과정은 다음과 같다.

(1) 우선 수신 신호의 매 슬롯 시작 시점부터 256 chip 구간에 대해 총 16개의 SSC와의 상관 값을 계산한다. 이 때 주파수 오차가 커서 256 chip 구간 안에서 신호의 회전이 심해지는 경우를 대비하기 위해, 전 구간에 대해 coherent하게 상관 값을 구하는 대신 256 chip 구간을 여러 개의 영역으로 나눠서 계산한다[3]. 즉, 수신 신호의 j번째 슬롯에 대해, 수신 신호와 m번째 SSC와의 상관 값은 다음과 같다.

$$S_m(j)=\sum_{n=0}^{N_g-1}\left|\sum_{l=L_g n}^{L_g(n+1)-1} r(2560j+l)SSC_m^*(l)\right|^2, \quad m=1,\cdots,16,\quad j=0,\cdots,14 \tag{1}$$

여기서 *는 공액 복소수(complex conjugate)를 나타낸다. 식 (1)은 256 chip 구간을 N_g 개의 영역으로 나눈 경우이며, L_g는 각 영역의 길이, 즉 coherent 구간의 길이를 나타낸다. 물론, N_g와 L_g는 모두 양의 정수 값이어야 하며 $N_g \times L_g = 256$ 이어야 된다.

(2) 그림 1 (b)와 이 들의 circular shift 된 패턴에 의해 만들어 지는 총 960개의 hypothesis 신호와 수신 신호의 상관 값을 계산한다. 수식의 편의를 위하여, 그림 1 (b)의 인덱스 패턴을 다음과 같이 표현하기로 한다.

$$W_c=(w_c(0),w_c(1),\cdots,w_c(14)),\quad c=0,\cdots,63 \tag{2}$$

여기서 c는 스크램블링 코드 그룹의 인덱스를 나타내며, 인덱스 값이 c일 때 매 프레임 안에서 각각의 슬롯에 $SSC_{w_c(0)}, SSC_{w_c(1)},\cdots,SSC_{w_c(14)}$의 순서대로 SSC가 전송됨을 의미한다.

수신 신호와 960개의 hypothesis 신호와의 상관 값은 식 (1), (2)를 사용하여 다음과 같이 표현할 수 있다.

$$X_c(p)=\sum_{j=0}^{14} S_{w_c((j+p)\%15)}(j), \quad c=0,\cdots,63,\ p=0,\cdots,14 \tag{3}$$

여기서 %는 modulo 연산을 나타내며, p는 프레임 시작 시점이 밀려 있는 슬롯 수를 나타낸다. 즉, $X_c(p)$는 스크램블링 코드 그룹의 인덱스가 c이고 프레임 시작 시점이 p 슬롯만큼 밀려 있는 경우의 hypothesis 신호와 수신 신호와의 상관 값을 나타낸다.

(3) 960개의 상관 값 중 가장 큰 값을 찾고, 이로부터 스크램블링 코드 그룹의 인덱스와 프레임 시작 시점을 추정한다.

$$(\hat{c},\hat{p})=\left(\underbrace{\arg\max}_{c} X_c(p),\ \underbrace{\arg\max}_{p} X_c(p)\right) \tag{4}$$

나. Coherent 방식

Coherent 방식은 S-SCH와 동일한 시각에 전송되는

P-SCH로부터 채널 변화를 예측하고 그 결과를 상관값 계산에 활용함으로써, 식 (1)의 non-coherent 덧셈을 coherent 덧셈으로 바꿔준다. 이로 인하여 coherent 방식은 non-coherent 방식에 비해 항상 우수한 성능을 보인다[3]. Coherent 방식에서 사용되는 채널 예측과 상관값 계산 과정을 수식으로 정리하면 다음과 같다.

$$\widehat{h_n}(j)=\sum_{l=L_g n}^{L_g(n+1)-1} r(2560j+l)PSC^*(l), \quad n=0,\cdots,N_g-1,\ \ j=0,\cdots,14. \tag{5}$$

$$\overline{S_m}(j)=\sum_{n=0}^{Ng-1}\left(\sum_{l=L_g n}^{L_g(n+1)-1} r(2560j+l)SSC_m^*(l)\right)\widehat{h_n^*}(j), \quad m=1,\cdots,16,\ \ j=0,\cdots,14. \tag{6}$$

식 (1) 대신 식 (5)~(6)을 사용하는 것을 제외하고는 non-coherent 방식과 coherent 방식은 동일하다.

프레임 동기 검출 성능 비교를 위해 사용한 시뮬레이션 환경을 정리하면 표 1과 같다. 즉, SCH, P-CPICH, P-CCPCH와 확산이득이 256인 20개의 데이터 채널로 구성된 하향링크 신호가 주파수 비 선택적 레일리 페이딩 채널로 전송되는 환경을 고려하였으며, 주파수 오차는 최대 ±20KHz (2GHz 중심 주파수의 ±10 PPM)까지 생길 수 있다고 가정하였다.

그림 3은 Doppler frequency가 0Hz인 정적 채널(static channel)에서, 식 (5)-(6)의 N_g 값에 따른 coherent 방식의 프레임 동기 검출 성능을 비교한 것이다. 검출오류율(DER: detection error rate)을 성능척도로 사용하였으며, Ior/Ioc=-4dB 환경을 가정하였다. N_g 값을 작게 하여 coherent 구간의 길이(L_g)를 길게 해주면 주파수 오차가 작은 경우에는 우수한 성능을 보이

표 1 시뮬레이션 환경
Table 1. Simulation environments.

하향링크 채널 모델링	SCH	- P-SCH: Ec/Ior = -15dB - S-SCH: Ec/Ior = -15dB
	P-CPICH	- Ec/Ior = -10dB
	P-CCPCH	- Ec/Ior = -12dB - random data
	Other ch's	- # of other ch's = 20 - spreading factor = 256 - random data
채널 환경	- frequency-flat Rayleigh fading channels (Doppler frequency: $f_d=0$, 10, 200 Hz)	
주파수 오차	-20 KHz $\le f_o \le$ 20KHz (carrier frequency = 2GHz)	

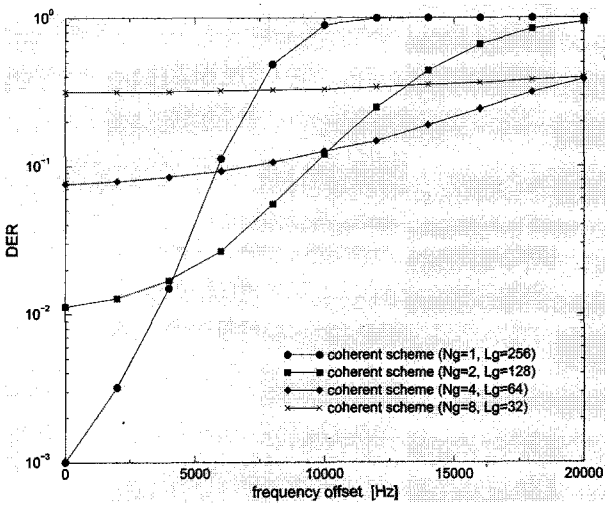


그림 3. Coherent 방식의 N_g 값에 따른 프레임 동기 검출 성능 비교(정적 채널, Ior/Ioc=-4dB)
Fig. 3. Performance comparison of the conventional coherent scheme according to N_g (static channel, Ior/Ioc=-4dB).

나 주파수 오차가 커짐에 따라 성능이 급격히 저하되는 것을 확인할 수 있다. 반대로 N_g 값을 크게 하면주파수 오차가 큰 환경에서는 잘 동작하나 주파수 오 차가 작을 때의 성능이 상대적으로 떨어지게 된다. 세부적으로는, 주파수 오차가 10KHz 미만인 환경에서는 256 chip 구간을 2 개의 영역으로 나누는 것($N_g=2$, $L_g=128$)이 적합하며, 주파수 오차가 10KHz에서 20KHz 범위에 있을 경우에는 4 개의 영역으로 나누는 것($N_g=4$, $L_g=64$)이 적합하다. 그러나 실제 환경에서는 주파수 오차가 10KHz 이상인지 이하인지를 미리 알 수 없으므로, 항상 $N_g=2$ 또는 $N_g=4$ 로 고정시켜 사용해야만 하는 한계가 있다.

III. 제안된 프레임 동기 획득 방식

앞에서 언급한 바와 같이, coherent 구간의 길이(L_g)를 특정 값으로 고정해서 사용하는 기존의 coherent 방식은 주파수 오차 범위가 넓을 경우 전체 범위 모두에서 항상 안정적인 성능을 기대하기는 힘들다. 이와 같은 단점을 보완하기 위하여, 기존의 coherent 방식에서 얻은 채널 추정 값에 1차 순환 필터를 사용하는 새로운 프레임 동기 검출 방식을 제안한다.

매 슬롯에 대해, SSC가 전송되는 256 chip 구간을 N_g 개의 영역으로 나눈 경우, 식 (5)로부터 N_g 개의

채널 추정 값, $\{\hat{h}_n(j),\ n=0,\cdots,N_g-1\}$이 얻어진다. 기존의 coherent 방식에서는 이 값을 그대로 사용하는 반면, 제안된 방식에서는 이 값들에 아래와 같은 1차 순환 필터링을 적용한 후 최종적인 채널 추정 값을 구한다.

$$\overline{h_n}(j)=\begin{cases}\hat{h}_n(j), & n=0\\ \alpha\overline{h_{n-1}}(j)+(1-\alpha)\hat{h}_n(j), & n=1,\cdots,N_g-1\end{cases} \quad (7)$$

위의 식에서 α는 smoothing factor를 나타내며, $0<\alpha<1$의 값을 갖는다. 참고로 식 (7)에서 α 값이 0이면, 기존의 coherent 방식과 동일해 된다.

제안된 방식에서는 N_g 값을 최대 주파수 오차 환경에 적합하도록 맞춰줌으로써 주파수 오차가 큰 환경에서의 안정적인 성능을 보장해 준다. 또한, 이렇게 함으로써 생길 수 있는 주파수 오차가 작은 영역에서의 성능 저하는 1차 순환 필터 사용에 따른 noise averaging 효과로 극복하고자 한다. 여기서 noise averaging 효과란, 현재의 채널 추정에 이전에 구한 채널 추정 값들이 반복적으로 반영됨으로써(식 (7) 참조) 잡음 성분이 average되는 현상을 의미하며, 이로 인하여 채널 변화가 적을 경우 보다 정확한 채널 추정이 가능하다.

제안된 방식과 기존의 coherent 방식의 성능 비교에도 표 1의 시뮬레이션 환경을 적용하였다. 또한 주파수 오차가 최대 20KHz까지 생길 수 있는 환경을 고려하므로, 제안된 방식에서의 N_g 값은 4로 고정하였다.

그림 4는 Doppler frequency가 0Hz인 정적 채널 환경에서 프레임 동기 검출 성능을 비교한 것이다(여기서는 Ior/Ioc를 -4dB로 고정하였다). 제안된 방식은 $N_g=2$인 기존의 coherent 방식과 $N_g=4$인 기존의 coherent 방식 사이에서 적절히 성능의 trade-off를 갖는 것을 확인할 수 있다. 즉, $N_g=2$인 기존의 coherent 방식에 비해서는 주파수 오차가 작은 영역에서 성능을 손해 보는 대신 주파수 오차가 큰 영역에서의 성능을 개선시켜 준다($N_g=4$인 기존의 coherent 방식에 대해서는 이와 반대로 작동한다). 또한, 주파수 오차가 큰 영역에서의 성능 저하를 최소로 하면서 주파

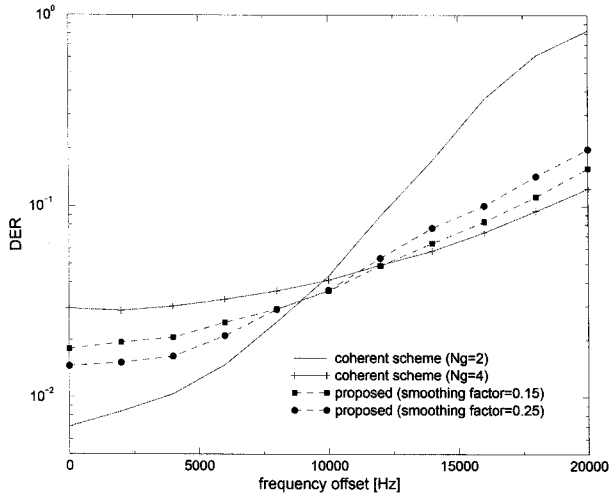


그림 4. Coherent 방식들의 프레임 동기 검출 성능 비교(정적 채널, Ior/Ioc = -4dB)

Fig. 4. Performance comparison of coherent schemes (static channel, Ior/Ioc = -4dB).

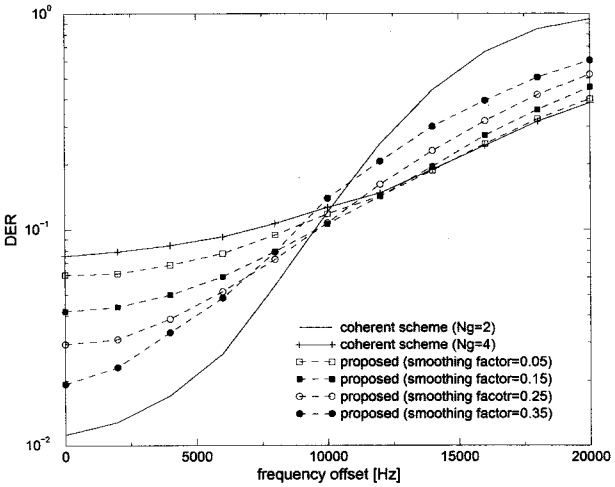


그림 5. Coherent 방식들의 프레임 동기 검출 성능 비교 ($f_d=200$ Hz, Ior/Ioc = 0dB)

Fig. 5. Performance comparison of coherent schemes ($f_d=200$ Hz, Ior/Ioc = 0dB).

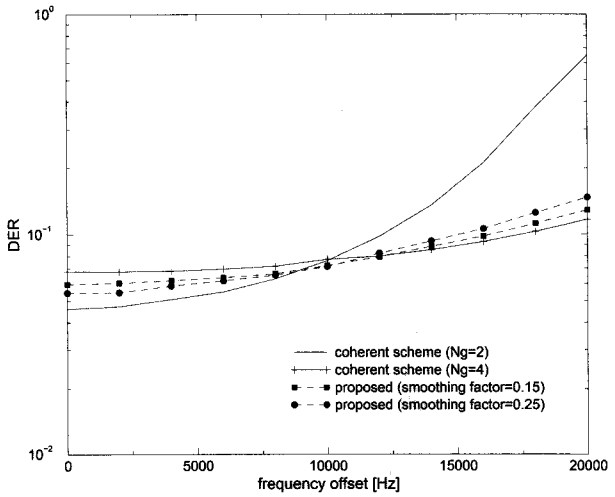


그림 6. Coherent 방식들의 프레임 동기 검출 성능 비교($f_d=10$ Hz, Ior/Ioc = 4dB)

Fig. 6. Performance comparison of coherent schemes ($f_d=10$ Hz, Ior/Ioc = 4dB).

수 오차가 작은 영역의 성능 개선을 최대로 하기 위해서는 smoothing factor를 $0.15 \leq \alpha \leq 0.25$ 범위에서 선택하는 것이 바람직해 보인다.

그림 5와 그림 6은 각각 Doppler frequency가 200Hz와 10Hz인 환경에서 성능을 비교한 것이다. 참고로 $f_d = 200$Hz인 경우는 프레임 동기 획득에 사용되는 1 프레임(=10msec) 동안에 페이딩이 평균적으로 2번씩이나 반복되므로 성능에 미치는 페이딩의 영향이 줄어든다. 따라서 페이딩이 천천히 변하는 $f_d = 10$Hz의 경우보다 동일한 Ior/Ioc 환경에서 검출 성능이 우수하다.

이런 이유로 그림 5에서는 Ior/Ioc 값을 0dB로 고정한 반면 그림 6에서는 4dB로 고정하였으며, 두 경우 모두에서 그림 4와 유사한 결과를 확인할 수 있었다. 결론적으로, 제안된 방식이 넓은 주파수 오차 범위와 넓은 Doppler frequency 범위에서 안정적인 프레임 동기 검출 성능을 보였다.

Ⅳ. 결 론

본 논문에서는 P-SCH로부터 추정된 채널 값에 1차 순환 필터를 사용하는 프레임 동기 검출 방식을 제안하였다. 제안된 방식은 coherent 구간의 길이를 최대 주파수 오차 환경에 적합한 값으로 고정하여 주파수 오차가 큰 환경에서의 성능을 보장해 주는 한편, 1차 순환 필터 사용에 따른 noise averaging 효과로 주파수 오차가 작은 환경에서의 성능을 개선시킨다. 컴퓨터 모의실험을 통해 제안된 방식이 기존의 coherent 방식에 비해 넓은 주파수 오차 범위와 넓은 Doppler frequency 범위에서 안정적인 프레임 동기 검출 성능을 보임을 확인하였다.

참 고 문 헌

[1] *Physical channels and mapping of transport channels onto physical channel (FDD)*, 3GPP TS 25.211, Dec. 2005.

[2] *Spreading and modulation (FDD)*, 3GPP TS 25.213, Mar. 2006.

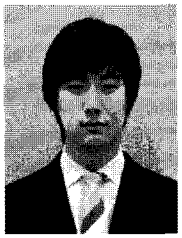
[3] Y. E. Wang and T. Ottosson, "Cell search in W-CDMA," *IEEE J. Sel. Areas Commun.*, Vol. 18, no. 8, pp. 1470-1482, Aug. 2000.

[4] H. Eslami and A. M. Eltawil, "Implementation of a carrier frequency recovery loop for MIMO-CDMA Systems," *Proc. IEEE WCNC2006*, pp. 1450-1454, Las Vegas, USA, April 2006.

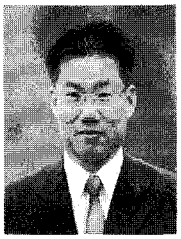
[5] Y. K. Jeong, O. Shin and K. B. Lee, "Fast slot synchronization for intercell asynchronous DS/CDMA systems," *IEEE Trans. Wireless Commun.*, Vol. 1, no. 2, pp. 353-360, April 2002.

[6] J. Moon and Y. Lee, "Rapid slot synchronization in the presence of large frequency offset and Doppler spread in WCDMA systems," *IEEE Trans. Wireless Commun.*, Vol. 4, no. 4, pp. 1325-1330, July 2005.

저 자 소 개



최 원 응(학생회원)
2007년 한국외국어대학교 전자공학전공 학사 졸업.
2009년 한국외국어대학교 전자정보공학과 석사 졸업.
2009년~현재 한국외국어대학교 전자정보공학과 박사 과정.
<주관심분야 : 이동통신, 신호처리>



주 정 석(정회원)-교신저자
1994년 한국과학기술원 전기 및 전자공학과 학사 졸업.
1996년 한국과학기술원 전기 및 전자공학과 석사 졸업.
2001년 한국과학기술원 전자전산학과 박사 졸업.
2001년~2003년 삼성전자(책임연구원)
2003년~현재 한국외국어대학교 전자공학과 부교수
<주관심분야 : 이동통신, 신호처리>